

Ψηφιακό Κύκλωμα Χρονοκαθυστερήσεων

Χρήστος Χουτουρίδης

**Τεχνολογικό Εκπαιδευτικό Ίδρυμα Κρήτης
Τμήμα Ηλεκτρονικής**

Χανιά

2006

Επιβλέπων: Δρ. Ι. Χατζάκης
Καθηγητής Εφαρμογών

Ευχαριστίες

Πριν την παρουσίαση αυτής της εργασίας θα ήθελα να ευχαριστήσω όλους όσους με βοήθησαν ενεργά ή και όχι για τη πραγματοποίησή της. Κατ' αρχήν όλους όσους ήταν δίπλα μου όλο αυτό το διάστημα αλλά δεν μπόρεσα να τους δώσω την προσοχή που του άξιζε.

*Ακόμα θα ήθελα να ευχαριστήσω τον φίλο μου **Αμπατζίδη Κώστα** για την πολύτιμη βοήθειά του καθ' όλη τη διάρκεια της εκπόνησης της εργασίας. Καθώς επίσης και τον **κ. Ηρακλή Ρηγάκη** για την βοήθεια αλλά και τις πολύτιμες συμβουλές του.*

*Τέλος θα ήθελα να ευχαριστήσω ιδιαίτερα τον καθηγητή εφαρμογών **κ. Ιωάννη Χατζάκη**, εισηγητή αυτής της εργασίας, για τις γνώσεις που απέκτησα όλο αυτό το διάστημα. Με τις παρεμβάσεις και την υποστήριξη του συνέβαλε καθοριστικά στο να διεκπεραιωθεί η εργασία.*

ΠΕΡΙΕΧΟΜΕΝΑ

Ευχαριστίες	3
ΠΕΡΙΕΧΟΜΕΝΑ.....	4
ΠΡΟΛΟΓΟΣ	6
1 Χρονοκαθυστερήσεις (Delays)	8
Εισαγωγή.....	8
1.1 ΠΡΟΣΕΓΓΙΣΕΙΣ	9
1.2 Αναλογική γραμμή delay	9
1.3 Ψηφιακή γραμμή delay	10
2 Εισαγωγή στους Μικροελεγκτές.....	12
Εισαγωγή.....	12
2.1 Μικροελεγκτες 4-bit.....	13
2.2 Μικροελεγκτες 8-bit.....	13
2.3 Μικροελεγκτες 16-bit.....	14
2.3 Μικροελεγκτες 32-bit.....	14
3 Πρωτόκολλα Επικοινωνίας.....	16
Εισαγωγή.....	16
3.1 Σειριακή επικοινωνία	17
3.1.1 Συγχρονισμος μεταδοσης.....	17
3.1.1.1 Συγχρονη μεταδοση	18
3.1.1.2 ΑΣυγχρονη μεταδοση	19
3.2 Embedded Systems	19
3.3 I2C (Inter IC)	20
3.4 Σειριακή μετάδοση RS-232	22
3.5 παραλληλη επικοινωνια	25
3.6 επικοινωνια με το lcd	26
3.6.1 interface με 8-bit	27
3.6.2 interface με 4-bit	28
3.6.3 Εντολες επικοινωνιασ (instruction code).....	29
3.7 επικοινωνια με τις καρτες delay.....	30
3.8 Το πρωτοκολλο I9C	31
4 Η Μονάδα Ελέγχου	35
Εισαγωγή.....	35
4.1 Λειτουργία	36
4.1.1 ΤΡΟΦΟΔΟΤΙΚΟ	37
4.1.1.1 Τροφοδοσία 5 Volt	38
4.1.1.2 Τροφοδοσία 3 Volt	39
4.1.2 ΓΕΝΝΗΤΡΙΑ ΠΑΛΜΩΝ ΧΡΟΝΙΣΜΟΥ	40
4.1.3 SERIAL INTERFACE.....	42
4.1.4 USER INTERFACE	43
4.1.5 ΔΙΑΝΟΜΗ ΣΗΜΑΤΟΣ	46
4.1.5 ΜΟΝΑΔΑ ΜΙΚΡΟΕΛΕΓΚΤΗ (MCU).....	48

5	Αλγόριθμος του Μικροελεγκτή.....	51
	Εισαγωγή.....	51
	5.1 Κυρίως πρόγραμμα	52
	5.2 έλεγχος της EEPROM.....	53
	5.3 έλεγχος των καρτών delay	55
	5.4 Επεξεργασία των καρτών delay	57
	5.5 Επιλογές menu	58
	ΒΙΒΛΙΟΓΡΑΦΙΑ	59
	Παράρτημα Α.....	60
	Α.1 I9C Code	60
	α.1.1 MASTER I9C Code.....	60
	α.1.2 SLAVE I9C Code	62
	Παράρτημα Β.....	65
	Γλωσσάρι	65
	Παράρτημα Γ	68
	Στοιχεία Κατασκευαστών (Data Sheet).....	68

ABSTRACT

In these days the technological and electronics growth is enormous. This is done because of the science advancement. Part to this is the many science experiments in all over the world. Such an experiment is taking place in Chania of Crete, in Technological Educational Institute (TEI). The main concept of this experiment is the research into plasma density.

A small part of this big experiment is a synchronization device. This device produces variety of delays to the synchronization signals so they can enable the variety of devices simultaneous. This device is also the main subject of this paper.

The device is called Synchronization unit. It can control up to 8 programmable delay cards with different delay times. It also has an interface by producing a menu to the user, who can enable-disable the devices or program delay times. This device, synchronization unit, has a communication protocol with the delay cards. It is a parallel protocol close to the i2c protocol of Philips.

In this paper we can see all the parts of the synchronization unit, and an electronic analysis of them. The communication protocols witch been used, an introduction to the microcontrollers and the algorithm of the microcontroller of the device is included.

ΠΡΟΛΟΓΟΣ

Στις μέρες μας η ανάπτυξη των νέων τεχνολογιών είναι ραγδαία. Ένας από τους βασικούς λόγους είναι η εξέλιξη της επιστήμης. Τα ερευνητικά προγράμματα, που λαμβάνουν χώρα σε όλο τον κόσμο, αυξάνονται. Ένα μεγάλο ερευνητικό πρόγραμμα, που αφορά την μελέτη και τον υπολογισμό πυκνότητας πλάσματος, φιλοξενείται στο Τεχνολογικό Εκπαιδευτικό Ίδρυμα Χανίων. Το μεγάλης κλίμακας αυτό πείραμα, απαιτεί τον συνδυασμό πολλών τεχνολογιών μαζί.

Μια από αυτές είναι το **Marx Bank**. Το Marx Bank είναι μια συσκευή η οποία παράγει πολύ μεγάλους παλμούς τάσης. Αυτό το πετυχαίνει φορτίζοντας πυκνωτές παράλληλα και αποφορτίζοντας τους σε σειρά. Ο παλμός αυτός οδηγείται σε μια άλλη συσκευή που λέγεται **X-pinch**. Σε αυτή τη συσκευή ο παλμός περνάει μέσα από πολύ μικρούς μεταλλικούς αγωγούς που βρίσκονται σε κενό αέρος και **εξαϋλώνονται από τον παλμό, δημιουργώντας πλάσμα**. Για να γίνει αυτό είναι απαραίτητος και ένας **παλμός laser** που θα πρέπει να χτυπήσει τους μικρούς μεταλλικούς αγωγούς την ίδια χρονική στιγμή με τον παλμό από το Marx Bank. Τέλος για την μέτρηση της πυκνότητας χρησιμοποιείται μια μέθοδος που απαιτεί την **φωτογράφιση του φαινομένου**.

Όπως ίσως να είναι κατανοητό, όλες αυτές οι τεχνολογίες για να λειτουργήσουν, χρειάζονται συγχρονισμό. Σε αυτό το σημείο δημιουργείται η ανάγκη για μια συσκευή συγχρονισμού. Μια συσκευή η οποία θα είναι αυτή που θα εκκινεί όλες τις υπόλοιπες. Αυτό πρέπει να γίνεται με τέτοιο τρόπο έτσι ώστε στο τέλος όλες οι συσκευές να λειτουργούν ταυτόχρονα. Ξέροντας ότι η κάθε συσκευή θέλει διαφορετικό χρόνο από την στιγμή που σκανδαλίζεται μέχρι να λειτουργήσει, χρειαζόμαστε μια συσκευή συγχρονισμού που θα έχει ως είσοδο ένα παλμό και δημιουργώντας τις κατάλληλες χρονοκαθυστερήσεις θα εκκινεί όλες τις συσκευές σε τέτοιους χρόνους έτσι ώστε να λειτουργούν ταυτόχρονα.

Η συσκευή αυτή ονομάζεται **Μονάδα συγχρονισμού (Synchronization Unit)** και αποτελείται από μια μονάδα ελέγχου (με ένα μικροελεγκτή της οικογένειας 8051-52) που αποτελεί την κυρίως κατασκευή και η οποία δέχεται

επεκτάσεις άλλες κάρτες που η κάθε μια είναι και μια γραμμή χρονοκαθυστερήσης (delay line).

Η συσκευή αυτή είναι και το αντικείμενο της πτυχιακής αυτής εργασίας. Στο 1^ο κεφάλαιο θα ασχοληθούμε εκτενέστερα με τις χρονοκαθυστερήσεις και τον τρόπο που αυτές δημιουργούνται με αναλογικό ή και ψηφιακό τρόπο. Στο 2^ο κεφάλαιο θα αναφερθούμε στους μικροελεγκτές, την καρδιά της κατασκευής μας. Στο 3^ο θα περιγράψουμε τα πρωτόκολλα επικοινωνίας που χρησιμοποιηθήκαν. θα παρουσιάσουμε την επικοινωνία της κυρίας κατασκευής με τις κάρτες επέκτασης, αλλά και τα χαρακτηριστικά που πρέπει να ικανοποιούν οι κάρτες επέκτασης για την εύρυθμη λειτουργία τους. Στο 4^ο κεφάλαιο θα περιγράψουμε την αρχή λειτουργίας της συσκευής μας. και τέλος στο 5^ο κεφάλαιο θα παρουσιάσουμε τον αλγόριθμο του μικροελεγκτή.

1 Χρονοκαθυστερήσεις (Delays)

ΕΙΣΑΓΩΓΗ

Στα ηλεκτρονικά και σε συναφή σε αυτά πεδία δημιουργείται πολλές φορές η ανάγκη για κυκλώματα χρονοκαθυστερήσεων. Χάρη σε αυτά τα κυκλώματα μπορούμε να συγχρονίσουμε σήματα, αλλά και να καθυστερήσουμε ένα σήμα έτσι ώστε να υλοποιηθεί κάποια λειτουργία που πρέπει να προηγηθεί.

Ως **delay line** (δηλαδή μια γραμμή delay) ορίζεται ονομάζεται μια συσκευή με είσοδο και έξοδο, στην οποία η κατάσταση της εξόδου για τη δεδομένη στιγμή T είναι ίδια με την κατάσταση της εισόδου την στιγμή $T-N$. Όπου N είναι ένας αριθμός σε μονάδες χρόνου. Έτσι το σήμα εισόδου υφίσταται ένα delay N μονάδων μετρημένων σε femtoseconds, nanoseconds, microseconds κ.τ.λ. Με άλλα λόγια η συσκευή επιτυγχάνει ένα delay συγκεκριμένου χρόνου μεταξύ εξόδου και εισόδου.



Σχήμα 1.1

1.1 ΠΡΟΣΕΓΓΙΣΕΙΣ

Οι γραμμές delay έχουν πάρα πολλές εφαρμογές. Συγκεκριμένες προσεγγίσεις είναι :

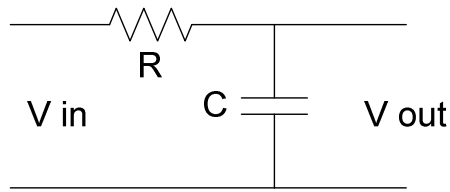
- *Γραμμές μετάδοσης* (που είναι και ισοδύναμες των *αναλογικών delay*) χρησιμοποιείται για να καθυστερεί ένα σήμα.
- *Στα ψηφιακά ηλεκτρονικά* ή στην ψηφιακή επεξεργασία σήματος (DSP), όπου χρησιμοποιείται για να καθυστερεί ένα διακριτό σήμα.
- *Σε προσομοιώσεις υπολογιστικών συστημάτων* όπου χρησιμοποιείται σαν αριθμητική μέθοδος. Επίσης ονομάζεται διπλής κατεύθυνσης γραμμή delay ή TLM (Transmission Line Modeling).
- *Σε συστήματα ήχου* και ηχητικά εφέ.

Φυσικά υπάρχουν πολλές εφαρμογές και σε άλλα πεδία της επιστήμης, όπως η οπτική και νευροβιολογία που όμως η ανάπτυξη τους ξεφεύγει από το αντικείμενο αυτής της εργασίας. Ας δούμε όμως ποιο αναλυτικά δύο διαφορετικούς τύπους καθυστέρησης μιας γραμμής.

1.2 ΑΝΑΛΟΓΙΚΗ ΓΡΑΜΜΗ DELAY

Μια αναλογική γραμμή delay είναι ένα δίκτυο ή **μια τοπολογία από ηλεκτρικά και ηλεκτρονικά εξαρτήματα συνδεδεμένα σε σειρά**, όπου το κάθε εξάρτημα ή συνδυασμός τους, δημιουργεί μια **διαφορά στο χρόνο ή στη φάση μεταξύ της εισόδου και της εξόδου του**.

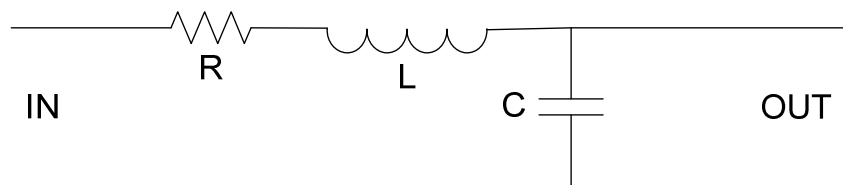
Ένα απλό παράδειγμα είναι το παρακάτω **κύκλωμα R-C** (σχήμα 1.2). Αν εφαρμόσουμε μια τάση V_{in} τότε αυτή θα εμφανιστεί στην έξοδο μετά από χρόνο $T_D = 5RC$. Όπου R η αντίσταση και C η χωρητικότητα.



Σχήμα 1.2

Βλέπουμε δηλαδή ότι το κύκλωμα επιτυγχάνει ένα delay ανάλογο των τιμών των εξαρτημάτων. Η λειτουργία του κυκλώματος στηρίζεται στο γεγονός ότι ο πυκνωτής C δεν φορτίζεται ακαριαία με την εφαρμογή της τάσης στα άκρα του, αλλά φορτίζεται εκθετικά και φτάνει σχεδόν στην τελική του τιμή με από χρόνο $5RC$.

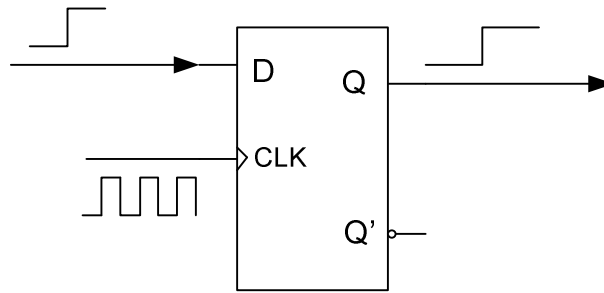
Μια συνηθισμένη γραμμή delay μπορεί να θεωρηθεί μια οποιαδήποτε **γραμμή μεταφοράς**. Αυτό συμβαίνει γιατί μια γραμμή μεταφοράς μπορεί να αντικαταστεί από το ισοδύναμο κύκλωμα του σχήματος 1.3.



Σχήμα 1.3

1.3 ΨΗΦΙΑΚΗ ΓΡΑΜΜΗ DELAY

Μια ψηφιακή γραμμή delay ονομάζεται μια **συνδεσμολογία από ψηφιακά στοιχεία με είσοδο και έξοδο, στην οποία η κατάσταση της εξόδου για τη δεδομένη στιγμή N είναι ίδια με την κατάσταση της εισόδου την στιγμή $N-L$. Όπου N και L είναι φυσικοί αριθμοί σε μονάδες χρόνου.** Έτσι το σήμα εισόδου υφίσταται ένα delay L , μετρημένο σε διακριτές χρονικές μονάδες. Το μέγεθος αυτών των μονάδων εξαρτάται από τα φυσικά χαρακτηριστικά της συνδεσμολογίας. Με άλλα λόγια η γραμμή επιτυγχάνει ένα delay συγκεκριμένου χρόνου μεταξύ εξόδου και εισόδου.



Σχήμα 1.4

Το πιο απλό παράδειγμα είναι το κύκλωμα του σχήματος 1.4. Αυτό δεν είναι άλλο από ένα flip-flop τύπου D. Αυτό εμφανίζει στην έξοδο Q την είσοδο D κάθε φορά που έχει θετικό παλμό στο CLK. Με αυτό τον τρόπο όσο πιο μεγάλη είναι η συχνότητα του CLK τόσο πιο μικρός είναι και ο χρόνος delay του στοιχείου. Αν πχ το σήμα χρονισμού CLK έχει συχνότητα 1KHz τότε η μέγιστη καθυστέρηση του κυκλώματος θα είναι $1/1K = 1\text{msec}$.

2 Εισαγωγή στους Μικροελεγκτές

ΕΙΣΑΓΩΓΗ

Η αλματώδης εξέλιξη και η ευρεία χρήση των ηλεκτρονικών στην καθημερινή μας ζωή, δημιουργεί την ανάγκη για συσκευές ολοένα πιο σύγχρονες, αξιόπιστες και με λιγότερο κόστος. Αυτό δεν θα ήταν δυνατό χωρίς την ανάπτυξη των ψηφιακών ηλεκτρονικών. Τα ψηφιακά κυκλώματα, που αποτελούν τον θεμελιώδη λίθο της σύγχρονης ηλεκτρονικής, διακρίνονται για την αξιοπιστία τους, τη χαμηλή κατανάλωση και την υψηλή ταχύτητα λειτουργίας. Αυτά τα χαρακτηριστικά τα καθιστούν ιδανική λύση για μονάδες ελέγχου. Πολλές υλοποιήσεις τέτοιων συστημάτων έχουν “στριμωχτεί” σε ένα και μοναδικό κέλυφος δημιουργώντας ένα μικροελεγκτή. Αυτά τα ολοκληρωμένα είναι ιδανική λύση για αυτόνομες μονάδες ελέγχου, ή για να αντικαταστήσουν πολύ μεγαλύτερες ψηφιακές μονάδες. Ας δούμε όμως ποιο αναλυτικά τις κατηγορίες και τα ήδη των μικροελεγκτών.

Καταρχήν θα πρέπει να ξεκαθαρίσουμε τις διαφορές μεταξύ των κατηγοριών:

- Μικροεπεξεργαστές (Microprocessors)
- Μικροϋπολογιστές (Microcomputers)
- Μικροελεγκτές (Microcontrollers)

Ένας Μικροεπεξεργαστής είναι μια CPU (Central Processing Unit) χωρίς εξωτερικά I/O και μνήμη. Ο συνδυασμός CPU, μνήμης και I/O ολοκληρωμένα σε ένα chip ονομάζεται μικροϋπολογιστής.

Ένα Chip που συνδυάζει και περιφερειακά κυκλώματα ονομάζεται Μικροελεγκτής.

Γενικά οι μικροελεγκτές έχουν σχεδιαστεί για μικρές συσκευές ελεγχόμενες από computer που δεν χρειάζονται ένα πλήρες υπολογιστικό σύστημα. Πολλές φορές χρησιμοποιούμε τους μικροελεγκτές, για να αντικαταστήσουμε λειτουργίες πολλών ολοκληρωμένων.

Τα SCM (Single Chip Microcomputer) ή Μικροελεγκτές, όπως και τα computers χαρακτηρίζονται από το πλάτος των εσωτερικών διαύλων δεδομένων. Το πλάτος 4,8,16, ή 32 bits παίζει σημαντικό ρόλο στις επιδόσεις του chip καθώς και στην συγκεκριμένη εφαρμογή. Το κύριο σημείο εδώ είναι ο χρόνος που χρειάζεται το κάθε chip, για να λύσει ένα πρόβλημα και η ευκολία προγραμματισμού.

2.1 ΜΙΚΡΟΕΛΕΓΚΤΕΣ 4-BIT

Τα ολοκληρωμένα των 4 bits χρησιμοποιούνται σε **calculators** και σε μικρούς ελεγκτές. Μπορούν να διαχειρίζονται δεδομένα σε μορφή **BCD** καθώς και ανεξάρτητα bits **για λειτουργίες εισόδου / εξόδου (I/O)**. Το μέγεθος των δεδομένων, που μπορούν να διαχειριστούν είναι μικρό.

Οι μικροελεγκτές των 4-bits προσφέρουν χαμηλό κόστος και γρήγορη ανάπτυξη για εφαρμογές απαρίθμησης και ελέγχου. Μερικά από αυτά τα ολοκληρωμένα είναι το COP 4132 της National Semiconductor και το μPD 7556 της NEC.

2.2 ΜΙΚΡΟΕΛΕΓΚΤΕΣ 8-BIT

Τα ολοκληρωμένα αυτά χρησιμοποιούνται σε πιο απαιτητικές εφαρμογές. Μπορούν να διαχειριστούν δύο χαρακτήρες BCD καθώς και δεδομένα ASCII. Μαθηματικοί υπολογισμοί ακριβείας μπορούν να εκτελεστούν με 16 bit δεδομένα. **Με την ωρίμανση των προϊόντων αυτών συναγωνίζονται σε τιμή τους ελεγκτές 4 bits.** Παρόλο που δεν έχουν τις ίδιες δυνατότητες οδήγησης στις εξόδους τους, συνδυάζουν ισχυρή υπολογιστική δύναμη με δυνατότητες διαχείρισης δεδομένων και πανίσχυρες εντολές. Ένας τέτοιος μικροελεγκτής είναι και αυτός που χρησιμοποιήσαμε στην συγκεκριμένη εφαρμογή, με αρχιτεκτονική 8052.

2.3 ΜΙΚΡΟΕΛΕΓΚΤΕΣ 16-BIT

Τα ολοκληρωμένα αυτά προσφέρουν γενικές υπολογιστικές δυνατότητες ενός μικρού computer. Μερικά από αυτά είναι ο z800 της Zilog και το 16032 της National. Το πλάτος των δεδομένων επιτρέπει την διαχείριση 2 ASCII χαρακτήρων ταυτόχρονα ή 4 BCD. **Τα chips των 16 bits βρίσκουν εφαρμογές σε συσκευές υψηλών ταχυτήτων όπως Laser Printers, δορυφορικούς δέκτες, disk drive, modems και ρομποτικά συστήματα.** Επίσης σήμερα εφαρμόζονται σε πολλούς τομείς στην αυτοκινητοβιομηχανία.

2.3 ΜΙΚΡΟΕΛΕΓΚΤΕΣ 32-BIT

Οι ελεγκτές των 32 bits μπορούν να διαχειριστούν αριθμητικά δεδομένα **κινητής υποδιαστολής.** Οι ελεγκτές των 32 bits ανοίγουν καινούριες εφαρμογές όπως, στην επεξεργασία σήματος σε πραγματικό χρόνο. Για παράδειγμα η Intel έχει τους 80376, 80960, και άλλους. Μερικές εφαρμογές χρειάζονται επιδόσεις που δεν είναι διαθέσιμες από γενικής χρήσης αρχιτεκτονικής. Για παράδειγμα, **η ψηφιακή επεξεργασία σήματος DSP, χρειάζεται διαφορετική εσωτερική αρχιτεκτονική.** Η Texas Instrument έχει την οικογένεια TMS 320. Η Analog Devices προσφέρει την οικογένεια ADSP-2100 και ADSP-21000 η Motorola την οικογένεια 56000 και την 96000. Με την τεχνική Mixed Signal σήμερα ολοκληρώνονται και αναλογικά περιφερειακά πάνω στους ψηφιακούς επεξεργαστές σήματος. Με την προσθήκη μετατροπέων A/D και EEPROM θα δούμε στο άμεσο μέλλον τους επεξεργαστές DSP

να βρίσκουν εφαρμογές σε χώρους που μέχρι σήμερα ήταν καθιερωμένοι κλασσικοί μικροελεγκτές, όπως ο 68HC11 της Motorola και ο 80C51 της Intel. Οι γρήγοροι αλγόριθμοι προγραμματισμού λύνουν το πρόβλημα χρόνου στον προγραμματισμό των EPROM, αλλά μια πιο “κομψή” λύση έχει κάνει την εμφάνισή της με την μορφή της μνήμης EEPROM

3 Πρωτόκολλα Επικοινωνίας

ΕΙΣΑΓΩΓΗ

Πρωτόκολλο επικοινωνίας ορίζουμε ένα σύνολο κανόνων που είναι συμφωνημένοι και από τα δυο επικοινωνούντα μέρη και που εξυπηρετούν τη μεταξύ τους ανταλλαγή πληροφοριών. Μπορούμε να πούμε ότι το πρωτόκολλο είναι ένα είδος κοινής γλώσσας το οποίο επιτρέπει ακόμα και σε ανόμοια μεταξύ τους συστήματα (με διαφορετικό υλικό και λογισμικό) να επικοινωνούν και να ανταλλάσσουν δεδομένα. Υπάρχουν διάφορα πρωτόκολλα επικοινωνίας συστημάτων. Γενικά μπορούμε να κατατάξουμε τα πρωτόκολλα επικοινωνίας σε δύο κατηγορίες:

1. **Τα σειριακά.** Όπου τα bytes δεδομένων μεταφέρονται από τον αποστολέα στον παραλήπτη bit ανά bit. Και επομένως γι' αυτό το λόγω χρησιμοποιούν περιορισμένο αριθμό ακροδεκτών, καλωδίων κ.τ.λ.
2. **Τα παράλληλα.** Όπου τα δεδομένα μεταφέρονται σε πακέτα περισσότερων του ενός bit.

3.1 ΣΕΙΡΙΑΚΗ ΕΠΙΚΟΙΝΩΝΙΑ

Η σειριακή μέθοδος μετάδοσης χρησιμοποιείται στα υπολογιστικά συστήματα σε περιπτώσεις όπως:

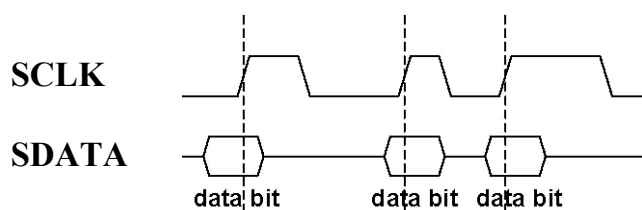
- **Embedded (ολοκληρωμένα) συστήματα.** Η σειριακή επικοινωνία έχει το πλεονέκτημα του **μικρού αριθμού αγωγών** και ακροδεκτών. Με τον τρόπο αυτόν επιτυγχάνεται εξοικονόμηση χώρου, κάτι που είναι ζωτικής σημασίας για τα συστήματα αυτά. Επιπλέον, η σειριακή επικοινωνία υλοποιείται μέσω **τυποποιημένων interfaces**, τα οποία υποστηρίζονται από μεγάλο αριθμό ολοκληρωμένων κυκλωμάτων. Τα interfaces αυτά έχουν **απλό σχήμα χρονισμού**, ιδανικό για embedded συστήματα.
- **Για τη μετάδοση μεταξύ συστημάτων.** Σε αγωγούς εκτός τυπωμένου κυκλώματος είναι ευκολότερη η χρήση μικρού αριθμού καλωδίων αντί για διαύλους μεγάλου εύρους λέξης. Η χρήση της σειριακής μετάδοσης δεν υπαγορεύεται μόνο λόγω ευκολίας, αλλά και λόγω της απαιτούμενης ανοσίας στον θόρυβο. Οι κλασσικοί παράλληλοι δίαυλοι χρησιμοποιούν σήματα ρολογιού για τον συγχρονισμό της μεταφοράς, τα οποία σήματα σε μεγάλες αποστάσεις (και μεγάλες ταχύτητες) δεν μπορούν να διαδοθούν αξιόπιστα. Η χρήση διαφορικών σειριακών μεθόδων μετάδοσης με ζεύγος σημάτων (κανονικού-συμπληρωματικού) έχει την ιδιότητα απόρριψης του θορύβου σε μεγάλο βαθμό και επιτρέπει τη χρήση αγωγών μεγάλου μήκους.

3.1.1 ΣΥΓΧΡΟΝΙΣΜΟΣ ΜΕΤΑΔΟΣΗΣ.

Στη σειριακή μετάδοση, όπως σε κάθε μέθοδο επικοινωνίας, είναι αναγκαία η ύπαρξη ενός **μηχανισμού συγχρονισμού** μεταξύ αποστολέα και παραλήπτη: ο παραλήπτης θα πρέπει να διακρίνει πότε το επόμενο bit πληροφορίας βρίσκεται πάνω στη γραμμή για να το παραλάβει. Ανάλογα με την ύπαρξη σήματος ρολογιού ή όχι, η μετάδοση χαρακτηρίζεται ως **σύγχρονη** ή **ασύγχρονη**.

3.1.1.1 ΣΥΓΧΡΟΝΗ ΜΕΤΑΔΟΣΗ

Όταν η μετάδοση είναι **σύγχρονη** (σχήμα 3.1), τότε χρησιμοποιείται ένα παράπλευρο σήμα ρολογιού (serial clock) ξεχωριστά από τη γραμμή δεδομένων, το οποίο χρονίζει τη σειριακή μεταφορά. Η σύγχρονη μετάδοση χρησιμοποιείται συνήθως για την **επικοινωνία μεταξύ ολοκληρωμένων κυκλωμάτων πάνω στο ίδιο τυπωμένο κύκλωμα**.



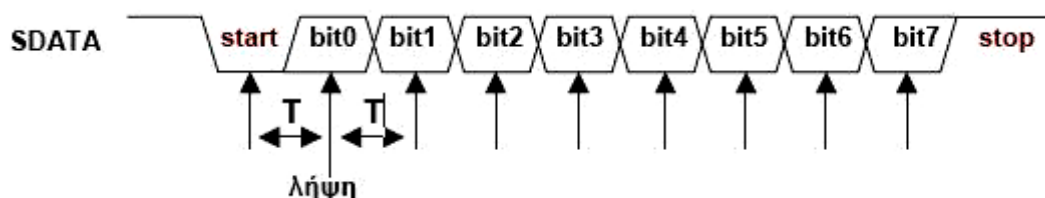
Σχήμα 3.1

Στα περισσότερα σχήματα σύγχρονης σειριακής μετάδοσης δεν είναι αναγκαίο το ρολόι να διατηρεί έναν σταθερό ρυθμό. **Ο χρόνος κάθε bit δεν απαιτείται να είναι σταθερός και το ρολόι μπορεί ακόμα και να σταματήσει τελείως.**

Η μεταφορά συγχρονίζεται στις ακμές του σήματος ρολογιού. Συνήθως στη μία ακμή ο αποστολέας εμφανίζει το bit πάνω στη γραμμή, ενώ στην επόμενη αντίθετη ακμή ο παραλήπτης “κλειδώνει” το bit (που πλέον έχει σταθερή τιμή) στο εσωτερικό του.

3.1.1.2 ΑΣΥΓΧΡΟΝΗ ΜΕΤΑΔΟΣΗ

Στην **ασύγχρονη** μέθοδο μετάδοσης (σχήμα 3.2) δεν χρησιμοποιείται σήμα ρολογιού. Αντιθέτως, η πληροφορία συγχρονισμού βρίσκεται ενσωματωμένη μέσα στη μεταδιδόμενη σειρά των bits.



Σχήμα 3.2

Κάθε μεταδιδόμενο πακέτο δεδομένων, αποτελούμενο από έναν συγκεκριμένο αριθμό bits, βρίσκεται ανάμεσα σε bits συγχρονισμού (αυτά της αρχής και τέλους). **Τα bits συγχρονισμού οριοθετούν το μεταδιδόμενο πακέτο** (framing).

Το **bit συγχρονισμού**, το οποίο **προηγείται των δεδομένων**, παρέχει την αρχική ένδειξη χρονισμού στον παραλήπτη. Με βάση την ένδειξη αυτή και σε ισόχρονα διαστήματα ο παραλήπτης δειγματοληπτεί τη γραμμή για να λάβει όλα τα επόμενα bits του πακέτου. Το χρονικό διάστημα μεταξύ διαδοχικών δειγματοληψιών καθορίζεται από τον (προσυμφωνημένο) ρυθμό μεταφοράς

3.2 EMBEDDED SYSTEMS

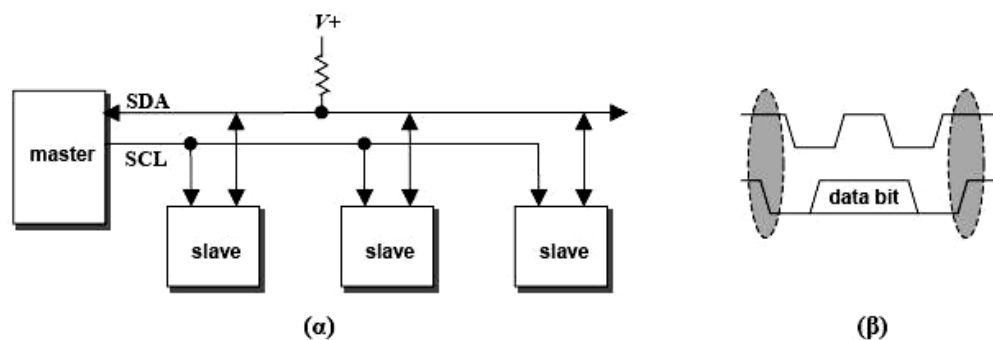
Η σειριακή μετάδοση χρησιμοποιείται κατά κύριο λόγο στα embedded συστήματα, λόγω των πλεονεκτημάτων μικρού απαιτούμενου χώρου και τυποποιημένων σειριακών interfaces. Στην αγορά είναι διαθέσιμα πολλά ολοκληρωμένα κυκλώματα διαφόρων λειτουργιών, τα οποία υποστηρίζουν έναν ή περισσότερους τρόπους σειριακής μετάδοσης. Την ικανότητα άμεσης σειριακής μετάδοσης έχουν επίσης και πολλοί μικροελεγκτές, οι οποίοι υλοποιούν τα σειριακά πρωτόκολλα σε υλικό (hardware).

Η σειριακή διασύνδεση έχει το μειονέκτημα της χαμηλής ταχύτητας μεταφοράς των δεδομένων, αλλά στα embedded συστήματα οι απαιτήσεις ταχύτητας συνήθως δεν είναι μεγάλες. Επιπλέον, η εξέλιξη της τεχνολογίας έχει οδηγήσει πλέον σε σειριακά interfaces μεγάλων ταχυτήτων, εξισορροπώντας την έλλειψη της παράλληλης μεταφοράς.

Στις επόμενες παραγράφους περιγράφονται τα πρωτόκολλα που χρησιμοποιήθηκαν στην μονάδα και που είναι ευρέως διαδεδομένα interfaces σειριακής επικοινωνίας μεταξύ ολοκληρωμένων κυκλωμάτων σε embedded συστήματα.

3.3 I2C (INTER IC)

Ένα ευρέως χρησιμοποιούμενο σειριακό interface για διασύνδεση ολοκληρωμένων κυκλωμάτων είναι το **I2C (Inter IC) της Philips**. Το τυπικό σχήμα διασύνδεσης περιλαμβάνει έναν master και πολλούς slaves, αν και στην πλήρη προδιαγραφή υποστηρίζονται πολλαπλοί masters.



Σχήμα 3.3

Ο διάυλος I2C διαθέτει 2 γραμμές (σχήμα 3.3α):

- **Serial Data (SDA):** Η σειριακή γραμμή μεταφοράς δεδομένων, δύο κατευθύνσεων. Η γραμμή αυτή οδηγείται από εξόδους **open-collector/drain**, γεγονός που επιτρέπει την ταυτόχρονη πρόσβαση στη

γραμμή. Όταν μία έξοδος είναι σε χαμηλή λογική κατάσταση, συνδέει τη γραμμή SDA στη γείωση. Όταν μία έξοδος είναι σε υψηλή λογική κατάσταση, αποσυνδέεται από τη γραμμή. Για να αποκτήσει η γραμμή SDA υψηλή κατάσταση απαιτείται αντίσταση pullup (βλ. σχήμα3.3). Στην ταυτόχρονη πρόσβαση της γραμμής, αρκεί μία έξοδος να είναι '0', για να είναι η γραμμή SDA '0'. Η γραμμή είναι '1', μόνον όταν όλες οι έξοδοι είναι '1'. Εάν απαιτείται η μετάδοση δεδομένων από μία συγκεκριμένη έξοδο, όλες οι υπόλοιπες έξοδοι θα πρέπει να είναι '1', αλλιώς η γραμμή SDA θα είναι πάντα '0'.

- **Serial Clock (SCL):** το σειριακό ρολόι χρονισμού, οδηγείται από τον master.

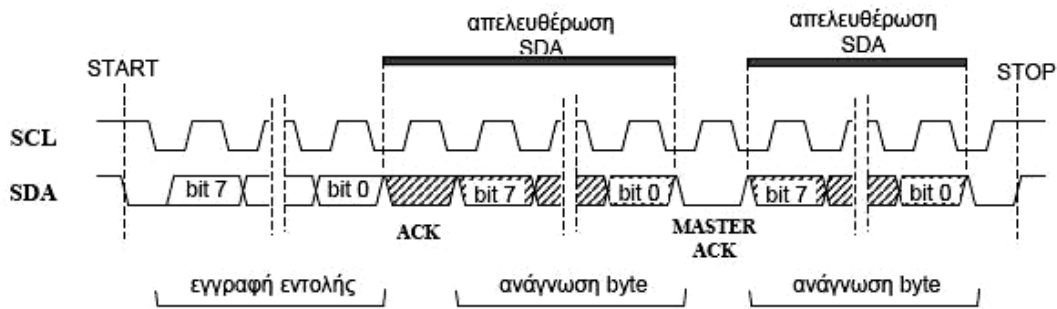
Δεν υπάρχουν σήματα επιλογής (chip select), διότι τα μεταδιδόμενα πακέτα δεδομένων περιέχουν τη διεύθυνση του παραλήπτη. Η διεύθυνση αυτή καθορίζεται εν μέρει από το είδος του slave και κατά δεύτερο λόγο από ορισμένους ακροδέκτες εισόδου του κάθε slave. Οι ακροδέκτες αυτοί συνδέονται σταθερά (hard-wired) στο VCC ή GND και καθορίζουν μέρος της διεύθυνσης του slave.

Για τη σηματοδότηση της έναρξης και λήξης κάθε μεταφοράς χρησιμοποιούνται οι ειδικές καταστάσεις (σχήμα 3.3β) :

- **START** (όταν με SCL '1', το SDA μεταβαίνει από '1' σε '0')
- **STOP** (όταν με SCL '1', το SDA μεταβαίνει από '0' σε '1').

Κατά τη διάρκεια της μεταφοράς, η γραμμή SDA επιτρέπεται να αλλάξει μόνον όταν το SCL είναι '0'. Στον δίαυλο I2C τα δεδομένα μεταφέρονται σε λέξεις των 8 bits (MSB πρώτα) και η λήψη κάθε λέξης επιβεβαιώνεται (acknowledge).

Στο παράδειγμα του σχήματος 3.4 περιγράφεται η μεταφορά (ανάγνωση) δεδομένων από μία μνήμη EEPROM (slave) σε έναν μικροελεγκτή (master). Το ρολόι SCL οδηγείται πάντα από τον master, ενώ η γραμμή SDA και από τον master και από τον slave. Όποιος δεν οδηγεί το SDA, οφείλει να έχει έξοδο '1' ("απελευθέρωση SDA"). Και τα δύο μέρη, όταν δεν μεταδίδουν, διαβάζουν τα περιεχόμενα του SDA.



Σχήμα 3.4

Η ανάγνωση ξεκινά με τη δημιουργία μίας κατάστασης START από τον master, έτσι ώστε να αρχίσουν να λαμβάνουν όλοι οι συνδεόμενοι slaves.

Στη συνέχεια, ο master αποστέλλει μία λέξη εντολή προς την EEPROM. Η λέξη αυτή περιέχει τη διεύθυνση της EEPROM και το είδος της προσπέλασης (π.χ. “ανάγνωση από επόμενη διεύθυνση μνήμης”).

Αμέσως μετά ο master απελευθερώνει το SDA (το οδηγεί με ‘1’), για να λάβει:

- α) Την επιβεβαίωση (acknowledge) από την EEPROM ότι η εντολή έγινε αντιληπτή και
- β) Τα περιεχόμενα της επιλεγμένης θέσης μνήμης. Ο master μπορεί να διακόψει τη μεταφορά με μία κατάσταση STOP, ή εναλλακτικά να επιβεβαιώσει (master acknowledge) τη λήψη της λέξης δεδομένων. Αν συμβεί το δεύτερο, η EEPROM επιστρέφει τη λέξη από την αμέσως επόμενη διεύθυνση μνήμης, κ.ο.κ.

Στο παράρτημα Α υπάρχει δείγμα κώδικα για την επικοινωνία I2C σε γλώσσα C.

3. 4 ΣΕΙΡΙΑΚΗ ΜΕΤΑΔΟΣΗ RS-232

Το πλέον γνωστό πρότυπο για τη σειριακή μεταφορά δεδομένων μεταξύ συστημάτων είναι το RS-232 (EIA232). Το αρχικό πρότυπο καθορίζει το φυσικό (ηλεκτρικό) επίπεδο, τα αντίστοιχα σήματα και τις υποδοχές σύνδεσης (connectors) για την επικοινωνία μεταξύ ενός “Data Terminal Equipment”

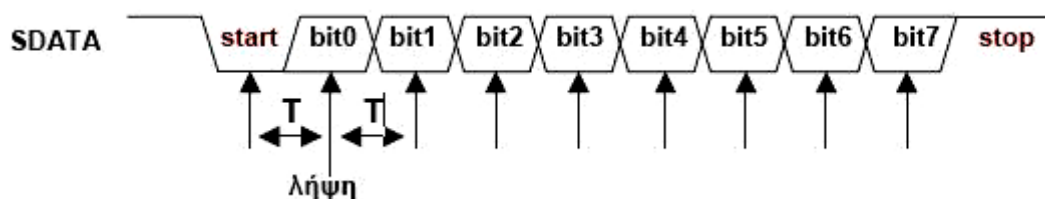
(DTE, συνήθως ένας υπολογιστής) και ενός “Data Communications Equipment” (DCE, συνήθως ένα modem). Στην πράξη όμως το RS-232 χρησιμοποιείται σε μία ευρεία κλίμακα εφαρμογών.

Τα σήματα του RS232 περιλαμβάνουν γραμμές μετάδοσης και λήψης δεδομένων (TxD, RxD), σήματα ελέγχου modem (request to send - RTS, clear to send - CTS, data terminal ready - DTR, data set ready - DSR κ.ά.), καθώς και την κοινή τάση αναφοράς (γείωση).

Οι λογικές στάθμες είναι οι ακόλουθες:

- Το ‘1’ αντιπροσωπεύεται από τάση -3 έως -25V (mark).
- Το ‘0’ αντιπροσωπεύεται από τάση 3 έως 25V (space).

Η μέγιστη ταχύτητα μεταφοράς δεδομένων είναι περίπου 20Kbps, η σύνδεση είναι πάντοτε μεταξύ δύο σημείων (**point-to-point**) και το μήκος του καλωδίου μπορεί να φτάσει τα **10 έως 15m**.



Σχήμα 3.5

Η μετάδοση μέσα από το RS-232 απεικονίζεται στο σχήμα 3.5. Τα δεδομένα μεταφέρονται σειριακά με σταθερό ρυθμό, με πρώτο το λιγότερο σημαντικό bit (LSB). Η μεταδιδόμενη λέξη έχει μήκος από 5 έως 8 bits.

Πριν από κάθε λέξη μεταδίδεται ένα **start bit**, σκοπός του οποίου είναι ο συγχρονισμός του παραλήπτη. Σε γενικές γραμμές η λειτουργία δειγματοληψίας είναι η ακόλουθη:

α) Ο παραλήπτης ελέγχει περιοδικά (πολύ πιο γρήγορα από τον ρυθμό μετάδοσης) τη γραμμή, μέχρι να εντοπίσει την κατερχόμενη ακμή του start bit.

β) Αμέσως μετά περιμένει χρόνο $T/2$ (όπου T ισούται με τον ονομαστικό χρόνο κάθε bit) και εφόσον η γραμμή είναι ακόμα ‘0’, ξεκινά να

δειγματοληπτεί τα επόμενα bits ανά χρόνο T. Με τον τρόπο αυτόν, η δειγματοληψία συντελείται περίπου στο μέσο κάθε bit.

Η λέξη συμπληρώνεται προαιρετικά από ένα **parity bit** (με επιλεγόμενη μονή ή ζυγή ισοτιμία) και ολοκληρώνεται με **1 έως 2 stop bits**. Τα bits αυτά εξασφαλίζουν ότι η γραμμή θα είναι για κάποιο διάστημα σε υψηλή κατάσταση πριν το επόμενο start bit. Επίσης δίνουν ένα περιθώριο χρόνου στον παραλήπτη (π.χ. για αποθήκευση της λέξης), πριν την έναρξη της επόμενης μεταφοράς.

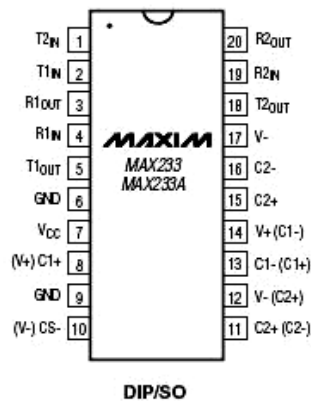
Τη διαδικασία ασύγχρονης σειριακής αποστολής και λήψης δεδομένων σε ένα υπολογιστικό σύστημα αναλαμβάνει συνήθως τμήμα υλικού, το οποίο ονομάζεται Universal Asynchronous Receiver Transmitter (UART). Κάθε UART διαθέτει ουρά FIFO αποστολής, όπου ο επεξεργαστής εισάγει τις λέξεις προς μετάδοση. Το UART μετατρέπει τις λέξεις σε σειριακή ακολουθία bits, προσθέτει start/stop και parity bits, και στη συνέχεια μεταδίδει τα δεδομένα με τον επιλεγμένο ρυθμό.

Η διαδικασία λήψης είναι η ακριβώς αντίστροφη. Μόλις ληφθεί η πλήρης λέξη τοποθετείται σε ουρά FIFO λήψης. Όταν η FIFO γεμίσει στον επιθυμητό βαθμό, τότε ειδοποιείται ο μικροεπεξεργαστής μέσω διακοπής (interrupt) για την παραλαβή των λέξεων.

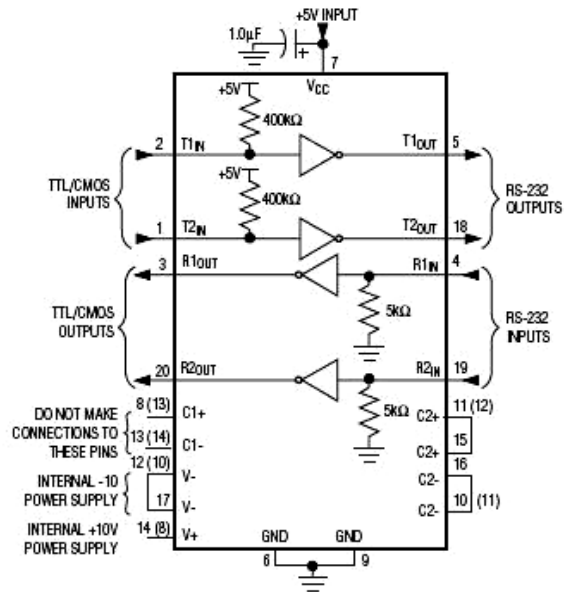
Ένα UART παράγει επίσης τα σήματα ελέγχου modem, στην περίπτωση που το τελευταίο χρησιμοποιείται για τη μετάδοση των δεδομένων μέσω τηλεφωνικής γραμμής. Επίσης πολλά UART μπορούν να μεταδώσουν δεδομένα και με σύγχρονο τρόπο (με σήμα clock – USART). Στα αρχικά υπολογιστικά συστήματα το UART ήταν αυτόνομο ολοκληρωμένο κύκλωμα, κάτι που σήμερα σπάνια συναντάται. Τώρα πλέον, τα κυκλώματα του UART έχουν ενσωματωθεί σε μικροελεγκτές ή περιλαμβάνονται σε ολοκληρωμένα κυκλώματα πολλαπλών λειτουργιών.

Για τη μετάφραση των λογικών επιπέδων TTL/CMOS από και προς τα επίπεδα του RS-232 χρησιμοποιούνται ειδικά κυκλώματα οδήγησης. Στην κατασκευή μας χρησιμοποιήσαμε το MAX233 του σχήματος 3.6.

TOP VIEW



() ARE FOR SO PACKAGE ONLY.



Σχήμα 3.6

Τα κυκλώματα αυτά χρησιμοποιούν διατάξεις με πυκνωτές (charge pumps) για να παράγουν από την απλή τροφοδοσία +5V τις απαιτούμενες από το πρότυπο RS-232 τάσεις.

Το κύκλωμα του σχήματος παράγει +10/-10V. Τα κυκλώματα οδήγησης έχουν σχεδιαστεί με τέτοιον τρόπο, έτσι ώστε να ανθίστανται σε μη φυσιολογικές καταστάσεις, όπως για παράδειγμα εάν τυχαία βραχυκυκλωθεί μία έξοδος με τη γείωση, ή δύο σήματα μεταξύ τους. Επίσης υπάρχει πρόβλεψη για εσωτερική οδήγηση (pullup ή pulldown) των ασύνδετων εισόδων.

3.5 ΠΑΡΑΛΛΗΛΗ ΕΠΙΚΟΙΝΩΝΙΑ

Ένα ακόμα τρόπος επικοινωνίας είναι και η παράλληλη επικοινωνία. Σε αυτή τα δεδομένα χωρίζονται σε πακέτα δεδομένων, που αποτελούν και τον βασικό τύπο δεδομένων που χρησιμοποιείται στην μετάδοση και αποστέλλονται όλα μαζί. Με αυτόν τον τρόπο η παράλληλη επικοινωνία καθίσταται πάρα πολύ γρήγορη.

Η παράλληλη επικοινωνία εκτός από το πλεονέκτημα της υψηλής ταχύτητας μετάδοσης πληροφορίας είναι και πολύ εύκολη στην χρήση ακόμη και για έναν αρχάριο στον κόσμο των ψηφιακών.

Το μεγάλο της μειονέκτημα όμως είναι ότι για κάθε bit πληροφορίας που στέλνει ή δέχεται χρειάζεται μία ξεχωριστή γραμμή μετάδοσης. Για παράδειγμα εάν θέλουμε να στείλουμε μια πληροφορία **1byte** χρειάζεται να δεσμεύσουμε 8 γραμμές επικοινωνίας του αποστολέα με τον παραλήπτη. Όσο αυξάνεται λοιπόν η ποσότητα των δεδομένων που θέλουμε να διαχειριστούμε τόσο αυξάνεται και ο αριθμός το γραμμών μεταφοράς της πληροφορίας μας που πρέπει να δεσμεύσουμε.

Επίσης, όταν ένα σύστημα δέχεται δεδομένα παράλληλα τότε τα σήματα μετάδοσης πρέπει να φτάνουν όλα ταυτόχρονα στον παραλήπτη γιατί αλλιώς δημιουργούνται λάθη στη μετάδοση. Έτσι οδηγούμαστε σε ένα ακόμα μειονέκτημα.

Γενικά η παράλληλη επικοινωνία υπόκειται σε περιορισμούς και χρησιμοποιείται μόνο σε κοντινές αποστάσεις και όταν απαιτείται μεγάλη ταχύτητα μετάδοσης.

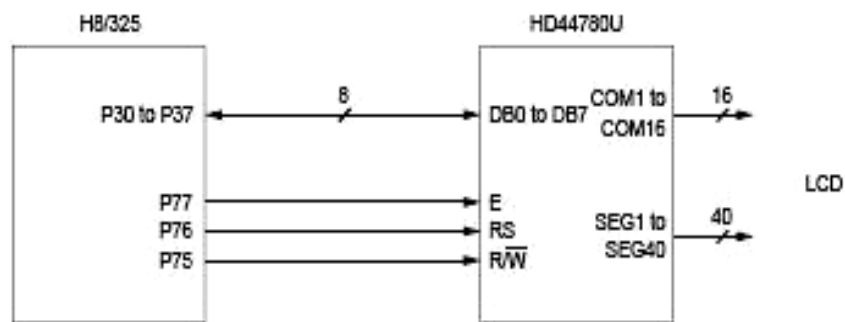
Στις επόμενες παραγράφους περιγράφονται τα πρωτόκολλα που χρησιμοποιήθηκαν στην μονάδα.

3. 6 ΕΠΙΚΟΙΝΩΝΙΑ ΜΕ ΤΟ LCD

Στην κατασκευή υπάρχει ένα LCD 2x16 που χρησιμοποιεί τον ελεγκτή HD44780u της Hitachi. Το HD44780u μπορεί να δεχτεί και να αποστείλει δεδομένα, είτε με 4-bit, είτε με 8-bit εντολές. Αυτό επιτρέπει ένα Interface 4 ή 8 bit.

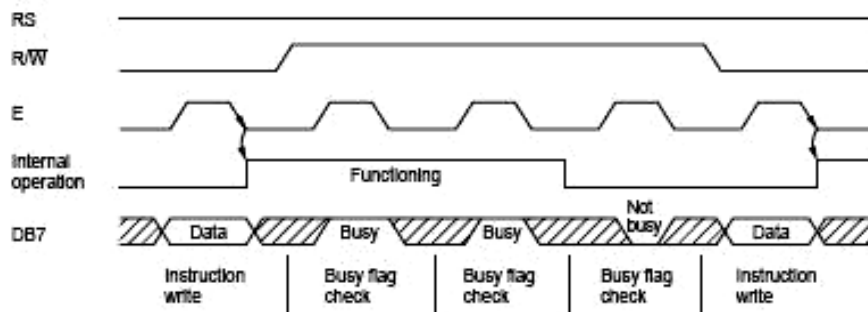
3. 6. 1 INTERFACE ME 8-BIT

Για 8-bit interface χρησιμοποιούνται και οι 8 ακροδέκτες δεδομένων του LCD(Σχήμα 3.7).



Σχήμα 3.7

Τα δεδομένα αποστέλλονται όλα μαζί με την ενεργοποίηση του σήματος EN. Το σήμα RS ελέγχει αν η αποστολή είναι για δεδομένα ή εντολές και το R/W ελέγχει αν έχω αποστολή ή λήψη δεδομένων.



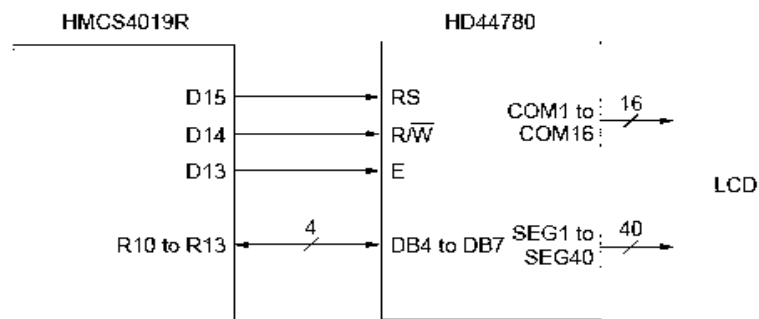
Σχήμα 3.8

Στο σχήμα 3.8 φαίνεται ένα παράδειγμα αποστολής δεδομένων στο LCD. Κάθε φορά που έχουμε αποστολή δεδομένων και η συσκευή LCD βρίσκεται σε λειτουργία, τότε αν προσπαθούμε να διαβάσουμε από αυτή, μας απαντάει ότι βρίσκεται σε κατάσταση εσωτερικής λειτουργίας. Αυτό το κάνει θέτοντας σε λογικό '1' τον ακροδέκτη DB7. Κάθε φορά που αποστέλλουμε δεδομένα στο

LCD μπορούμε να ελέγχουμε τον ακροδέκτη DB7 έτσι ώστε να γνωρίζουμε πότε μπορούμε να στείλουμε το επόμενο πακέτο δεδομένων.

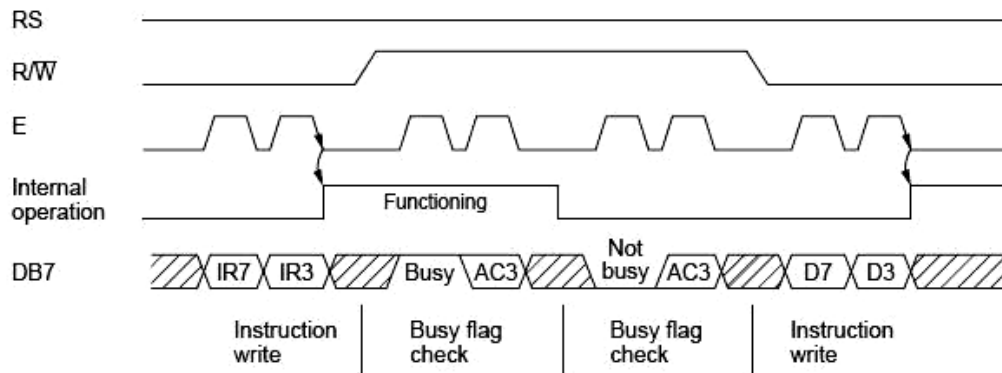
3. 6. 2 INTERFACE ME 4-BIT

Για interface 4-bit συνδέονται μόνο οι τέσσερις ακροδέκτες του LCD όπως φαίνεται στο σχήμα 3.9



Σχήμα 3.9

Οι ακροδέκτες που συνδέονται είναι αυτοί που αποτελούν το MSB κομμάτι της πόρτας διασύνδεσης. Τα δεδομένα δεν αποστέλλονται σε πακέτα των 8 bit όπως στο προηγούμενο παράδειγμα. Αντιθέτως η 8 bit-η πληροφορία χωρίζεται σε δύο κομμάτια των 4 bit. Πρώτα αποστέλλεται το MSB κομμάτι με τον ίδιο τρόπο όπως και στο προηγούμενο παράδειγμα και μετά το δεύτερο μισό. Στο σχήμα 3.10 φαίνεται το διάγραμμα χρόνου επικοινωνίας σε 4-bit interface.



Note: IR7 , IR3 are the 7th and 3rd bits of the instruction.
AC3 is the 3rd bit of the address counter.

Σχήμα 3.10

3. 6. 3 ΕΝΤΟΛΕΣ ΕΠΙΚΟΙΝΩΝΙΑΣ (INSTRUCTION CODE)

Όποιο και να είναι το interface που χρησιμοποιείται για την επικοινωνία του LCD με τον μικροελεγκτή, για να πραγματοποιηθούν κάποιες εργασίες έχουν τυποποιηθεί ορισμένες εντολές (instruction code) που πρέπει να αποστείλει ο μικροελεγκτής. Στον πίνακα 3.1 φαίνονται αυτές οι εντολές.

Instruction	Instruction Code										Description Instruction Code	Execution time (f _{soc} =270kHz)
	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0		
Clear Display	0	0	0	0	0	0	0	0	0	1	Write "20H" to DDRAM, and set DDRAM address to "00H" from AC.	1.53ms
Return Home	0	0	0	0	0	0	0	0	1	X	Set DDRAM address to "00H" from AC and return cursor to its original position if shifted. The contents of DDRAM are not changed.	1.53ms
Entry Mode Set	0	0	0	0	0	0	0	1	VD	SH	Assign cursor moving direction and make shift of entire display enable.	39μs
Display ON/OFF Control	0	0	0	0	0	0	1	D	C	B	Set display(D), cursor(C), and blinking of cursor(B) on/off control bit.	39μs
Cursor or Display Shift	0	0	0	0	0	1	S/C	R/L	X	X	Set cursor moving and display shift control bit, and the direction, without changing DDRAM data.	39μs
Function Set	0	0	0	0	1	DL	N	F	X	X	Set interface data length (DL : 4-bit/8-bit), numbers of display line (N : 1-line/2-line), display font type(F : 5 X 8 dots/ 5 X 11 dots)	39μs
Set CGRAM Address	0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0	Set CGRAM address in address counter.	39μs
Set DDRAM Address	0	0	1	AC6	AC5	AC4	AC3	AC2	AC1	AC0	Set DDRAM address in address counter.	39μs
Read Busy Flag and Address	0	1	BF	AC6	AC5	AC4	AC3	AC2	AC1	AC0	Whether during internal operation or not can be known by reading BF. The contents of address counter can also be read.	0μs
Write Data to RAM	1	0	D7	D6	D5	D4	D3	D2	D1	D0	Write data into internal RAM (DDRAM/CGRAM).	43μs
Read Data from RAM	1	1	D7	D6	D5	D4	D3	D2	D1	D0	Read data from internal RAM (DDRAM/CGRAM).	43μs

NOTE: When an MPU program with checking the Busy Flag (DB7) is made, it must be necessary 1/2 f_{soc} is necessary for executing the next instruction by the falling edge of the 'E' signal after the Busy Flag (DB7) goes to "LOW".

Πίνακας 3.1

3. 7 ΕΠΙΚΟΙΝΩΝΙΑ ΜΕ ΤΙΣ ΚΑΡΤΕΣ DELAY

Όπως αναφέραμε και σε προηγούμενη παράγραφο, για να επικοινωνήσουν δύο ή και παραπάνω συσκευές απαιτείται ένα πρωτόκολλο επικοινωνίας. Στην μονάδα ελέγχου υπήρχε η ανάγκη για επικοινωνία μίας με οχτώ καρτών delay, με τον μικροελεγκτή της μονάδας ελέγχου. Παίρνοντας υπόψη ότι η κάθε κάρτα delay θα έχει έστω μια μονάδα επεξεργασίας (ένα μικροελεγκτή ή μικροεπεξεργαστή), καταλήξαμε στο

γεγονός ότι για την επικοινωνία της κεντρικής μονάδας ελέγχου με τις κάρτες delay απαιτείται ένα πρωτόκολλο επικοινωνίας μικροεπεξεργαστών. Ένα τέτοιο πρωτόκολλο είναι το CAN. Ο μικροελεγκτής που χρησιμοποιήσαμε όμως δεν υποστηρίζει αυτό το πρωτόκολλο.

Το πρωτόκολλο που θα χρησιμοποιούνταν θα έπρεπε να **καλύπτει τις παρακάτω ιδιότητες.**

- Να έχει μικρό αριθμό ακροδεκτών
- Να επιτρέπει την επικοινωνία πολλών συσκευών στο ίδιο bus
- Να λειτουργεί το δυνατόν με τις TTL λογικές στάθμες τροφοδοσίας.

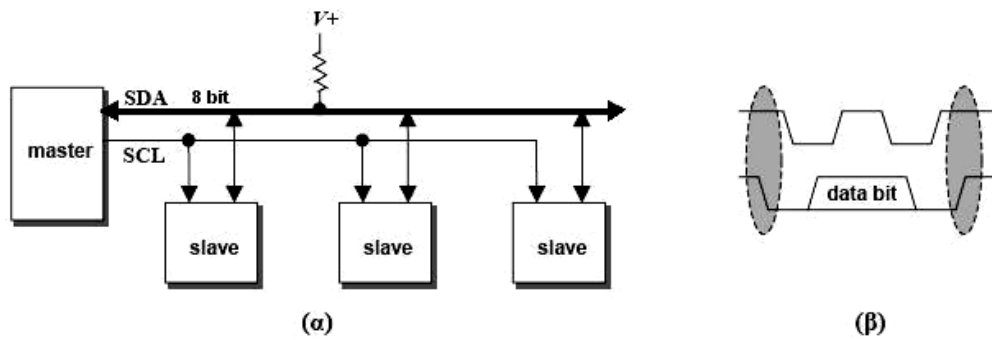
Ενώ **δεν** είναι απαραίτητο να καλύπτει τα:

- Ταχύτητα
- Μεγάλες αποστάσεις μετάδοσης.

Ένα πρωτόκολλο που καλύπτει τα παραπάνω είναι το I²C. Γνωρίζοντας ότι τα περισσότερα προγραμματιζόμενα delay που κυκλοφορούν στο εμπόριο χρησιμοποιούν 8-bit bus για τον προγραμματισμό τους, **η χρήση ακόμα δύο ακροδεκτών για το πρωτόκολλο θα κόστιζε χώρο στις κατασκευές** και θα περιόριζε το σχεδιασμό καρτών. Για το λόγο αυτό, αλλά και για την αύξηση της ταχύτητας(αφού τα δεδομένα που θα μεταφέρονταν θα ήταν αρκετά) αυξήθηκε ο αριθμός των ακροδεκτών από 2 σε 8 και συγχωνεύτηκε με το bus του προγραμματισμού των ολοκληρωμένων. Έτσι το I²C γεννήθηκε.

3. 8 ΤΟ ΠΡΩΤΟΚΟΛΛΟ I²C

Το τυπικό σχήμα διασύνδεσης περιλαμβάνει έναν master και πολλούς slaves όπως φαίνεται στο σχήμα 3.11.



Σχήμα 3.11

Ο διάυλος I2C διαθέτει 9 γραμμές (σχήμα 3.3α):

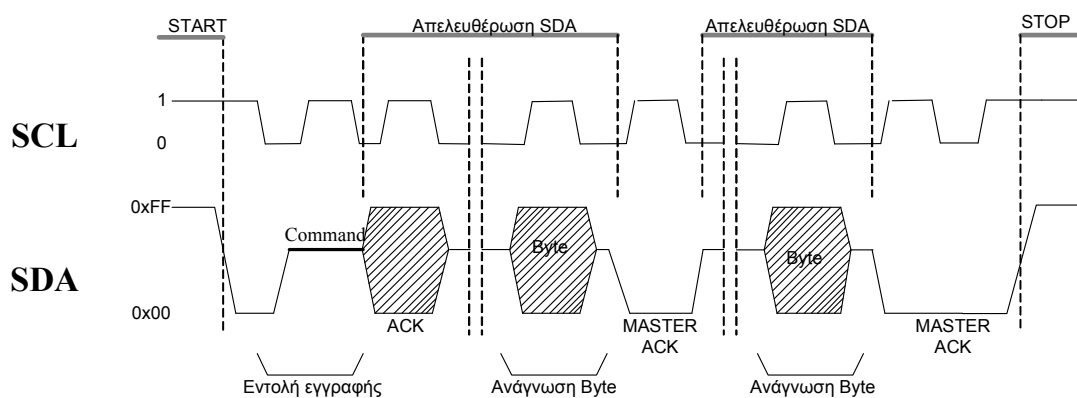
- **Serial Data (SDA):** Ο σειριακός διάυλος μεταφοράς δεδομένων, δύο κατευθύνσεων. **Ο διάυλος αυτή οδηγείται από εξόδους open-collector/drain**, γεγονός που επιτρέπει την ταυτόχρονη πρόσβαση στο διάυλο. Όταν μία έξοδος είναι σε χαμηλή λογική κατάσταση, συνδέει το διάυλο SDA στη γείωση. Όταν μία έξοδος είναι σε υψηλή λογική κατάσταση, αποσυνδέεται από τη γραμμή. Για να αποκτήσει ο διάυλος SDA υψηλή κατάσταση απαιτούνται αντιστάσεις pullup (βλ. σχήμα 3.11). Στην ταυτόχρονη πρόσβαση του διάυλου, αρκεί μία έξοδος να είναι '0', για να είναι ο διάυλος SDA '0'. Ο διάυλος είναι '1', μόνον όταν όλες οι εξοδοί είναι '1'. Εάν απαιτείται η μετάδοση δεδομένων από μία συγκεκριμένη έξοδο, όλες οι υπόλοιπες εξοδοί θα πρέπει να είναι '1', αλλιώς ο διάυλος SDA θα είναι πάντα '0'. Ο διάυλος SDA όταν χρησιμοποιείται για τα σήματα start, stop και acknowledge, **παίρνει τιμές 0 και 0xFF μόνο.**
- **Serial Clock (SCL):** το σειριακό ρολόι χρονισμού, οδηγείται από τον master.

Δεν υπάρχουν σήματα επιλογής (chip select), διότι τα μεταδιδόμενα πακέτα δεδομένων περιέχουν τη διεύθυνση του παραλήπτη. Η διεύθυνση αυτή καθορίζεται εν μέρει από το είδος του slave και κατά δεύτερο λόγο από το firmware του κάθε slave.

Για τη σηματοδότηση της έναρξης και λήξης κάθε μεταφοράς χρησιμοποιούνται οι ειδικές καταστάσεις (σχήμα 3.11β) :

- **START** (όταν με SCL '1', το SDA μεταβαίνει από '0xFF' σε '0')
- **STOP** (όταν με SCL '1', το SDA μεταβαίνει από '0' σε '0xFF').

Κατά τη διάρκεια της μεταφοράς, ο διάυλος SDA επιτρέπεται να αλλάξει μόνον όταν το SCL είναι '0'. Στον διάυλο I2C τα δεδομένα μεταφέρονται σε λέξεις των 8 bits και η λήψη κάθε λέξης επιβεβαιώνεται (acknowledge). Παρακάτω στο σχήμα 3.12 φαίνεται ένα παράδειγμα ανάγνωσης ενός master από έναν slave δύο byte.



Σχήμα 3.12

Η ανάγνωση ξεκινά με τη δημιουργία μίας κατάστασης START από τον master, έτσι ώστε να αρχίσουν να λαμβάνουν όλοι οι συνδεόμενοι slaves.

Στη συνέχεια, ο master αποστέλλει μία λέξη εντολή (**command**) προς τον Δίαυλο. Η λέξη αυτή περιέχει τη διεύθυνση της συσκευής με την οποία θέλουμε να επικοινωνήσουμε και το είδος της προσπέλασης (π.χ. “ανάγνωση δύο byte δεδομένων”).

Αμέσως μετά ο master απελευθερώνει το SDA (το οδηγεί με '1'), για να λάβει:

- α) Την επιβεβαίωση (acknowledge) από την συσκευή, ότι η εντολή έγινε αντιληπτή και
- β) Το πρώτο byte δεδομένων. Ο master μπορεί να διακόψει τη μεταφορά με μία κατάσταση STOP, ή εναλλακτικά να επιβεβαιώσει (master

acknowledge) τη λήψη της λέξης δεδομένων. Αν συμβεί το δεύτερο, η συσκευή επιστρέφει το δεύτερο byte δεδομένων κ.ο.κ.

Στο παράρτημα Α υπάρχει δείγμα κώδικα για την επικοινωνία I9C σε γλώσσα C, τόσο για master όσο και για slave συσκευή. Στην ηλεκτρονική μορφή της εργασίας αυτής επισυνάπτεται όλος ο κώδικας και οι οδηγίες για την επικοινωνία των καρτών delay με την μονάδα ελέγχου.

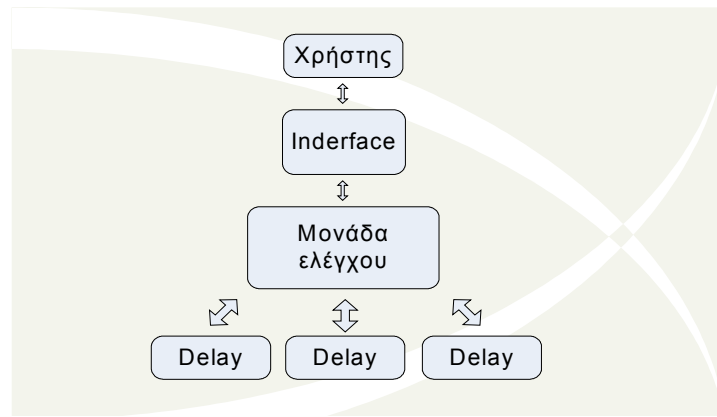
4 Η Μονάδα Ελέγχου

ΕΙΣΑΓΩΓΗ

Η μονάδα ελέγχου είναι το βασικό κομμάτι της κατασκευής. Αυτή αναλαμβάνει να επικοινωνεί με το χρήστη, να συντονίζει όλες τις συσκευές (κάρτες) που είναι συνδεδεμένες σε αυτή και να αποθηκεύει τις ρυθμίσεις που έχουν γίνει.

Σε αυτή ο χρήστης μπορεί να τοποθετεί κάρτες (μέχρι 8), που η κάθε μία είναι μια γραμμή χρονοκαθυστέρησης. Η μονάδα ελέγχου αναλαμβάνει να “επικοινωνήσει” με την κάθε κάρτα ξεχωριστά και να διαβάσει τις βασικές ιδιότητές της. Δηλαδή το μεγαλύτερο χρόνο χρονοκαθυστέρησης (delay) που μπορεί να δημιουργήσει, τον μικρότερο, καθώς και το βήμα με το οποίο προγραμματίζεται. Επίσης μπορεί να τις προγραμματίζει ανά πάσα στιγμή. Είναι ακόμα εφοδιασμένη με μία οθόνη υγρών κρυστάλλων (LCD) και ένα πληκτρολόγιο και με αυτά αναλαμβάνει να επικοινωνεί με το χρήστη.

Έτσι ο χρήστης έχει τη δυνατότητα να ελέγχει κάθε κάρτα ξεχωριστά και να την προγραμματίζει σε όποιο χρόνο delay επιθυμεί. Με αυτό τον τρόπο δίνεται η δυνατότητα να δημιουργούμε ότι χρονοκαθυστέρηση θέλουμε, απλά και μόνο κατασκευάζοντας μια κάρτα (delay line) και τοποθετώντας την στην μονάδα ελέγχου.



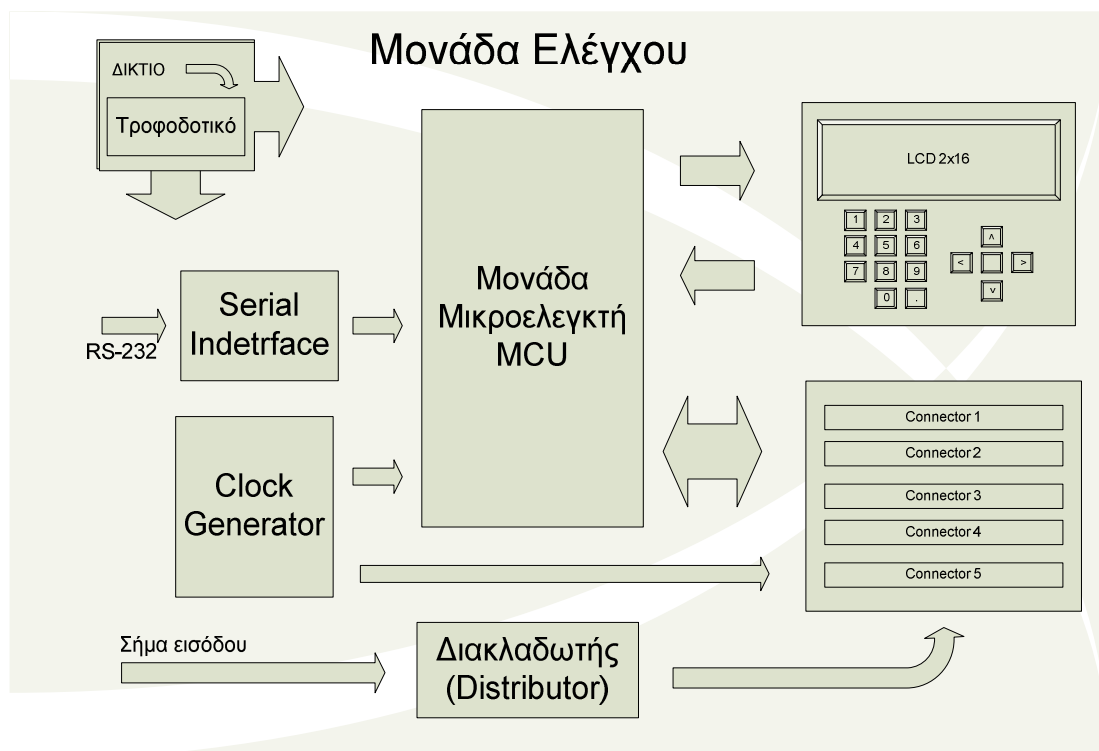
Σχήμα 4.1

4.1 ΛΕΙΤΟΥΡΓΙΑ

Για να κατανοήσουμε την λειτουργία της μονάδας ελέγχου πρέπει πρώτα να δούμε βήμα προς βήμα όλες τις βαθμίδες ξεχωριστά. Η μονάδα ελέγχου αποτελείται από:

- Ένα τροφοδοτικό
- Μία γεννήτρια παλμών χρονισμού (Clock Generator)
- Μια μονάδα μικροελεγκτή (MCU)
- Ένα interface για σειριακή θύρα (Serial Interface)
- Ένα interface για τον χρήστη, με LCD οθόνη και πληκτρολόγιο
- Ένα διακλαδωτή σήματος
- Και μια ομάδα από κοννέκτορες για τις κάρτες χρονοκαθυστερήσεων.

Όπως φαίνεται και από το block διάγραμμα του σχήματος 4.2, στη μονάδα υπάρχει ένα τροφοδοτικό που τροφοδοτεί με συνεχές ρεύμα την κατασκευή αλλά και όλες τις κάρτες χρονοκαθυστερήσεων. Επίσης το σήμα εισόδου (δηλαδή το σήμα που θέλουμε να καθυστερήσουμε) περνάει από μια βαθμίδα διακλάδωσης και καταλήγει σε όλους τους κοννέκτορες. Η γεννήτρια παλμών ρολογιού έχει δύο εξόδους μία για όποιους μικροελεγκτές συνδέσουμε (αυτόν της κατασκευής μας, αλλά και κάποιον που μπορεί να βρίσκεται σε μια κάρτα) και μία για κυκλώματα χρονοκαθυστερήσεων που τυχόν χρειάζονται ρολόι.



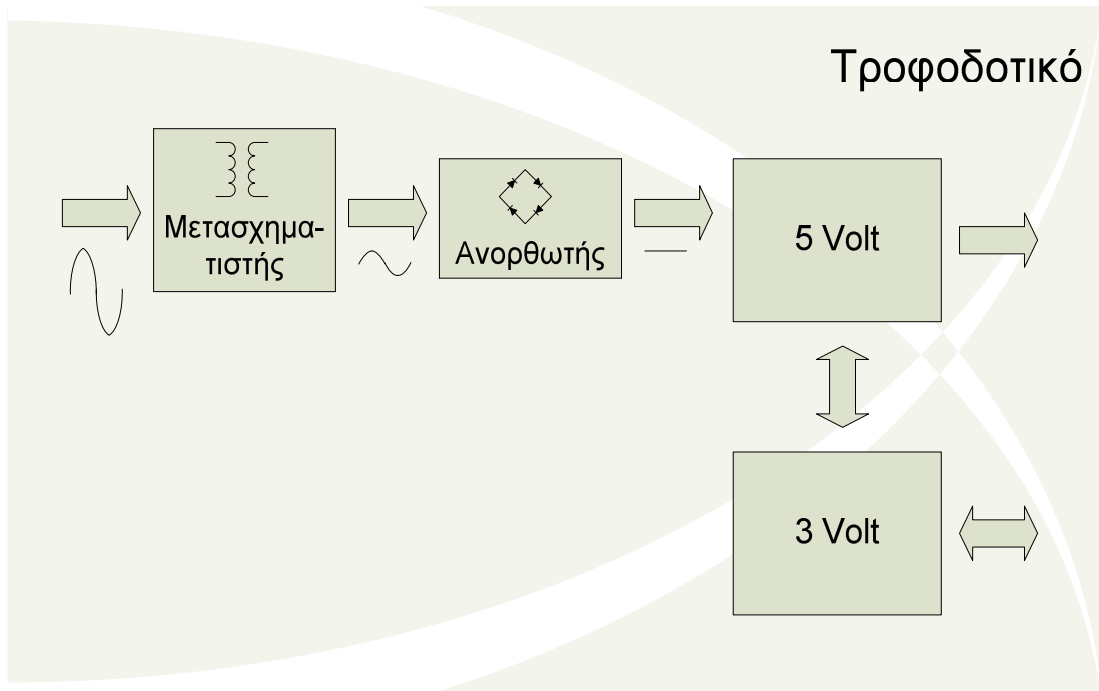
Σχήμα 4.2

Ας δούμε όμως μία προς μία τις βαθμίδες ξεχωριστά.

4.1.1 ΤΡΟΦΟΔΟΤΙΚΟ

Το τροφοδοτικό είναι η συσκευή που αναλαμβάνει να “δώσει” ρεύμα σε όλες τις βαθμίδες της κατασκευής μας. Είναι η συσκευή που είναι συνδεδεμένη με το δίκτυο της ΔΕΗ και το **μοναδικό κομμάτι ισχύος της κατασκευής μας**. Αποτελείται από δύο τμήματα:

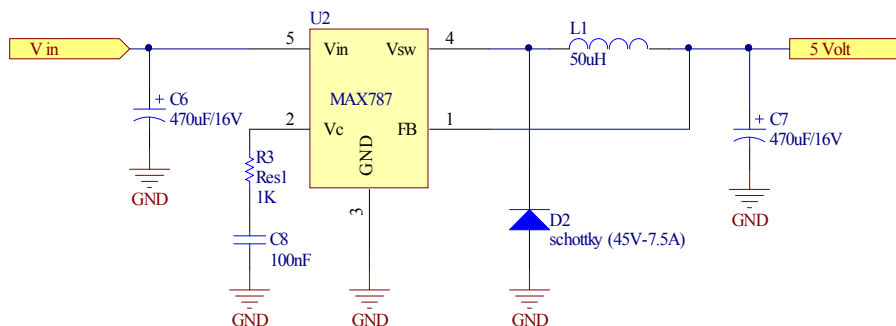
- Ένα για **τροφοδοσία 5 volt** σε όλα τα ψηφιακά κυκλώματα της μονάδας ελέγχου
- Ένα **shunt** για σταθεροποίηση **στα 3 Volt** που μπορεί να παρέχει ή και να απορροφά ρεύμα από το κύκλωμα, ικανό να τροφοδοτήσει κυκλώματα που χρειάζονται 3 Volt, αλλά και τερματικές αντιστάσεις ECL γραμμής.



Σχήμα 4.3

4.1.1.1 ΤΡΟΦΟΔΟΣΙΑ 5 VOLT

Το τμήμα των **5 Volt** (σχήμα 4.4) είναι ένα παλμοτροφοδοτικό (switching power supply) που ο σχεδιασμός του στηρίζεται στο MAX 787, το πηνίο L1 και την δίοδο D2. Το MAX 787 είναι ένας step down converter στα 5 Volt – 5A. Έχει έξοδο στον ακροδέκτη 4 (V_{sw}) όπου τροφοδοτεί με παλμού το πηνίο.

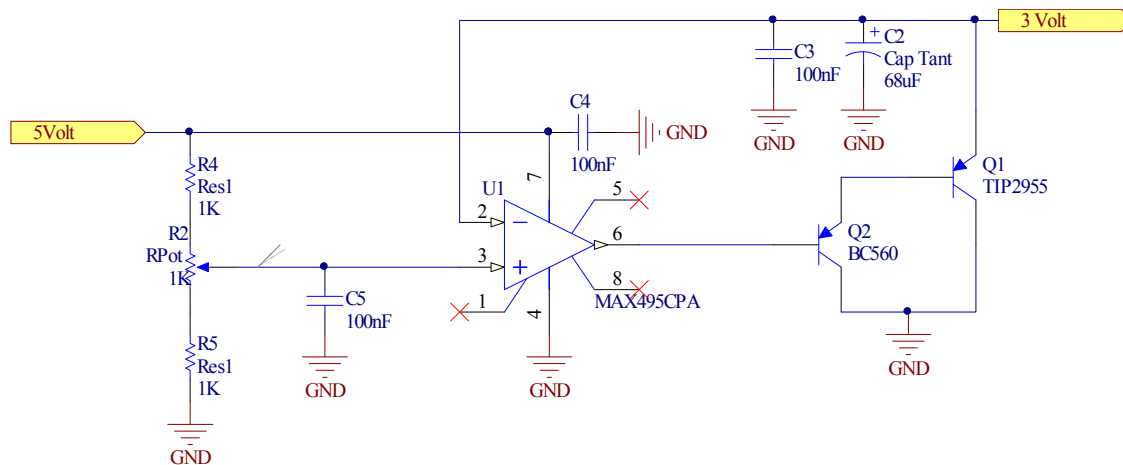


Σχήμα 4.4

Η τάση ρυθμίζεται παίρνοντας ανάδραση(feedback) από τη έξοδο στον ακροδέκτη 1(FB). Οι πυκνωτές C6 και C7 είναι πυκνωτές εξομάλυνσης. Τέλος στον ακροδέκτη 2 (V_C) υπάρχει ένα κύκλωμα R-C. το οποίο ρυθμίζει την διακοπόμενη συχνότητα (switching frequency) και αντισταθμίζει το ολοκληρωμένο.

4.1.1.2 ΤΡΟΦΟΔΟΣΙΑ 3 VOLT

Το τμήμα των **3 Volt** (σχήμα 4.5), δεν χρησιμοποιεί την ίδια λογική. Στην ουσία είναι ένας γραμμικός σταθεροποιητής που βασίζεται στον τελεστικό ενισχυτή MAX 495.



Σχήμα 4.5

Ο MAX 495 είναι ένας αναλογικός συγκριτής που στην μία του είσοδο δίνουμε 3 volt τάση από ένα διαιρέτη τάσης ακριβείας (R4, R5 και R2), στην άλλη παίρνουμε ανάδραση από την έξοδο. Όσο ο MAX βρίσκει διαφορά μεταξύ των εισόδων του, τόσο ρυθμίζει ανάλογα την τάση εξόδου του. Αυτό έχει σαν αποτέλεσμα το ζεύγος των transistor (Q1 και Q2) να άγει ανάλογα με την απόκλιση της τάσης στην έξοδο από τα 3 Volt. Όσο δηλαδή η τάση πηγαίνει να υπερβεί τα 3 Volt, τόσο περισσότερο αγωγίμο γίνεται το transistor Q1 με αποτέλεσμα να ρυθμίζουμε την τάση στην έξοδο. Με τον τρόπο αυτό μπορούμε τόσο να αποδίδουμε ενέργεια όσο και να απορροφούμε.

Το ζεύγος των τρανζίστορ είναι ένα ζεύγος Darlington. Η επιλογή έγινε με το δεδομένο ότι το πρώτο transistor πρέπει να έχει πολύ μεγάλο κέρδος και το δεύτερο να αντέχει 5 A ρεύμα.

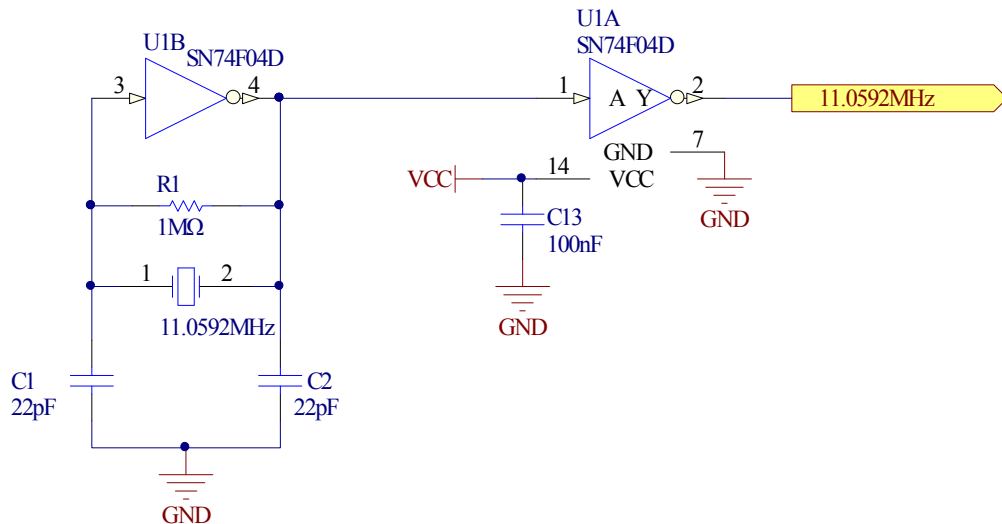
Ο πυκνωτές C2, C3 και C4 χρησιμοποιούνται για την απόζευξη του ολοκληρωμένου και της γραμμής ανάδρασης. Ο πυκνωτής C5 για την εξομάλυνση της τάσης στην είσοδο του ολοκληρωμένου. Επειδή η ανάδραση πρέπει να έχει όσο το δυνατόν το λιγότερο θόρυβο επιλεχτήκαν πυκνωτές με δύο διαφορετικές τιμές, έτσι ώστε ο καθένας να αποζεύξει διαφορετικό εύρος συχνοτήτων. Για τον ίδιο λόγο ο ηλεκτρολυτικός πυκνωτής είναι τύπου τανταλίου.

4.1.2 ΓΕΝΝΗΤΡΙΑ ΠΑΛΜΩΝ ΧΡΟΝΙΣΜΟΥ

Αφήνοντας πίσω το κομμάτι της ισχύος, περνάμε στο ψηφιακό μέρος της κατασκευής. Όλα τα ψηφιακά κυκλώματα χρειάζονται ρολόι για να συγχρονιστούν και λειτουργήσουν σωστά. Έτσι και η μονάδα ελέγχου. Η γεννήτρια παλμών είναι αυτή που αναλαμβάνει αυτή την αποστολή. Η κατασκευή μας έχει **δύο ξεχωριστές μονάδες παλμών ρολογιού**.

A) Μια για τους παλμούς ρολογιού των μονάδων μικροελεγκτών.

Η έξοδος αυτής της μονάδας (σχήμα 4.6) είναι μια συχνότητα ρολογιού 11.0592MHz, που οδηγείται στον μικροελεγκτή της κατασκευής αλλά και στους κοννέκτορες, ούτως ώστε να χρονίσει και τυχόν μικροελεγκτές στις κάρτες delay. Η συχνότητα αυτή επιλέχτηκε γιατί διευκολύνει την παραγωγή ρυθμού μετάδοσης πληροφορίας από και προς έναν H/Y.

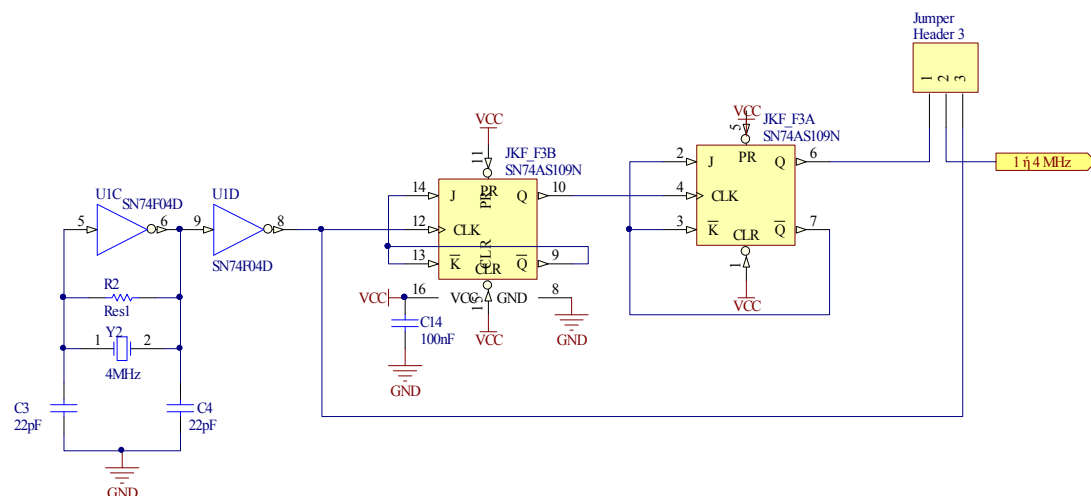


Σχήμα 4.6

Η λειτουργία της βασίζεται σε έναν **κρύσταλλο** ίδιας συχνότητας με αυτής της **συχνότητας εξόδου**. Το κύκλωμα της πύλης U1 είναι ένας **απλός ταλαντωτής**, ενώ η δεύτερη πύλη χρησιμοποιείται σαν **buffer** για να βελτιώσει την ποιότητα του σήματος.

B) Και μια για να συγχρονίσει τυχόν ψηφιακά κυκλώματα στις κάρτες (delay).

Η έξοδος αυτής της μονάδας (σχήμα 4.7) είναι μια συχνότητα ρολογιού που μπορεί να επιλεγεί ως 1MHz ή 4MHz. Αυτό μπορεί να γίνει αλλάζοντας απλά θέση σε ένα jumper. Η συχνότητα αυτή οδηγείται στους κοννέκτορες, ούτως ώστε να χρονίσει και τυχόν ολοκληρωμένα κυκλώματα στις κάρτες.



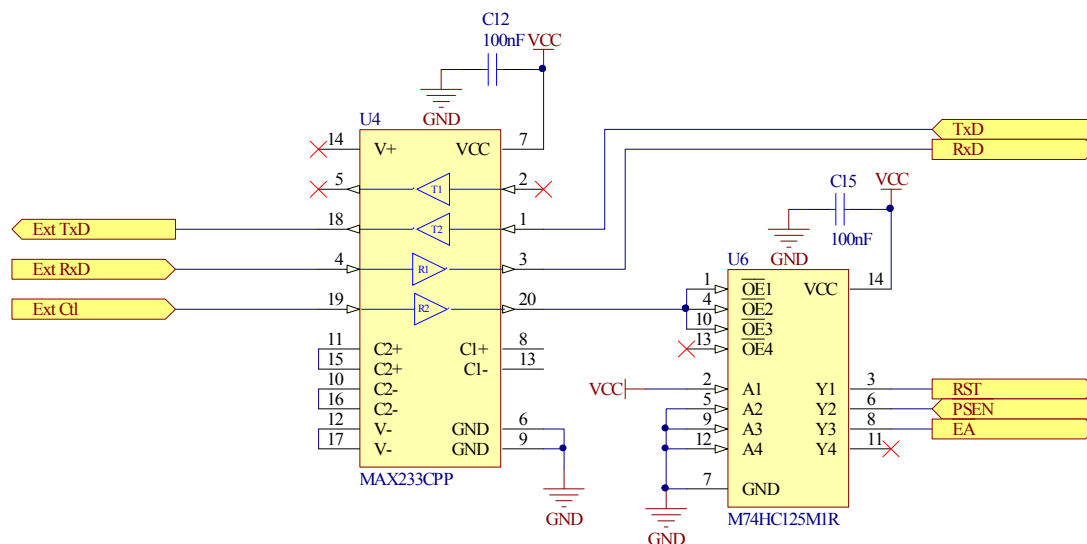
Σχήμα 4.7

Η λειτουργία της είναι ίδια με της προηγούμενης μόνο που αυτή τη φορά ο κρύσταλλος είναι 4MHz και το σήμα εξόδου ακολουθεί δύο διαδρομές. Στη μία περνάει από δύο D flip-flop και διαιρείται δια του 4 και στην άλλη όχι. Και οι δύο αυτές διαδρομές καταλήγουν στο jumper. Αυτό έχει σαν αποτέλεσμα ο χρήστης να μπορεί να διαλέξει μεταξύ της συχνότητας 1MHz ή 4MHz.

4.1.3 SERIAL INTERFACE

Κάθε κατασκευή σχεδόν χρειάζεται ένα μέσο για να επικοινωνεί με τον χρήστη αλλά και ένα για να επικοινωνεί με άλλες κατασκευές. Η μονάδα ελέγχου γι' αυτό το λόγω έχει μια σειριακή θύρα. Αυτή τη χρησιμοποιεί για να **επικοινωνήσει με τον H/Y** ώστε να του στείλει πληροφορίες, αλλά και **για να προγραμματιστεί**.

Η λειτουργία του interface στηρίζεται στο ολοκληρωμένο max233 που αναλαμβάνει να μετατρέψει τις λογικές στάθμες που έχει το πρωτόκολλο της σειριακής θύρας (RS-232) +12Volt και (-)12Volt, στις αντίστοιχες TTL στάθμες 0 και 5Volt.



Σχήμα 4.8

Στο σχήμα 4.8 φαίνεται άλλο ένα ολοκληρωμένο. Το 74HC125 που δεν είναι τίποτα άλλο από έναν buffer και χρησιμοποιείται για τον προγραμματισμό του μικροελεγκτή (firmware update). Ο μικροελεγκτής της μονάδας είναι In System Programmable μέσω της σειριακής θύρας του H/Y.

Για να αναγνωρίσει ο μικροελεγκτής ότι τα δεδομένα που του στέλνονται είναι για τον προγραμματισμό του και όχι απλά δεδομένα που εναλλάσσουν ο H/Y και ο μικροελεγκτής, πρέπει να ισχύουν οι εξής προϋποθέσεις:

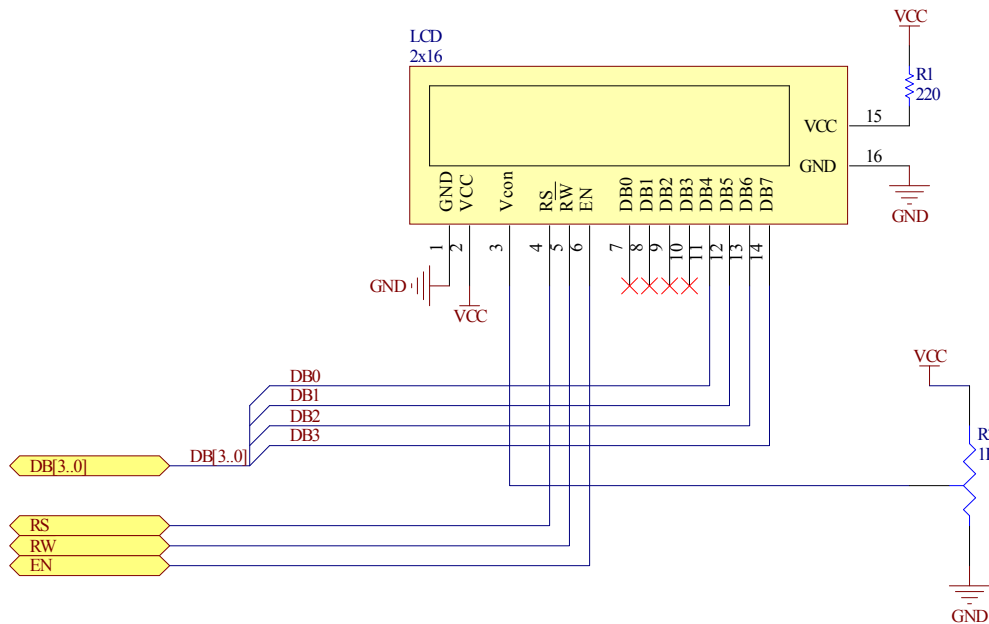
1. Ο ακροδέκτης RST = '1'
2. Ο ακροδέκτης /PSEN = '0'
3. Ο ακροδέκτης /EA = '0'

Μόλις το Ext Ctl δεχτεί λογικό '0', ο buffer HC125 μεταφέρει τα σήματα της εισόδου στην έξοδο και θέτει τον μικροελεγκτή σε mode προγραμματισμού.

4.1.4 USER INTERFACE

Όπως αναφέρθηκε και παραπάνω. Μια συσκευή χρειάζεται ένα μέσο επικοινωνίας με το χρήστη. Μέσω αυτού, ο χρήστης μπορεί να εποπτεύει το σύστημα, να δίνει δεδομένα και τελικά να ελέγχει όλες της λειτουργίες της μονάδας. Στην μονάδα ελέγχου, το ρόλο αυτό τον έχει αναλάβει

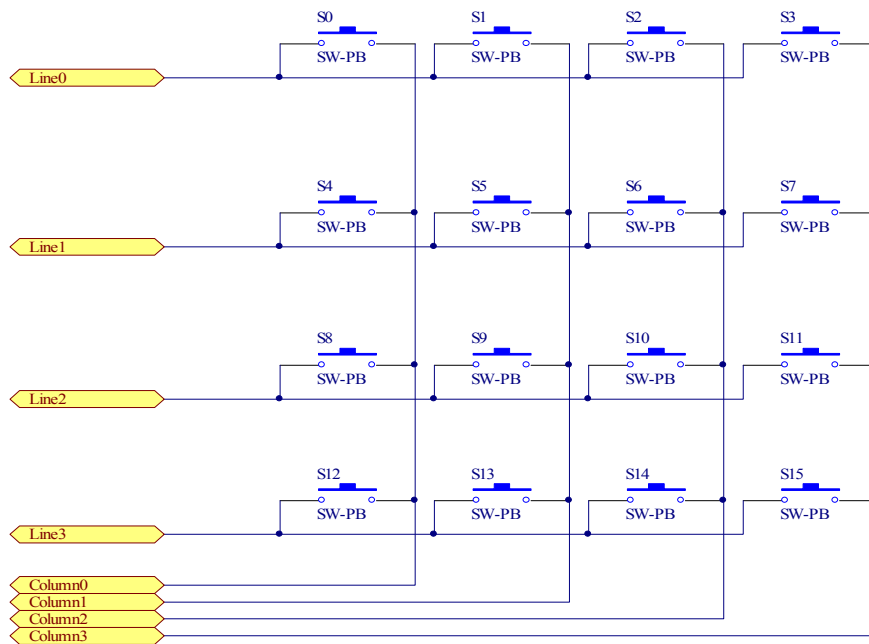
1. Μια οθόνη αλφαριθμητικών χαρακτήρων(σχήμα 4.9) **LCD 2 γραμμών και 16 χαρακτήρων** ανά γραμμή (LCD 2x16). Η οθόνη εσωτερικά χρησιμοποιεί έναν μικροεπεξεργαστή, τον HD4478U της εταιρίας Hitachi, για να μετατρέπει σε εικόνα τα σήματα δεδομένων που παίρνει από την κατασκευή μας.



Σχήμα 4.9

Σε αυτή τυπώνονται όλα τα menu και όλες οι επιλογές του χρήστη. Γενικά η **οθόνη χρησιμοποιείται** από την μονάδα ελέγχου **ως standard έξοδο**. Η επικοινωνία της οθόνης με την κατασκευή(στην ουσία με τον μικροελεγκτή) έχει επιλεγεί στο **4-bit mode**. Έτσι γίνεται μέσω εφτά(7) ακροδεκτών(pins). Τρεις ακροδέκτες για τα σήματα ελέγχου και 4 για τα δεδομένα. Οι αντιστάσεις R1 και R2 χρησιμοποιούνται για να περιορίσουν το ρεύμα στον φωτισμό του LCD και να ρυθμίσουν το contrast αντίστοιχα.

- Ένα **πληκτρολόγιο 16 πλήκτρων**. Το πληκτρολόγιο (σχήμα 4.10) χρησιμοποιείται από το χρήστη για πλοήγηση στα διάφορα menu αλλά και για εισαγωγή δεδομένων στην μονάδα ελέγχου. Επίσης είναι και η standard είσοδος της κατασκευής.



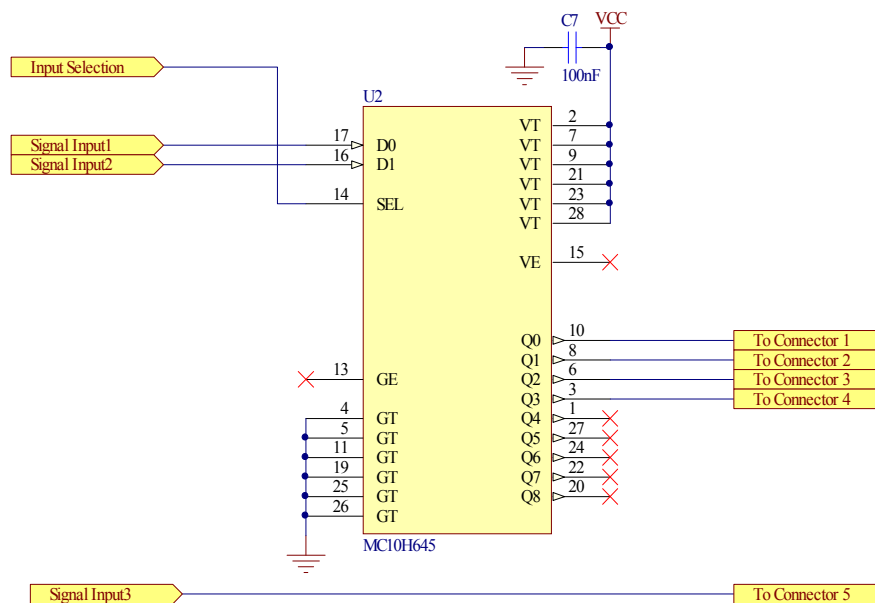
Σχήμα 4.10

Όπως φαίνεται και στο σχήμα 4.10 στο πληκτρολόγιο **δεν χρησιμοποιείται κάποιος κωδικοποιητής ή αποκωδικοποιητής**. Γι' αυτό τον λόγο τα πλήκτρα έχουν παραταχθεί σε μορφή ενός **πίνακα 4 επί 4**. Η συνδεσμολογία τους είναι τέτοια (ο ένας ακροδέκτης κοινός σε κάθε γραμμή και ο άλλος σε κάθε στήλη), ώστε να επιτρέπει με **οχτώ και μόνο γραμμές εισόδου – εξόδου να μπορούμε να αναγνωρίσουμε 16 διαφορετικά πλήκτρα**. Αυτό επιτυγχάνεται ως εξής.

Αν όλες οι γραμμές και στήλες βρίσκονται σε λογικό '1' και πατηθεί ένα πλήκτρο, τότε αν θέλουμε να το αναγνωρίσουμε ξεκινάμε μια ρουτίνα ενεργειών. Αρχικά θέτουμε σε λογικό '0' μία γραμμή. Αν το πλήκτρο που πατήθηκε είναι σε αυτή τη γραμμή, τότε θα λάβουμε λογικό μηδέν και στην αντίστοιχη στήλη του πλήκτρου και θα ξέρουμε ακριβώς τη θέση του από την γραμμή και τη στήλη. Αν όχι τότε συνεχίζουμε τη διαδικασία στην επόμενη γραμμή κ.ο.κ.

4.1.5 ΔΙΑΝΟΜΗ ΣΗΜΑΤΟΣ

Πριν περάσουμε στο τελευταίο κομμάτι της κατασκευής μας που είναι ο μικροελεγκτής πρέπει να αναφέρουμε και δύο λόγια για τα σήματα που αυτή δέχεται.



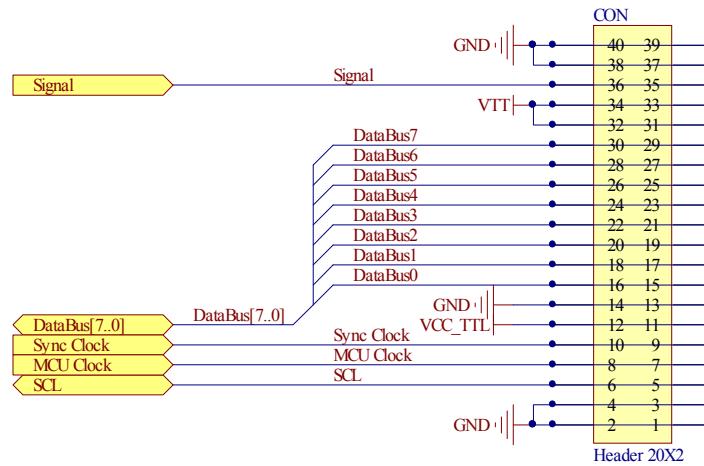
Σχήμα 4.11

Η κατασκευή μας έχει 3 εισόδους σήματος. Οι δύο πρώτες οδηγούνται σε έναν διανεμητή σήματος με επιλογή (τον MC10H645 της ON Semiconductor). **Η κάθε μία έξοδος του διανεμητή οδηγείται στους 4 πρώτους κοννέκτορες.** Αυτό γίνεται για να **συγχρονιστούν τα σήματα εισόδου** στις κάρτες delay, αλλά και για να **ενισχυθεί το fun out** στις πυγής του σήματος. Από τα δύο σήματα εισόδου μόνο το ένα καταλήγει στους κοννέκτορες. Αυτό γίνεται με την επιλογή τους από τον μικροελεγκτή αλλάζοντας λογική στάθμη στον ακροδέκτη 14 (Input Selection).

Η 3^η είσοδος δεν πηγαίνει στον διανεμητή. Αντί αυτού οδηγείται κατευθείαν στον τελευταίο κοννέκτορα. Αυτό γίνεται για να δώσουμε την δυνατότητα χρονοκαθυστέρησης ενός ακόμα σήματος τελείως ανεξάρτητου από τα προηγούμενα.

Τα σήματα που περνούν από τους κωννέκτορες όπως φαίνεται και στο σχήμα 4.12 παρουσιάζονται στον παρακάτω πίνακα.

1-2)	GND :	Γείωση
3-4)	GND :	Γείωση
5-6)	SSCL :	Σήμα συγχρονισμού για την επικοινωνία της κατασκευή με τις κάρτες
7-8)	MCU Clock:	Ρολόι για τους μικροελεγκτές
9-10)	Sync Clock :	Ρολόι για γενική χρήση στις κάρτες
11-12)	VCC_TTL:	5 Volt (TTL) τροφοδοσία στις κάρτες
13-14)	GND :	Γείωση
15-16)	Data Bus.0:	Το LSB από το σήμα δεδομένων για την επικοινωνία της κατασκευής με τις κάρτες.
17-18)	Data Bus.1:	<<>>
...		
...		
...		
...		
...		
29-30)	Data Bus.7:	Το MSB από το σήμα δεδομένων για την επικοινωνία της κατασκευής με τις κάρτες.
31-32)	VTT:	3 Volt (VTT) τροφοδοσία στις κάρτες και τροφοδοσία για αντιστάσεις τερματισμού ECL
33-34)	VTT:	3 Volt (VTT) τροφοδοσία στις κάρτες και τροφοδοσία για αντιστάσεις τερματισμού ECL
35-36)	Signal:	Το σήμα εισόδου.
37-38)	GND :	Γείωση
39-40)	GND :	Γείωση

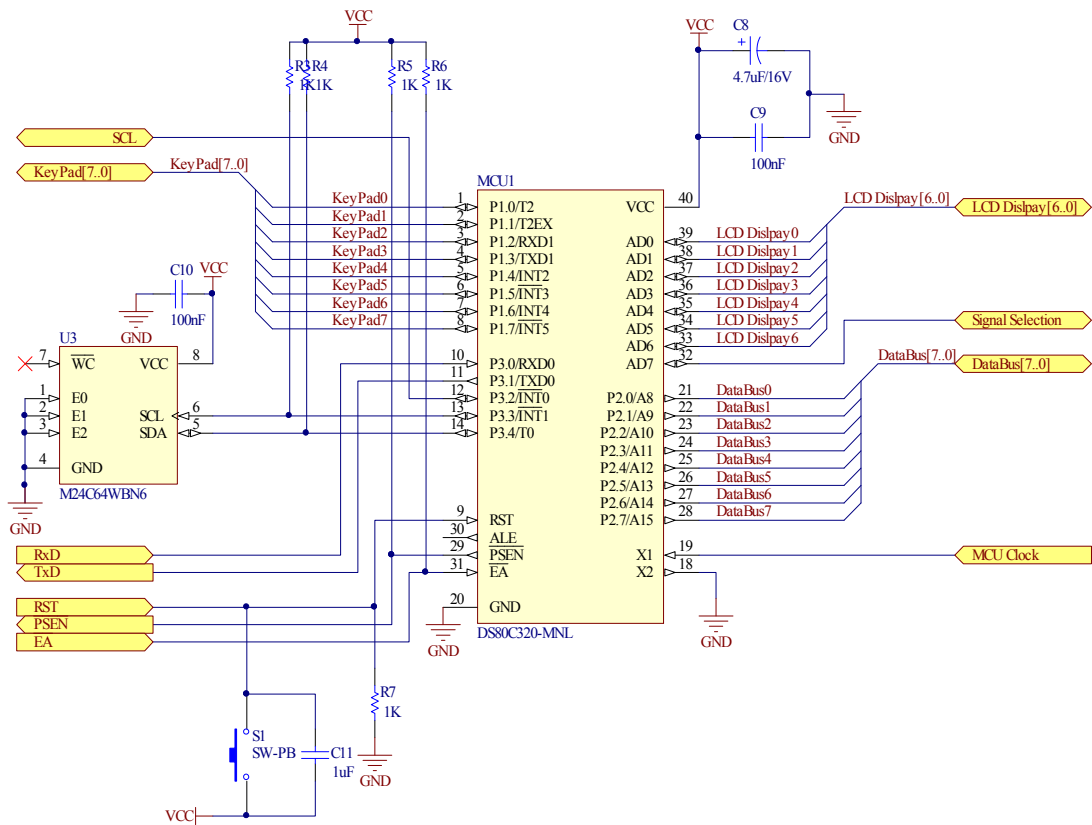


Σχήμα 4.12

4.1.5 ΜΟΝΑΔΑ ΜΙΚΡΟΕΛΕΓΚΤΗ (MCU)

Αναμφισβήτητα το πιο σημαντικό κομμάτι της μονάδας ελέγχου είναι ο μικροελεγκτής (σχήμα 4.13). Χωρίς αυτόν όλο το υπόλοιπο σύστημα δεν θα μπορούσε να λειτουργήσει. **Ο μικροελεγκτής είναι υπεύθυνος να συντονίσει όλα τα σήματα, είναι αυτός που επικοινωνεί με τις κάρτες, με τον Η/Υ ακόμα και με τον χρήστη.** Τέλος από εδώ γίνεται και η επιλογή του σήματος εισόδου.

Ο μικροελεγκτής που χρησιμοποιήθηκε είναι ο **DS89C430**. Αυτός προσφέρει υψηλή απόδοση σε σύγκριση με όλους τους υπάρχοντες μικροελεγκτές συμβατούς με την αρχιτεκτονική 8051. Χαρακτηρίζεται από έναν βελτιωμένο ξανασχεδιασμένο πυρήνα, ο οποίος **έχει την δυνατότητα εκτέλεσης μιας εντολής του 8051 (ανάλογα τον τύπο της εντολής) έως και 12 φορές γρηγορότερα από τον κλασικό 8051 για ίδια συχνότητα κρυστάλλου.** Προσφέρει έως και 10 φορές καλύτερες επιδόσεις σε εφαρμογές χρησιμοποιώντας το ίδιο πρόγραμμα και την ίδια τιμή κρυστάλλου με τους αντίστοιχους 8051. Ο DS89C430 έχει την δυνατότητα χρήσης κρυστάλλου μέχρι και 33MHz, πετυχαίνοντας έτσι ταχύτητες που φτάνουν μέχρι και 33 εκατομμύρια εντολές το δευτερόλεπτο (33MIPS).



Σχήμα 4.13

Ο DS89C430 είναι «pin to pin» **συμβατός** με όλες τις συσκευασίες των μικροελεγκτών της **οικογένειας 8051** και **εμπεριέχει τρεις χρονοστάτες /μετρητές, τέσσερις 8-bit πόρτες** εισόδων και εξόδων γενικής χρήσης και **δυο σειριακές θύρες**. Περιέχει **16kB** εσωτερική μνήμη **flash** με δυνατότητα προγραμματισμού από το υπάρχον σύστημα μέσω της σειριακή θύρα από ένα ενσωματωμένο λειτουργικό φόρτωσης του προγράμματος στην μνήμη. Παράλληλα έχει την δυνατότητα να προγραμματιστεί τοποθετημένος σε κάποιον προγραμματιστή που κυκλοφορεί στο εμπόριο.

Ο μικροελεγκτής όμως από μόνος του δεν φτάνει. Χρειάζεται λογισμικό για να λειτουργήσει. Το πρόγραμμα είναι αυτό που δίνει ζωή στην κατασκευή. Αυτό είναι όμως το αντικείμενο του επόμενου κεφαλαίου.

Η εφαρμογή την οποία έρχεται να καλύψει αυτή η κατασκευή απαιτεί και κάτι ακόμα. Θα πρέπει να υπάρχει κάποιος τρόπος να **αποθηκεύονται κάθε φορά οι ρυθμίσεις που κάνει ο χρήστης, όπως οι χρόνοι που έχουν προγραμματιστεί οι κάρτες, οι ρυθμίσεις και άλλα**. Αυτές οι πληροφορίες δε

θα πρέπει να μην εξαφανίζονται με την απουσία τροφοδότησης του κυκλώματος. Για να γίνει αυτό χρειαζόμαστε ένα τύπο μνήμης που ονομάζεται **EEPROM**. Όπως φαίνεται και από το σχήμα 4.13 η μνήμη που χρησιμοποιήθηκε είναι η (24lc64 της microchip). Αυτή είναι μια **16k x 8bit μνήμη** που είναι αρκετή για της απαιτήσεις της εφαρμογής μας. Η μνήμη αυτή επικοινωνεί με τον μικροελεγκτή μας με το πρωτόκολλο I2C. Περισσότερα γι' αυτό στο κεφάλαιο 3.

5 Αλγόριθμος του Μικροελεγκτή

ΕΙΣΑΓΩΓΗ

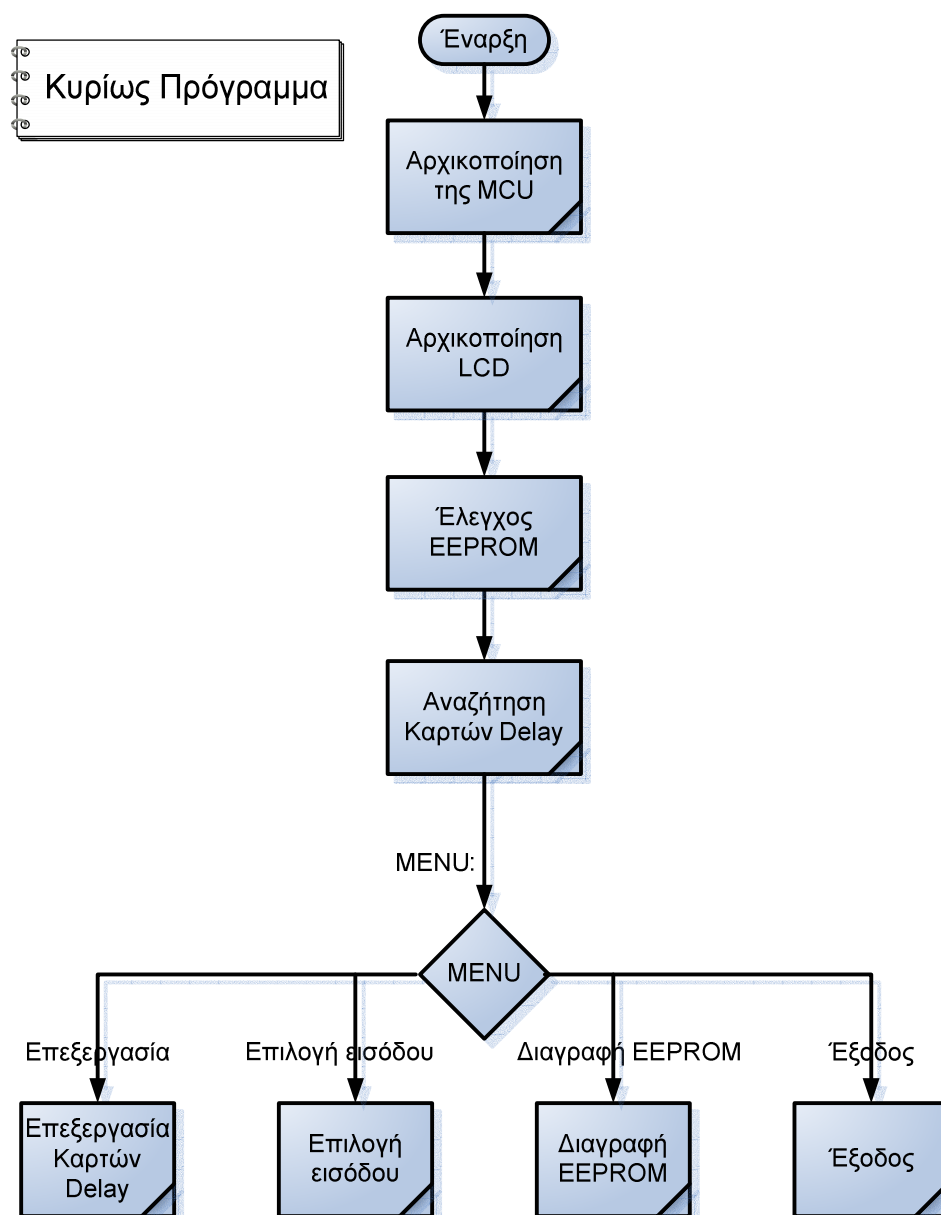
Όπως αναφέραμε και στο προηγούμενο κεφάλαιο ο μικροελεγκτής είναι ένα ψηφιακό κύκλωμα που για να λειτουργήσει χρειάζεται λογισμικό (software). Ο τρόπος με τον οποίο ο μικροελεγκτής “συμπεριφέρεται” στο κύκλωμα εξαρτάται μόνο από τον αλγόριθμο που περιέχει. Αυτό δίνει τη δυνατότητα να έχουμε ένα πολύ ευέλικτο εξάρτημα το οποίο μπορεί πολύ εύκολα να ανανεώνει-αναβαθμίζει τις λειτουργίες του. Έτσι μπορούμε να υλοποιούμε κατασκευές οι οποίες αργότερα θα μπορούν να αναβαθμίζονται χωρίς να αλλάζει τίποτα στο hardware(υλικό) τους.

Σε αυτό το κεφάλαιο θα αναλύσουμε τον τρόπο με τον οποίο συμπεριφέρεται ο μικροελεγκτής μας. Η ακριβής ανάλυση του κώδικα ξεφεύγει από τον στόχο αυτής της εργασίας και γι’ αυτό δεν παρατίθεται. Αντί αυτού θα αναπτύξουμε τον αλγόριθμο βασικών σημείων του λογισμικού που τρέχει στην κατασκευή.

5.1 ΚΥΡΙΩΣ ΠΡΟΓΡΑΜΜΑ

Το κυρίως πρόγραμμα είναι ο βασικός κορμός του αλγόριθμου και το μέρος αυτό του κώδικα το οποίο διαχειρίζεται όλες τις υπόλοιπες ρουτίνες.

Όπως φαίνεται και στο μπλοκ διάγραμμα του σχήματος 5.1 αμέσως μετά την έναρξη, δηλαδή με την εφαρμογή τάσης λειτουργίας, ο μικροελεγκτής αρχικοποιεί τα περιφερειακά του. Κάνει δηλαδή όλες τις απαραίτητες ρυθμίσεις για την σωστή και αναμενόμενη λειτουργία τις μονάδας.



Σχήμα 5.1

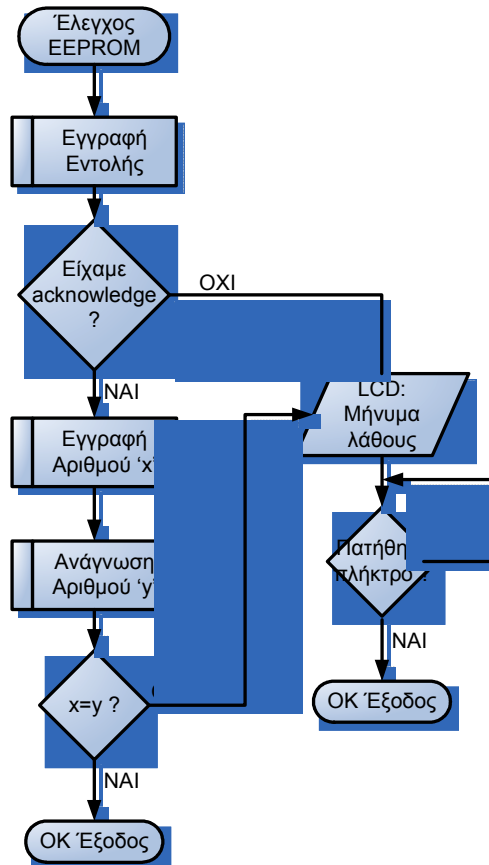
Αμέσως μετά ο ελεγκτής αρχικοποιεί την μονάδα LCD, έτσι ώστε ο χρήστης να μπορεί να έχει εικόνα των λειτουργιών που ακολουθούν.

Έπειτα ακολουθούν ο έλεγχος της EEPROM και των καρτών delay που είναι συνδεδεμένες στην μονάδα ελέγχου. Οι αλγόριθμοι των ελέγχων ακολουθούν στο επόμενο κεφάλαιο.

Μετά το πέρας των ελέγχων παρέχεται στον χρήστη ένα menu με τέσσερις επιλογές. Ανάλογα με την επιλογή του χρήστη καλείται και η αντίστοιχη ρουτίνα, επεξεργασία καρτών, επιλογή σήματος εισόδου, διαγραφή EEPROM ή έξοδος. Αν ο χρήστης επιλέξει την έξοδο από το menu μπορεί να ξανακαλέσει την λειτουργία απλά πατώντας οποιοδήποτε κουμπί του πληκτρολογίου.

5.2 ΕΛΕΓΧΟΣ ΤΗΣ EEPROM

Μόλις το κυρίως πρόγραμμα καλέσει την λειτουργία του ελέγχου της EEPROM τότε ο μικροελεγκτής ελέγχει αν υπάρχει EEPROM. Στο σχήμα 5.2 φαίνεται το μπλοκ διάγραμμα του αλγόριθμου της ρουτίνας ελέγχου.



Σχήμα 5.2

Αυτό το πετυχαίνει αποστέλλοντας μια εντολή (command) και περιμένοντας το σήμα acknowledge. Αν έχουμε απάντηση τότε σημαίνει ότι υπάρχει τοποθετημένη EEPROM στην κατασκευή. Αν όχι τυπώνουμε μήνυμα λάθους και περιμένουμε ένα πλήκτρο από το χρήστη για να συνεχίσει η υπόλοιπη ροή του προγράμματος.

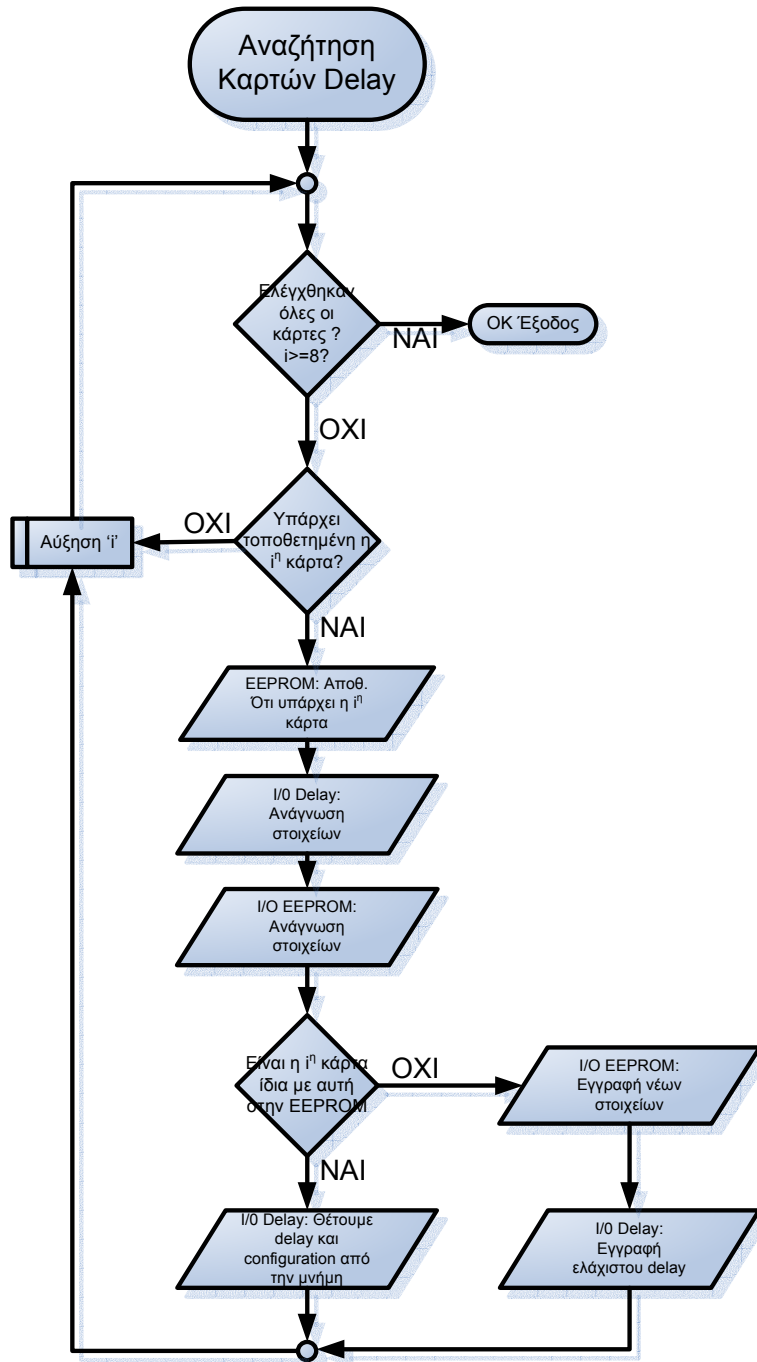
Αν έχουμε απάντηση τότε προσπαθούμε να γράψουμε ένα αριθμό (για την ακρίβεια το AAh) και να τον διαβάσουμε πίσω. Αν η ανάγνωση μας δώσει λάθος αριθμό τότε τυπώνουμε πάλι μήνυμα λάθους και περιμένουμε κάποιο πλήκτρο από τον χρήστη για να συνεχίσει η ροή του προγράμματος. Αν όμως γίνει ταυτοποίηση του αριθμού τότε σημαίνει ότι η EEPROM λειτουργεί σωστά και επομένως φεύγουμε από την ρουτίνα.

5.3 ΕΛΕΓΧΟΣ ΤΩΝ ΚΑΡΤΩΝ DELAY

Στο κομμάτι αυτό του αλγόριθμου, γίνεται η επικοινωνία της μονάδας ελέγχου με τις κάρτες delay. Γίνεται η ανταλλαγή όλων των δεδομένων μεταξύ των καρτών και των αποθηκευμένων δεδομένων στην μνήμη EEPROM. Όταν ολοκληρωθεί η ρουτίνα, στην EEPROM υπάρχουν όλοι οι χρόνοι και ρυθμίσεις των καρτών που είναι συνδεδεμένες στην μονάδα. Ακόμα αν κάποια κάρτα είχε τοποθετηθεί προηγουμένως και είχε ρυθμιστεί από τον χρήστη τότε ξανά ρυθμίζεται αυτόματα εδώ.

Στο σχήμα 5.3 φαίνεται το μπλοκ διάγραμμα του αλγόριθμου της ρουτίνας. Αρχικά ελέγχουμε αν ο κορμός της ρουτίνας μας έχει τρέξει 8 φορές(μία για κάθε πιθανή διεύθυνση κάρτας). Δηλαδή ελέγχουμε αν έχουμε προσπελάσει όλες τις κάρτες. Αυτό το κάνουμε με ένα δείκτη, τον 'i'. Αν ναι τότε φεύγουμε από την ρουτίνα.

Αν όχι τότε στεκάρουμε αν μας απαντάει με σήμα acknowledge η κάρτα. Αν όχι τότε αυξάνουμε τον δείκτη και επαναλαμβάνουμε την ρουτίνα. Αν ναι τότε αποθηκεύουμε στην μνήμη ότι υπάρχει η κάρτα αυτή. Έπειτα διαβάζουμε από αυτήν τα στοιχεία της καθώς και τα στοιχεία τις κάρτας με την ίδια διεύθυνση που βρίσκουμε στην EEPROM. Ελέγχουμε αν η κάρτα είναι ίδια με αυτήν της μνήμης. Αν ναι τότε στέλνουμε στην κάρτα τιμή delay που βρίσκουμε στην μνήμη, αν όχι τότε γράφουμε στην μνήμη τα καινούρια στοιχεία και στέλνουμε στην κάρτα την ελάχιστη τιμή delay.

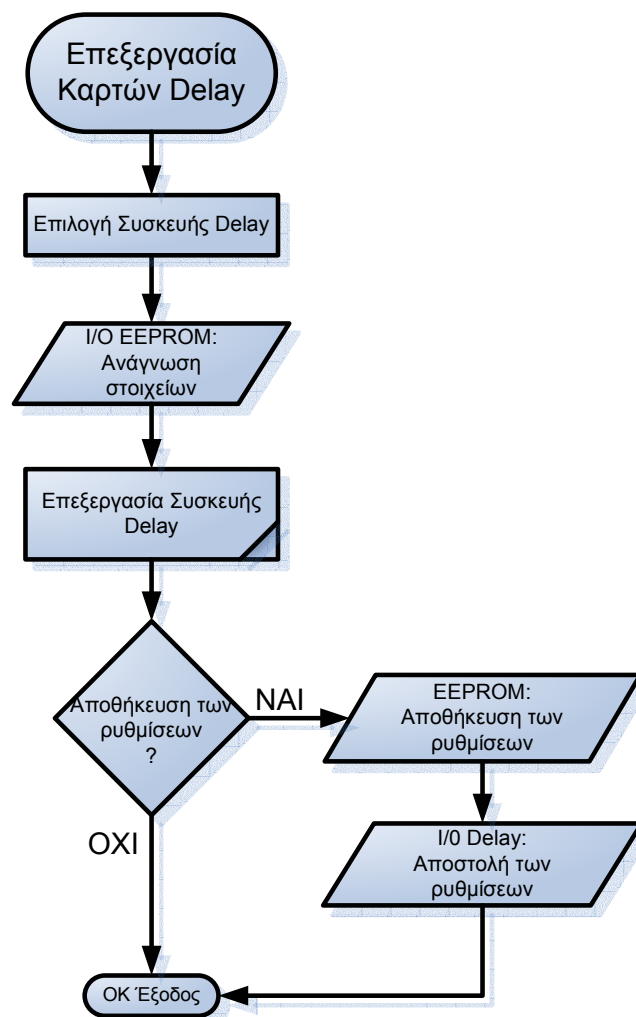


Σχήμα 5.3

5.4 ΕΠΕΞΕΡΓΑΣΙΑ ΤΩΝ ΚΑΡΤΩΝ DELAY

Η ρουτίνα αυτή δεν εκτελείται αυτόματα. Αντίθετα αποτελεί μια από τις επιλογές του χρήστη στο κύριο menu του interface. Από εδώ μπορεί ο χρήστης να επεξεργαστεί τους χρόνους delay τις κάθε κάρτας, να δει τους μέγιστους και ελάχιστους χρόνους που μπορεί να επιτύχει με την κάθε κάρτα, να την ενεργοποιήσει ή να την απενεργοποιήσει και να κάνει οποιαδήποτε άλλη ρύθμιση του δίνει δυνατότητα η κάρτα.

Αρχικά ο χρήστης επιλέγει μια κάρτα για να την επεξεργαστεί. Έπειτα γίνεται ανάγνωση από την EEPROM του συστήματος όλων των ρυθμίσεων της κάρτας αυτής. Εδώ δίνεται η δυνατότητα στον χρήστη να τα επεξεργαστεί.



Σχήμα 5.4

Στη συνέχεια δίνεται η επιλογή στον χρήστη να αποθηκεύει τις ρυθμίσεις ή όχι. Αν ο χρήστης επιλέξει αποθήκευση τότε σώνονται όλες οι ρυθμίσεις στην EEPROM και αποστέλλονται όλα τα νέα δεδομένα και εντολές στην κάρτα delay.

5.5 ΕΠΙΛΟΓΕΣ MENU

Στο μπλοκ διάγραμμα του κυρίως προγράμματος υπάρχουν και επιλογές για διαγραφή της EEPROM, για επιλογή σήματος εισόδου καθώς και για έξοδο από το menu.

Αν ο χρήστης επιλέξει την έξοδο, τότε σβήνει η οθόνη και η διαδικασία του menu επανέρχεται όταν ο χρήστης πατήσει κάποιο πλήκτρο. Στις άλλες δύο επιλογές τυπώνεται ένα μήνυμα επιλογής του χρήστη. Αν ο χρήστης επιλέξει να συνεχίσει τη διαδικασία τότε ο ελεγκτής επιλέγει είσοδο ή σβήνει την EEPROM αντίστοιχα.

ΒΙΒΛΙΟΓΡΑΦΙΑ

Από βιβλίο:

Stan Gibilisco (1999) Το μεγάλο αγγλοελληνικό λεξικό ηλεκτρονικής ηλεκτρολογίας. Έκδοση 7^η, Εκδόσεις Τζιόλα Ε. Θεσσαλονίκη.

Μ. Στεφανίδης (2005) Διασύνδεση Μικροϋπολογιστικών συστημάτων

Web Sites:

Delay line – From Wikipedia, the free encyclopedia [Online]. Διαθέσιμο:
http://en.wikipedia.org/wiki/Delay_line/ [8/11/2006].

Microcontroller - From Wikipedia, the free encyclopedia (Redirected from
[Microcontrollers](http://en.wikipedia.org/wiki/Microcontrollers/)) <http://en.wikipedia.org/wiki/Microcontrollers/> [14/1/2007].

ΠΑΡΑΡΤΗΜΑ **A**

A.1 I9C CODE

A.1.1 MASTER I9C CODE

Αυτή η ρουτίνα δημιουργεί το **start bit**.

```
//-----  
// Start I9C operation  
void I9C_Start (void)  
{  
    //Initial conditions  
    SSDA = 0xFF;  
    SSCL = 1;           I9C_Delay();  
  
    //Start bit Operation  
    SSDA = 0x00;       I9C_Delay();  
    SSCL = 0;         I9C_Delay(); //Interrupt Start bit  
  
    return;  
}
```

Αυτή η ρουτίνα δημιουργεί το **stop bit**.

```
//-----  
// Stop I9C operation  
void I9C_Stop (void)  
{  
    //Initially set pins  
    SSCL = 0;  
    SSDA = 0x00;       I9C_Delay();  
  
    //Stop bit Operation  
    SSCL = 1;         I9C_Delay();  
    SSDA = 0xFF;      I9C_Delay();  
  
    return;  
}
```

Εδώ έχουμε δύο ρουτίνες που στέλνουν και γράφουν και διαβάζουν από τον διάλογο I2C αντίστοιχα. Οι ρουτίνες αυτές ελέγχουν και τα σήματα ack όπου χρειάζεται.

```
//-----
// Send a Byte to I2C bus
bit I2C_Tx(unsigned char Byte)
{
    bit WriteFlag = 0;

    //Initial conditions
    SSCL = 0;

    SSDA = Byte;          I2C_Delay(); //Send data
    SSCL = 1;             I2C_Delay();
    SSCL = 0;

    //SSDA goes into input-mode
    SSDA = 0xFF;          I2C_Delay(); // wait to settle SSDA level
    SSCL = 1;             I2C_Delay();
    //Check if the Tx OK (ack)
    if (SSDA == 0x00)    WriteFlag = 1;
        I2C_Delay();
    // all our routines expect SDA and SCL are low when chipcomm is in progress
    SSCL = 0;             I2C_Delay(); //Keep i2c busy
    SSDA = 0x00;

    return WriteFlag;
}

//-----
//Read a Byte from the I2C bus
unsigned char I2C_Rx(bit ack) // assume SSDA and SSCL are low at entry
{
    unsigned char Byte = 0;

    //Initial conditions SSDA is input
    SSCL = 0;
    SSDA = 0xFF;          I2C_Delay();

    // read 8 data bits
    SSCL = 1;             I2C_Delay();
    Byte = SSDA;
    SSCL = 0;             I2C_Delay();
    //Send ack if any
    SSDA = (char)(!ack)
        * 0xFF;          I2C_Delay();
    SSCL = 1;             I2C_Delay();
    SSCL = 0;             I2C_Delay();
}
```

```

// all our routines expect SSDA and SSCL are low when chipcomm is in progress
SSDA = 0x00;

return Byte;
}

```

A.1.2 SLAVE I9C CODE

Αυτές οι δύο ρουτίνες, είναι ρουτίνες ελέγχου ροής προγράμματος. Χρησιμοποιούνται από τον slave για να ακολουθούν τα σήματα χρονισμού SCL του master.

```

//-----
//Delay until SSCL high
static void SlaveI9C_IsSSCL_H(void)
{
    SSCL = 1; //Release
    while(!SSCL); //Wait until SSCL high
}
//-----
//Delay until SSCL Low
static void SlaveI9C_IsSSCL_L(void)
{
    SSCL = 1; //Release
    while(SSCL); //Wait until SSCL low
}

```

Οι ρουτίνες αυτές χρησιμοποιούνε για διάβασμα από τον δίαυλο. Η πρώτη χρησιμοποιείται όταν δεν περιμένουμε stop bit, ενώ η δεύτερη μπορεί να διαβάσει το εισερχόμενο bit αλλά και να ενημερώσει μία σημαία αν ο master αποστείλει stop bit.

```

//-----
//Read a Byte from the I9C bus (must follow an Ack routine!!)
unsigned char SlaveI9C_Rx(void) // assume SSDA and SSCL are low at entry
{
    unsigned char Byte = 0x00;

    SSDA = 0xFF; // SSDA is input
    SlaveI9C_IsSSCL_H();
    Byte = SSDA;
    SlaveI9C_IsSSCL_L();
    //Return
    return Byte;
}

```

```

//-----
//Read a Byte from the I9C bus the next Byte (must follow an Ack routine if not stop)
unsigned char SlaveI9C_RxNext(void)
{
    unsigned char Byte = 0x00;

    IsStop = 0;
    //Release I9C pins
    SSDA = 0xFF;

    SlaveI9C_IsSSCL_H(); //Wait the next clock
    if (SSDA) //If SSDA is high is not a stop condition
    {
        //And read
        Byte = SSDA;
        SlaveI9C_IsSSCL_L();
        return Byte;
    }
    else
    {
        while(SSCL) //As long SSCL high check SSDA
            if(SSDA) //If high then it is a Stop
            {
                IsStop = 1;
                return 0x00; //Return Nothing
            }
        Byte = 0x00; //Else it was a 0x00 byte Data
        return Byte;
    }
}
}

```

Η ρουτίνα αυτή χρησιμοποιείται για να αποστείλει σήμα ack στον master.

```

//-----
//Ack or nAck
void Ack(bit ack)
{
    SSDA = (char)!ack * 0xFF; //Send ack if any
    SlaveI9C_IsSSCL_H();
    SlaveI9C_IsSSCL_L();

    // all our routines expect SSDA and SSCL are high at the end
    SSDA = 0xFF; //Release port pins
}

```

Τέλος αυτή η ρουτίνα αυτή χρησιμοποιείται για να αποστείλει byte στον master.

```
//-----  
// Send a Byte to I2C bus includes Ack bit  
bit SlaveI2C_Tx(unsigned char Byte)  
{  
bit WriteFlag = 0;  
  
SSDA = Byte; //Send data  
SlaveI2C_IsSSCL_H();  
SlaveI2C_IsSSCL_L();  
  
SSDA = 0xFF; // SSDA goes into input-mode  
  
SlaveI2C_IsSSCL_H(); //Check if the Tx OK (ack)  
if (!SSDA)  
WriteFlag = 1;  
SlaveI2C_IsSSCL_L();  
  
// all our routines expect SSDA and SSCL are high at the end  
SSDA = 0xFF; //Release port pins  
  
return WriteFlag;  
}
```


ΠΑΡΑΡΤΗΜΑ Β

ΓΛΩΣΣΑΡΙ

Acknowledge: Σήμα επιβεβαίωσης.

Bit: Ακρωνύμιο από τις λέξεις binary και digit. Είναι η μικρότερη στοιχειακή μονάδα στα ψηφιακά ηλεκτρονικά. Παρουσιάζεται σαν 0 (low) ή 1(high). Μπορεί επίσης να παρουσιάζεται ως: On/off, false/true, +/-, σκοτάδι/φως, κόκκινο/πράσινο κ.λ.π.

Bus: Δίαυλος. Ένα πλήθος αγωγών μέσω των οποίων γίνεται μεταφορά δεδομένων.

Byte: Μονάδα δεδομένων που αποτελείται από οκτώ ψηφία (bits). Συχνά χρησιμοποιείται και ο όρος octet.

Buffer: Επόμενο στάδιο που χρησιμοποιείται για να οδηγήσει αριθμό πυλών χωρίς υπερφόρτωση του προηγούμενου σταδίου. Επίσης Αποσβεστήρας, αποροφητήρας, προσωρινός καταχωρητής, βαθμίδα απομόνωσης.

Charge pumps: Αντλίες φόρτισης.

Clock generator: Γεννήτρια χρονισμού. Χρησιμοποιείται για να συγχρονίσει ψηφιακά κυκλώματα.

Contrast: Αντίθεση χρώματος. 1. Σε οπτική εικόνα, ο βαθμός με τον οποίο είναι διαφορετικά ρυθμισμένες οι περιοχές της. Ανεπαρκείς αντίθεση κάνει τη εικόνα φτωχή, ενώ υπερβολική κάνει την εικόνα τραχεία. 2. Σε αναγνώστη οπτικών χαρακτήρων, ο βαθμός με τον οποίο ο χαρακτήρας διαφέρει από το υπόβαθρο.

CMOS: Συντομογραφία του Complementary Metal oxide semiconductor.

DCE: Συντομογραφία του Data Communications Equipment. Διάταξη επικοινωνίας δεδομένων.

DTE: Συντομογραφία του Data Terminal Equipment. Τερματική διάταξη δεδομένων.

ECL: Συντομογραφία του *Emitter coupled logic*, τεχνολογία διασύνδεσης ψηφιακών κυκλωμάτων με σύζευξη εκπομπού.

EEPROM: Συντομογραφία του Electrically Erasable Programmable Read Only Memory.

- Embedded systems:** Συστήματα που περιέχουν όλο το απαραίτητο hardware, αλλά και software για να λειτουργούν αυτόνομα. Χωρίς τη χρήση κάποιου Η/Υ ή επιπρόσθετου συστήματος.
- Firmware update:** Διαδικασία κατά την οποία εγκαθίσταται η νέα έκδοση του λογισμικού της συσκευής.
- Framing:** Πλαισίωση. Η ευθυγράμμιση των χαρακτήρων σε ψηφιακή αλφαριθμητική εκπομπή.
- Fun out:** Ο αριθμός εξόδων που μπορεί να τροφοδοτήσει ένα κύκλωμα.
- Hardware:** Ηλεκτρονικά κυκλώματα, μηχανικά μέρη και ότι είναι συνδεδεμένο με αυτά
- IC:** Συντομογραφία του Integrated Circuit. Ολοκληρωμένο κύκλωμα.
- Interface:** Διασύνδεση, κοινή επιφάνεια. Στην ουσία το μηχανικό και το λογισμικό που επιτρέπουν την σύνδεση του χρήστη με ένα σύστημα, ή την διασύνδεση δύο συστημάτων μεταξύ τους.
- Jumper:** Βραχυκικλωτήρας είτε με καλώδιο και κορκοδειλάκια, είτε με μεταλλικούς ακροδέκτες επάνω στο τυπωμένο κύκλωμα.
- LCD:** Συντομογραφία του Liquid crystal display. Συσκευή απεικόνισης στην οποία κάθε ψηφίο ή σημείο (pixel) μορφοποιείται ή σχηματοποιείται από ταινία ή τετράγωνα υλικού υγρού κρυστάλλου.
- LSB:** Συντομογραφία του least significant bit (τελευταίο σημαντικό δυαδικό ψηφίο). Το ψηφίο με την πιο ασήμαντη τιμή θέσης σε δυαδικό αριθμό.
- Master:** Το πρωτεύον ή κύριο στοιχείο ή συσκευή σε ένα σύστημα
- MIPS:** Συντομογραφία του Million Instruction per second.
- Mode:** Μέθοδος, τρόπος.
- MSB:** Συντομογραφία του most significant bit (πρώτο σημαντικό δυαδικό ψηφίο). Το ψηφίο με την πιο σημαντική τιμή θέσης σε δυαδικό αριθμό.
- Open collector:** Σε IC κύκλωμα το οποίο δε χρησιμοποιεί εσωτερική αντίσταση ανύψωσης. Έτσι οι έξοδοι μπορεί να έχουν αντίθετες καταστάσεις χωρίς το ρίσκο της καταστροφής.
- Pixel:** Λέξη που προέρχεται από το picture element. Η μικρότερη κηλίδα ή σημείο σε οπτική εικόνα. Ονομάζεται επίσης και *pel*. Όσο μικρότερο είναι το μέγεθος του pixel τόσο πιο μεγάλη ανάλυση έχει η δεδομένη περιοχή της εικόνας.
- Pull-down:** Στοιχεία κυκλώματος τα οποία υποβιβάζουν την τάση ενός ελεύθερου στοιχείου στην τάση αναφοράς
- Pull-up:** Στοιχεία κυκλώματος τα οποία ανυψώνουν την τάση ενός ελεύθερου στοιχείου στην τάση αναφοράς.

- TTL:** Αλλιώς και **T²L**. Συντομογραφία του *Transistor - transistor logic*. Κύκλωμα στο οποίο το ενεργό στοιχείο είναι ένα transistor πολλαπλού εκπομπού.
- SCL/SCLK:** Serial Clock. Σύμβολο που χρησιμοποιείται για τον ακροδέκτη του clock(ρολογιού) σε μια σειριακή επικοινωνία.
- SDA/SDATA:** Serial Data. Σύμβολο που χρησιμοποιείται για τον ακροδέκτη των δεδομένων σε μια σειριακή επικοινωνία.
- Slave:** Σκλάβος. Συσκευή ή στοιχείο που λειτουργεί υπό την καθοδήγηση κάποιας άλλης (master) συσκευής.
- Sunt:** Ηλεκτρονικό κύκλωμα που χρησιμοποιείται για σταθεροποίηση τάσης και μπορεί να παρέχει αλλά και να απορροφά ηλεκτρική ενέργεια από το κύκλωμα.
- Step down converter:** Μετατροπέας υποβιβασμού. Κυρίως αναφέρεται σε παλμοτροφοδοτικά υποβιβασμού τάσης.
- Switching frequency:** Διακοπτόμενη συχνότητα.
- Switching mode:** Διακοπτόμενη λειτουργία. Λειτουργία στην οποία μια συσκευή, όπως transistor ή δίοδος λειτουργεί σαν δυαδική ψηφιακή συσκευή, παρά σαν αναλογικό στοιχείο. Το ρεύμα παίρνει τιμές γύρο από το μηδέν (μέγιστο ή αποκοπή) ή τιμές που εξαρτώνται από την πόλωση της εφαρμοζόμενης τάσης.
- UART:** Συντομογραφία του Universal Asynchronous Receiver Transmitter.
- Παλμοτροφοδοτικό:** Το τροφοδοτικό που λειτουργεί σε διακοπτόμενη λειτουργία.

ΠΑΡΑΡΤΗΜΑ Γ

ΣΤΟΙΧΕΙΑ ΚΑΤΑΣΚΕΥΑΣΤΩΝ (DATA SHEET)

Ακολουθούν βασικές πληροφορίες από τα στοιχεία κατασκευαστών για τα εξαρτήματα τα οποία χρησιμοποιήθηκαν, εκτός από τις αντιστάσεις τους πυκνωτές και τα πηνία.

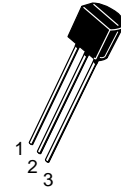
Low Noise Transistors

PNP Silicon

BC559, B, C
BC560C

MAXIMUM RATINGS

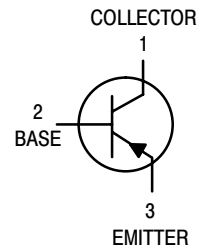
Rating	Symbol	BC559	BC560	Unit
Collector–Emitter Voltage	V_{CEO}	-30	-45	Vdc
Collector–Base Voltage	V_{CBO}	-30	-50	Vdc
Emitter–Base Voltage	V_{EBO}	-5.0		Vdc
Collector Current — Continuous	I_C	-100		mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	625	5.0	mW mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5	12	Watt mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150		$^\circ\text{C}$



CASE 29-04, STYLE 17
TO-92 (TO-226AA)

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C/W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	$^\circ\text{C/W}$



ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Collector–Emitter Breakdown Voltage ($I_C = -10 \text{ mAdc}, I_B = 0$)	BC559 BC560	$V_{(BR)CEO}$	-30 -45	— —	— —	Vdc
Collector–Base Breakdown Voltage ($I_C = -10 \mu\text{Adc}, I_E = 0$)	BC559 BC560	$V_{(BR)CBO}$	-30 -50	— —	— —	Vdc
Emitter–Base Breakdown Voltage ($I_E = -10 \mu\text{Adc}, I_C = 0$)		$V_{(BR)EBO}$	-5.0	—	—	Vdc
Collector Cutoff Current ($V_{CB} = -30 \text{ Vdc}, I_E = 0$) ($V_{CB} = -30 \text{ Vdc}, I_E = 0, T_A = +125^\circ\text{C}$)		I_{CBO}	— —	— —	-15 -5.0	nAdc μAdc
Emitter Cutoff Current ($V_{EB} = -4.0 \text{ Vdc}, I_C = 0$)		I_{EBO}	—	—	-15	nAdc

BC559, B, C BC560C

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted) (Continued)

Characteristic	Symbol	Min	Typ	Max	Unit
ON CHARACTERISTICS					
DC Current Gain ($I_C = -10\ \mu\text{Adc}$, $V_{CE} = -5.0\ \text{Vdc}$) ($I_C = -2.0\ \text{mAdc}$, $V_{CE} = -5.0\ \text{Vdc}$)	h_{FE}	100 100 180 380 120	150 270 290 500 —	— — 460 800 800	—
Collector–Emitter Saturation Voltage ($I_C = -10\ \text{mAdc}$, $I_B = -0.5\ \text{mAdc}$) ($I_C = -10\ \text{mAdc}$, $I_B = \text{see note 1}$) ($I_C = -100\ \text{mAdc}$, $I_B = -5.0\ \text{mAdc}$, see note 2)	$V_{CE(sat)}$	— — —	—0.075 —0.3 —0.25	—0.25 —0.6 —	Vdc
Base–Emitter Saturation Voltage ($I_C = -100\ \text{mAdc}$, $I_B = -5.0\ \text{mAdc}$)	$V_{BE(sat)}$	—	—1.1	—	Vdc
Base–Emitter On Voltage ($I_C = -10\ \mu\text{Adc}$, $V_{CE} = -5.0\ \text{Vdc}$) ($I_C = -100\ \mu\text{Adc}$, $V_{CE} = -5.0\ \text{Vdc}$) ($I_C = -2.0\ \text{mAdc}$, $V_{CE} = -5.0\ \text{Vdc}$)	$V_{BE(on)}$	— — —0.55	—0.52 —0.55 —0.62	— — —0.7	Vdc

SMALL–SIGNAL CHARACTERISTICS

Current–Gain — Bandwidth Product ($I_C = -10\ \text{mAdc}$, $V_{CE} = -5.0\ \text{Vdc}$, $f = 100\ \text{MHz}$)	f_T	—	250	—	MHz
Collector–Base Capacitance ($V_{CB} = -10\ \text{Vdc}$, $I_E = 0$, $f = 1.0\ \text{MHz}$)	C_{cbo}	—	2.5	—	pF
Small–Signal Current Gain ($I_C = -2.0\ \text{mAdc}$, $V_{CE} = -5.0\ \text{V}$, $f = 1.0\ \text{kHz}$)	h_{fe}	240 450	330 600	500 900	—
Noise Figure ($I_C = -200\ \mu\text{Adc}$, $V_{CE} = -5.0\ \text{Vdc}$, $R_S = 2.0\ \text{k}\Omega$, $f = 1.0\ \text{kHz}$) ($I_C = -200\ \mu\text{Adc}$, $V_{CE} = -5.0\ \text{Vdc}$, $R_S = 100\ \text{k}\Omega$, $f = 1.0\ \text{kHz}$, $\Delta f = 200\ \text{kHz}$)	NF_1 NF_2	— —	0.5 —	2.0 10	dB

NOTES:

- I_B is value for which $I_C = -11\ \text{mA}$ at $V_{CE} = -1.0\ \text{V}$.
- Pulse test = $300\ \mu\text{s}$ – Duty cycle = 2%.

HD44780U (LCD-II)

(Dot Matrix Liquid Crystal Display Controller/Driver)

HITACHI

Description

The HD44780U dot-matrix liquid crystal display controller and driver LSI displays alphanumerics, Japanese kana characters, and symbols. It can be configured to drive a dot-matrix liquid crystal display under the control of a 4- or 8-bit microprocessor. Since all the functions such as display RAM, character generator, and liquid crystal driver, required for driving a dot-matrix liquid crystal display are internally provided on one chip, a minimal system can be interfaced with this controller/driver.

A single HD44780U can display up to one 8-character line or two 8-character lines.

The HD44780U has pin function compatibility with the HD44780S which allows the user to easily replace an LCD-II with an HD44780U. The HD44780U character generator ROM is extended to generate 208 5×8 dot character fonts and 32 5×10 dot character fonts for a total of 240 different character fonts.

The low power supply (2.7V to 5.5V) of the HD44780U is suitable for any portable battery-driven product requiring low power dissipation.

Features

- 5×8 and 5×10 dot matrix possible
- Low power operation support:
 - 2.7 to 5.5V
- Wide range of liquid crystal display driver power
 - 3.0 to 11V
- Liquid crystal drive waveform
 - A (One line frequency AC waveform)
- Correspond to high speed MPU bus interface
 - 2 MHz (when $V_{cc} = 5V$)
- 4-bit or 8-bit MPU interface enabled
- 80×8 -bit display RAM (80 characters max.)
- 9,920-bit character generator ROM for a total of 240 character fonts
 - 208 character fonts (5×8 dot)
 - 32 character fonts (5×10 dot)

HD44780U

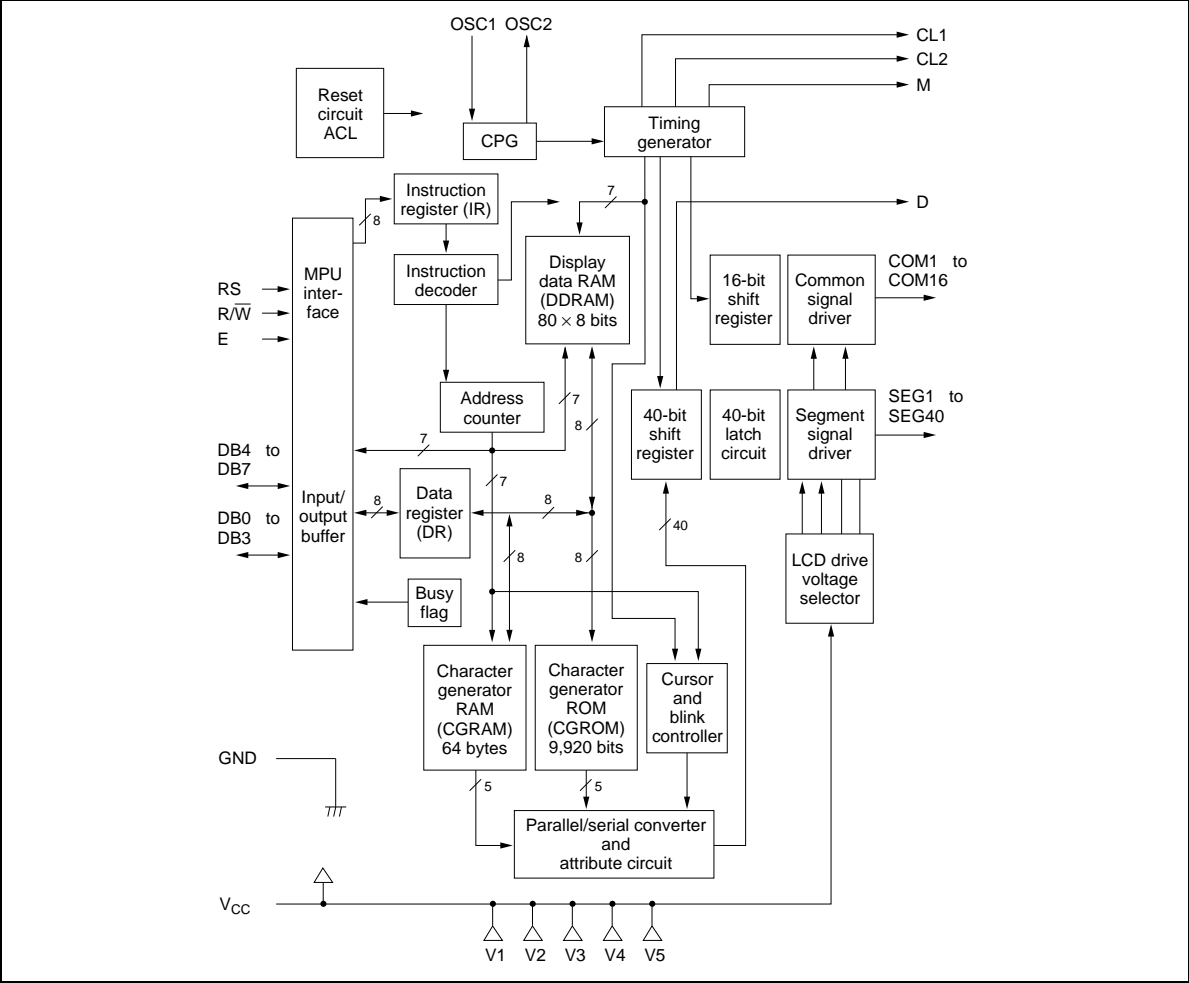
- 64 × 8-bit character generator RAM
 - 8 character fonts (5 × 8 dot)
 - 4 character fonts (5 × 10 dot)
- 16-common × 40-segment liquid crystal display driver
- Programmable duty cycles
 - 1/8 for one line of 5 × 8 dots with cursor
 - 1/11 for one line of 5 × 10 dots with cursor
 - 1/16 for two lines of 5 × 8 dots with cursor
- Wide range of instruction functions:
 - Display clear, cursor home, display on/off, cursor on/off, display character blink, cursor shift, display shift
- Pin function compatibility with HD44780S
- Automatic reset circuit that initializes the controller/driver after power on
- Internal oscillator with external resistors
- Low power consumption

Ordering Information

Type No.	Package	CGROM
HD44780UA00FS	FP-80B	Japanese standard font
HCD44780UA00	Chip	
HD44780UA00TF	TFP-80F	
HD44780UA02FS	FP-80B	European standard font
HCD44780UA02	Chip	
HD44780UA02TF	TFP-80F	
HD44780UBxxFS	FP-80B	Custom font
HCD44780UBxx	Chip	
HD44780UBxxTF	TFP-80F	

Note: xx: ROM code No.

HD44780U Block Diagram



Pin Functions

Signal	No. of Lines	I/O	Device Interfaced with	Function
RS	1	I	MPU	Selects registers. 0: Instruction register (for write) Busy flag: address counter (for read) 1: Data register (for write and read)
R/W	1	I	MPU	Selects read or write. 0: Write 1: Read
E	1	I	MPU	Starts data read/write.
DB4 to DB7	4	I/O	MPU	Four high order bidirectional tristate data bus pins. Used for data transfer and receive between the MPU and the HD44780U. DB7 can be used as a busy flag.
DB0 to DB3	4	I/O	MPU	Four low order bidirectional tristate data bus pins. Used for data transfer and receive between the MPU and the HD44780U. These pins are not used during 4-bit operation.
CL1	1	O	Extension driver	Clock to latch serial data D sent to the extension driver
CL2	1	O	Extension driver	Clock to shift serial data D
M	1	O	Extension driver	Switch signal for converting the liquid crystal drive waveform to AC
D	1	O	Extension driver	Character pattern data corresponding to each segment signal
COM1 to COM16	16	O	LCD	Common signals that are not used are changed to non-selection waveforms. COM9 to COM16 are non-selection waveforms at 1/8 duty factor and COM12 to COM16 are non-selection waveforms at 1/11 duty factor.
SEG1 to SEG40	40	O	LCD	Segment signals
V1 to V5	5	—	Power supply	Power supply for LCD drive $V_{cc} - V5 = 11 \text{ V (max)}$
V_{cc} , GND	2	—	Power supply	V_{cc} : 2.7V to 5.5V, GND: 0V
OSC1, OSC2	2	—	Oscillation resistor clock	When crystal oscillation is performed, a resistor must be connected externally. When the pin input is an external clock, it must be input to OSC1.



+5V-Powered, Multichannel RS-232 Drivers/Receivers

General Description

The MAX220–MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where $\pm 12V$ is not available.

These parts are especially useful in battery-powered systems, since their low-power shutdown mode reduces power dissipation to less than $5\mu W$. The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

Applications

Portable Computers
Low-Power Modems
Interface Translation
Battery-Powered RS-232 Systems
Multidrop RS-232 Networks

AutoShutdown and UCSP are trademarks of Maxim Integrated Products, Inc.

Next-Generation Device Features

- ◆ **For Low-Voltage, Integrated ESD Applications**
MAX3222E/MAX3232E/MAX3237E/MAX3241E/
MAX3246E: +3.0V to +5.5V, Low-Power, Up to
1Mbps, True RS-232 Transceivers Using Four
0.1 μF External Capacitors (MAX3246E Available
in a UCSP™ Package)
- ◆ **For Low-Cost Applications**
MAX221E: $\pm 15kV$ ESD-Protected, +5V, 1 μA ,
Single RS-232 Transceiver with AutoShutdown™

Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dice*
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220EJE	-40°C to +85°C	16 CERDIP
MAX220MJE	-55°C to +125°C	16 CERDIP

Ordering Information continued at end of data sheet.

*Contact factory for dice specifications.

Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value (μF)	SHDN & Three-State	Rx Active in SHDN	Data Rate (kbps)	Features
MAX220	+5	2/2	4	0.047/0.33	No	—	120	Ultra-low-power, industry-standard pinout
MAX222	+5	2/2	4	0.1	Yes	—	200	Low-power shutdown
MAX223 (MAX213)	+5	4/5	4	1.0 (0.1)	Yes	✓	120	MAX241 and receivers active in shutdown
MAX225	+5	5/5	0	—	Yes	✓	120	Available in SO
MAX230 (MAX200)	+5	5/0	4	1.0 (0.1)	Yes	—	120	5 drivers with shutdown
MAX231 (MAX201)	+5 and +7.5 to +13.2	2/2	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX232 (MAX202)	+5	2/2	4	1.0 (0.1)	No	—	120 (64)	Industry standard
MAX232A	+5	2/2	4	0.1	No	—	200	Higher slew rate, small caps
MAX233 (MAX203)	+5	2/2	0	—	No	—	120	No external caps
MAX233A	+5	2/2	0	—	No	—	200	No external caps, high slew rate
MAX234 (MAX204)	+5	4/0	4	1.0 (0.1)	No	—	120	Replaces 1488
MAX235 (MAX205)	+5	5/5	0	—	Yes	—	120	No external caps
MAX236 (MAX206)	+5	4/3	4	1.0 (0.1)	Yes	—	120	Shutdown, three state
MAX237 (MAX207)	+5	5/3	4	1.0 (0.1)	No	—	120	Complements IBM PC serial port
MAX238 (MAX208)	+5	4/4	4	1.0 (0.1)	No	—	120	Replaces 1488 and 1489
MAX239 (MAX209)	+5 and +7.5 to +13.2	3/5	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; single-package solution for IBM PC serial port
MAX240	+5	5/5	4	1.0	Yes	—	120	DIP or flatpack package
MAX241 (MAX211)	+5	4/5	4	1.0 (0.1)	Yes	—	120	Complete IBM PC serial port
MAX242	+5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX243	+5	2/2	4	0.1	No	—	200	Open-line detection simplifies cabling
MAX244	+5	8/10	4	1.0	No	—	120	High slew rate
MAX245	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, two shutdown modes
MAX246	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, three shutdown modes
MAX247	+5	8/9	0	—	Yes	✓	120	High slew rate, int. caps, nine operating modes
MAX248	+5	8/8	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	+5	6/10	4	1.0	Yes	✓	120	Available in quad flatpack package

MAX220–MAX249



+5V-Powered, Multichannel RS-232 Drivers/Receivers

ABSOLUTE MAXIMUM RATINGS—MAX220/222/232A/233A/242/243

Supply Voltage (V _{CC})	-0.3V to +6V	18-Pin Plastic DIP (derate 11.11mW/°C above +70°C)	..889mW
V+ (Note 1)	(V _{CC} - 0.3V) to +14V	20-Pin Plastic DIP (derate 8.00mW/°C above +70°C)	..440mW
V- (Note 1)	+0.3V to +14V	16-Pin Narrow SO (derate 8.70mW/°C above +70°C)	..696mW
Input Voltages		16-Pin Wide SO (derate 9.52mW/°C above +70°C)762mW
T _{IN}	-0.3V to (V _{CC} - 0.3V)	18-Pin Wide SO (derate 9.52mW/°C above +70°C)762mW
R _{IN} (Except MAX220)	±30V	20-Pin Wide SO (derate 10.00mW/°C above +70°C)800mW
R _{IN} (MAX220)	±25V	20-Pin SSOP (derate 8.00mW/°C above +70°C)640mW
T _{OUT} (Except MAX220) (Note 2)	±15V	16-Pin CERDIP (derate 10.00mW/°C above +70°C)800mW
T _{OUT} (MAX220)	±13.2V	18-Pin CERDIP (derate 10.53mW/°C above +70°C)842mW
Output Voltages		Operating Temperature Ranges	
T _{OUT}	±15V	MAX2_AC_, MAX2_C_0°C to +70°C
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	MAX2_AE_, MAX2_E_-40°C to +85°C
Driver/Receiver Output Short Circuited to GND	Continuous	MAX2_AM_, MAX2_M_-55°C to +125°C
Continuous Power Dissipation (T _A = +70°C)		Storage Temperature Range-65°C to +160°C
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)	..842mW	Lead Temperature (soldering, 10s) (Note 3)+300°C

Note 1: For the MAX220, V+ and V- can have a maximum magnitude of 7V, but their absolute difference cannot exceed 13V.

Note 2: Input voltage measured with T_{OUT} in high-impedance state, SHDN or V_{CC} = 0V.

Note 3: Maximum reflow temperature for the MAX233A is +225°C.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243

(V_{CC} = +5V ±10%, C1-C4 = 0.1µF, MAX220, C1 = 0.047µF, C2-C4 = 0.33µF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
RS-232 TRANSMITTERS						
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND	±5	±8		V	
Input Logic Threshold Low			1.4	0.8	V	
Input Logic Threshold High	All devices except MAX220	2	1.4		V	
	MAX220: V _{CC} = 5.0V	2.4				
Logic Pullup/Input Current	All except MAX220, normal operation		5	40	µA	
	SHDN = 0V, MAX222/MAX242, shutdown, MAX220		±0.01	±1		
Output Leakage Current	V _{CC} = 5.5V, SHDN = 0V, V _{OUT} = ±15V, MAX222/MAX242		±0.01	±10	µA	
	V _{CC} = SHDN = 0V	V _{OUT} = ±15V	±0.01	±10		
		MAX220, V _{OUT} = ±12V		±25		
Data Rate			200	116	kbps	
Transmitter Output Resistance	V _{CC} = V+ = V- = 0V, V _{OUT} = ±2V	300	10M		Ω	
Output Short-Circuit Current	V _{OUT} = 0V	V _{OUT} = 0V	±7	±22	mA	
		MAX220		±60		
RS-232 RECEIVERS						
RS-232 Input Voltage Operating Range				±30	V	
	MAX220			±25		
RS-232 Input Threshold Low	V _{CC} = 5V	All except MAX243 R2 _{IN}	0.8	1.3	V	
		MAX243 R2 _{IN} (Note 4)	-3			
RS-232 Input Threshold High	V _{CC} = 5V	All except MAX243 R2 _{IN}		1.8	2.4	V
		MAX243 R2 _{IN} (Note 4)		-0.5	-0.1	



Single/Dual/Quad, Micropower, Single-Supply Rail-to-Rail Op Amps

MAX492/MAX494/MAX495

General Description

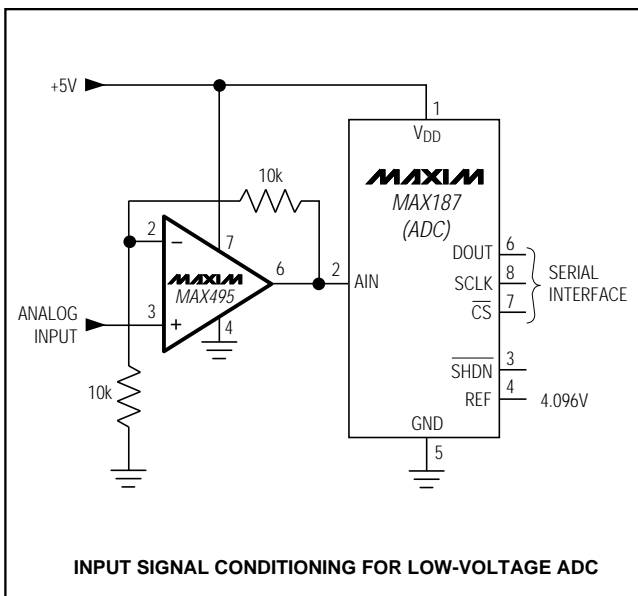
The dual MAX492, quad MAX494, and single MAX495 operational amplifiers combine excellent DC accuracy with rail-to-rail operation at the input and output. Since the common-mode voltage extends from V_{CC} to V_{EE}, the devices can operate from either a single supply (+2.7V to +6V) or split supplies (±1.35V to ±3V). Each op amp requires less than 150µA supply current. Even with this low current, the op amps are capable of driving a 1kΩ load, and the input referred voltage noise is only 25nV/√Hz. In addition, these op amps can drive loads in excess of 1nF.

The precision performance of the MAX492/MAX494/MAX495, combined with their wide input and output dynamic range, low-voltage single-supply operation, and very low supply current, makes them an ideal choice for battery-operated equipment and other low-voltage applications. The MAX492/MAX494/MAX495 are available in DIP and SO packages in the industry-standard op-amp pin configurations. The MAX495 is also available in the smallest 8-pin SO: the µMAX package.

Applications

- Portable Equipment
- Battery-Powered Instruments
- Data Acquisition
- Signal Conditioning
- Low-Voltage Applications

Typical Operating Circuit



Features

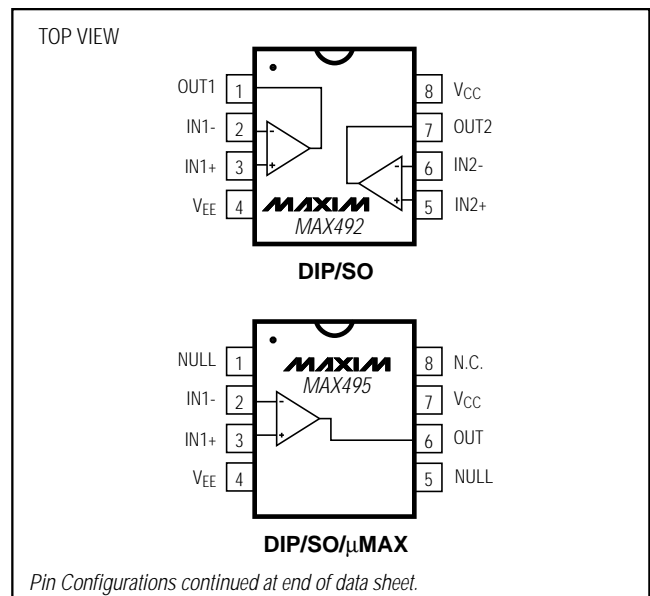
- ◆ Low-Voltage Single-Supply Operation (+2.7V to +6V)
- ◆ Rail-to-Rail Input Common-Mode Voltage Range
- ◆ Rail-to-Rail Output Swing
- ◆ 500kHz Gain-Bandwidth Product
- ◆ Unity-Gain Stable
- ◆ 150µA Max Quiescent Current per Op Amp
- ◆ No Phase Reversal for Overdriven Inputs
- ◆ 200µV Offset Voltage
- ◆ High Voltage Gain (108dB)
- ◆ High CMRR (90dB) and PSRR (110dB)
- ◆ Drives 1kΩ Load
- ◆ Drives Large Capacitive Loads
- ◆ MAX495 Available in µMAX Package—8-Pin SO

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX492CPA	0°C to +70°C	8 Plastic DIP
MAX492CSA	0°C to +70°C	8 SO
MAX492C/D	0°C to +70°C	Dice*
MAX492EPA	-40°C to +85°C	8 Plastic DIP
MAX492ESA	-40°C to +85°C	8 SO
MAX492MJA	-55°C to +125°C	8 CERDIP

Ordering Information continued at end of data sheet.
*Dice are specified at TA = +25°C, DC parameters only.

Pin Configurations



Single/Dual/Quad, Micropower, Single-Supply Rail-to-Rail Op Amps

ABSOLUTE MAXIMUM RATINGS

Supply Voltage (V_{CC} to V_{EE})	7V
Common-Mode Input Voltage	($V_{CC} + 0.3V$) to ($V_{EE} - 0.3V$)
Differential Input Voltage	$\pm(V_{CC} - V_{EE})$
Input Current (I_{N+} , I_{N-} , I_{NULL1} , I_{NULL2})	$\pm 10mA$
Output Short-Circuit Duration	Indefinite short circuit to either supply
Voltage Applied to NULL Pins	V_{CC} to V_{EE}
Continuous Power Dissipation ($T_A = +70^\circ C$)	
8-Pin Plastic DIP (derate 9.09mW/ $^\circ C$ above $+70^\circ C$)	727mW
8-Pin SO (derate 5.88mW/ $^\circ C$ above $+70^\circ C$)	471mW
8-Pin CERDIP (derate 8.00mW/ $^\circ C$ above $+70^\circ C$)	640mW
8-Pin μ MAX (derate 4.1mW/ $^\circ C$ above $+70^\circ C$)	330mW

14-Pin Plastic DIP (derate 10.00mW/ $^\circ C$ above $+70^\circ C$)	800mW
14-Pin SO (derate 8.33mW/ $^\circ C$ above $+70^\circ C$)	667mW
14-Pin CERDIP (derate 9.09mW/ $^\circ C$ above $+70^\circ C$)	727mW
Operating Temperature Ranges	
MAX49_C_ _	$0^\circ C$ to $+70^\circ C$
MAX49_E_ _	$-40^\circ C$ to $+85^\circ C$
MAX49_M_ _	$-55^\circ C$ to $+125^\circ C$
Junction Temperatures	
MAX49_C_ _/E_ _	$+150^\circ C$
MAX49_M_ _	$+175^\circ C$
Storage Temperature Range	$-65^\circ C$ to $+150^\circ C$
Lead Temperature (soldering, 10sec)	$+300^\circ C$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

($V_{CC} = 2.7V$ to $6V$, $V_{EE} = GND$, $V_{CM} = 0V$, $V_{OUT} = V_{CC} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Offset Voltage	$V_{CM} = V_{EE}$ to V_{CC}			± 200	± 500	μV
Input Bias Current	$V_{CM} = V_{EE}$ to V_{CC}			± 25	± 60	nA
Input Offset Current	$V_{CM} = V_{EE}$ to V_{CC}			± 0.5	± 6	nA
Differential Input Resistance				2		M Ω
Common-Mode Input Voltage Range			$V_{EE} - 0.25$		$V_{CC} + 0.25$	V
Common-Mode Rejection Ratio	$(V_{EE} - 0.25V) \leq V_{CM} \leq (V_{CC} + 0.25V)$		74	90		dB
Power-Supply Rejection Ratio	$V_{CC} = 2.7V$ to $6V$		88	110		dB
Large-Signal Voltage Gain (Note 1)	$V_{CC} = 2.7V$, $R_L = 100k\Omega$, $V_{OUT} = 0.25V$ to $2.45V$	Sourcing	90	104		dB
		Sinking	90	102		
	$V_{CC} = 2.7V$, $R_L = 1k\Omega$, $V_{OUT} = 0.5V$ to $2.2V$	Sourcing	94	105		
		Sinking	78	90		
	$V_{CC} = 5.0V$, $R_L = 100k\Omega$, $V_{OUT} = 0.25V$ to $4.75V$	Sourcing	98	108		
		Sinking	92	100		
$V_{CC} = 5.0V$, $R_L = 1k\Omega$, $V_{OUT} = 0.5V$ to $4.5V$	Sourcing	98	110			
	Sinking	86	98			
Output Voltage Swing (Note 1)	$R_L = 100k\Omega$	V_{OH}	$V_{CC} - 0.075$	$V_{CC} - 0.04$		V
		V_{OL}		$V_{EE} + 0.04$	$V_{EE} + 0.075$	
	$R_L = 1k\Omega$	V_{OH}	$V_{CC} - 0.20$	$V_{CC} - 0.15$		
		V_{OL}		$V_{EE} + 0.15$	$V_{EE} + 0.20$	
Output Short-Circuit Current				30		mA
Operating Supply Voltage Range			2.7		6.0	V
Supply Current (per amplifier)	$V_{CM} = V_{OUT} = V_{CC} / 2$	$V_{CC} = 2.7V$		135	150	μA
		$V_{CC} = 5V$		150	170	



5V/3.3V/3V 5A Step-Down, PWM, Switch-Mode DC-DC Regulators

General Description

The MAX787/MAX788/MAX789 are monolithic, bipolar, pulse-width modulation (PWM), switch-mode, step-down DC-DC regulators. Each is rated at 5A. Very few external components are needed for standard operation because the power switch, oscillator, feedback, and control circuitry are all on-chip. Employing a classic buck topology, these regulators perform high-current step-down functions.

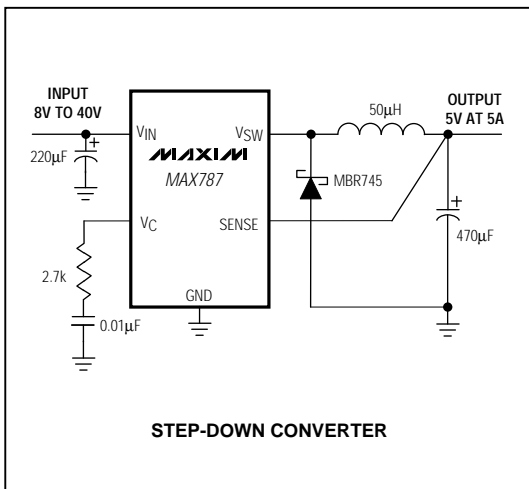
The MAX787/MAX788/MAX789 have excellent dynamic and transient response characteristics, while featuring cycle-by-cycle current limiting to protect against overcurrent faults and short-circuit output faults. They also have a wide 8V to 40V input range.

Each regulator is available in a 5-pin TO-220 package. These devices have a preset 100kHz oscillator frequency and a preset current limit of 6.5A. See the MAX724/MAX726 data sheet for more applications information.

Applications

- Distributed Power from High-Voltage Buses
- High-Current, High-Voltage Step-Down
- Multiple-Output Buck Converter

Typical Operating Circuit



Features

- ◆ **Input Range: Up to 40V**
- ◆ **5A On-Chip Power Switch**
- ◆ **Fixed Outputs: 5V (MAX787)
3.3V (MAX788)
3V (MAX789)**
- ◆ **100kHz Switching Frequency**
- ◆ **Excellent Dynamic Characteristics**
- ◆ **Few External Components**
- ◆ **8.5mA Quiescent Current**
- ◆ **TO-220 Package**

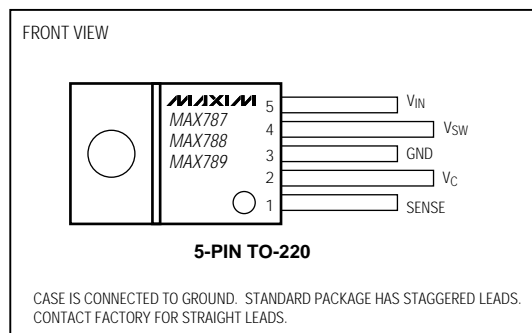
Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX787CCK	0°C to +70°C	5 TO-220
MAX787ECK	-40°C to +85°C	5 TO-220
MAX788CCK	0°C to +70°C	5 TO-220
MAX788ECK	-40°C to +85°C	5 TO-220
MAX789CCK	0°C to +70°C	5 TO-220
MAX789ECK	-40°C to +85°C	5 TO-220

Product Selection Guide

PART	V _{OUT} (V)	I _{OUT} MAX (A)
MAX724	Adjustable	5
MAX726	Adjustable	2
MAX727	5	2
MAX728	3.3	2
MAX729	3	2
MAX787	5	5
MAX788	3.3	5
MAX789	3	5

Pin Configuration



MAX787/MAX788/MAX789

5V/3.3V/3V 5A Step-Down, PWM, Switch-Mode DC-DC Regulators

ABSOLUTE MAXIMUM RATINGS

Input Voltage	45V	Junction Temperature Ranges	
Switch Voltage with Respect to Input Voltage	50V	MAX78_CCK	0°C to +125°C
Switch Voltage with Respect to GND Pin (V_{SW} negative) (Note 1)	35V	MAX78_ECK	-40°C to +125°C
SENSE Pin Voltage	-0.3V, +10V	Storage Temperature Range	-65°C to +160°C
Operating Temperature Ranges		Lead Temperature (soldering, 10sec)	+300°C
MAX78_CCK	0°C to +70°C		
MAX78_ECK	-40°C to +85°C		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = 25V$, $T_J = T_{MIN}$ to T_{MAX} , unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS	
Input Supply Voltage Range			8.0		40.0	V	
Switch-On Voltage (Note 1)	$I_{SW} = 1A$	$T_J \geq 0^\circ C$			1.85	V	
		$T_J < 0^\circ C$			2.10		
	$I_{SW} = 5A$	$T_J \geq 0^\circ C$			2.30		
		$T_J < 0^\circ C$			2.50		
Switch-Off Leakage	$V_{IN} \leq 25V$, $V_{SW} = 0V$	$T_J = +25^\circ C$		5	300	μA	
	$V_{IN} = 40V$, $V_{SW} = 0V$	$T_J = +25^\circ C$		10	500		
Supply Current (Note 3)	$V_{IN} \leq 40V$, $V_{SENSE} = 5.5V$			8.5	11	mA	
Minimum Supply Voltage	Normal Mode			7.3	8.0	V	
	Start-Up Mode (Note 4)	$T_J \geq 0^\circ C$		3.5	4.8		
		$T_J < 0^\circ C$		3.5	5.0		
Switch-Current Limit (Note 5)			5.5	6.5	8.5	A	
Maximum Duty Cycle			85	90		%	
Switching Frequency						kHz	
			$T_J = +25^\circ C$	90	100		110
			$T_J \leq +125^\circ C$	85			120
	$V_{OUT} = V_{SENSE} = 0V$ (Note 5)	$T_J = +25^\circ C$		20			
Switching Frequency Line Regulation	$8V \leq V_{IN} \leq 40V$			0.03	0.10	%/V	
Error-Amplifier Voltage Gain	$1V \leq V_C \leq 4V$	$T_J = +25^\circ C$		2000		V/V	
Error-Amplifier Transconductance			$T_J = +25^\circ C$	3000	5000	9000	μmho
Error-Amplifier Source Current	$V_{SENSE} = V_{OUT} - 10\%$	$T_J = +25^\circ C$	100	140	225	μA	
Error-Amplifier Sink Current	$V_{SENSE} = V_{OUT} + 10\%$	$T_J = +25^\circ C$	0.6	1.0	1.7	mA	

MC10H645

1:9 TTL Clock Driver

Description

The MC10H645 is a single supply, low skew, TTL I/O 1:9 Clock Driver. Devices in the H600 clock driver family utilizes the PLCC-28 for optimal power and signal pin placement.

The device features a 24 mA TTL output stage with AC performance specified into a 50 pF load capacitance. A 2:1 input Mux is provided on chip to allow for distributing both system and diagnostic clock signals or designing clock redundancy into a system. With the SEL input held LOW the DO input will be selected, while the D1 input is selected when the SEL input is forced HIGH.

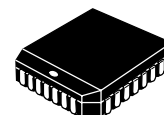
Features

- Low Skew Typically 0.65 ns Within Device
- Guaranteed Skew Spec 1.25 ns Part-to-Part
- Input Clock Muxing
- Differential ECL Internal Design
- Single Supply
- Extra TTL and ECL Power/Ground Pins
- Pb-Free Packages are Available*



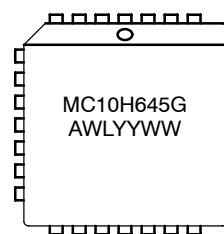
ON Semiconductor®

<http://onsemi.com>



PLCC
FN SUFFIX
CASE 776

MARKING DIAGRAM



A = Assembly Location
WL = Wafer Lot
YY = Year
WW = Work Week
G = Pb-Free Package

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 4 of this data sheet.

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

MC10H645

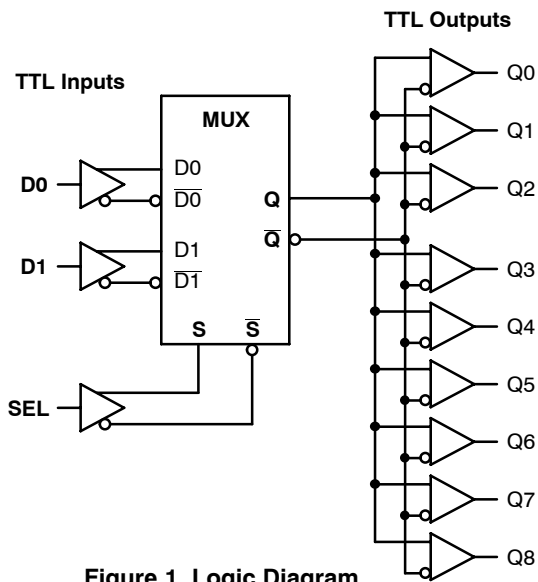


Figure 1. Logic Diagram

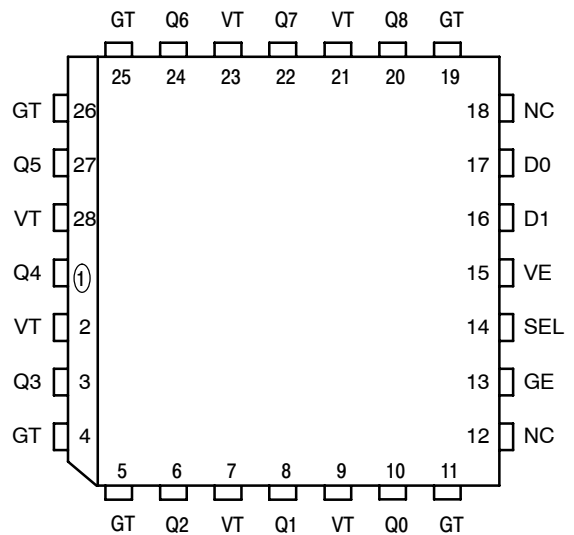


Figure 2. Pinout: 28-Lead PLCC (Top View)

Table 1. PIN NAMES

PIN	FUNCTION
GT	TTL Ground (0 V)
VT	TTL V _{CC} (+5.0 V)
VE	ECL V _{CC} (+5.0 V)
GE	ECL Ground (0 V)
Dn	TTL Signal Input
Q0 – Q8	TTL Signal Outputs
SEL	TTL Mux Select

Table 2. PIN DESCRIPTIONS

Pin	Symbol	Description	Pin	Symbol	Description
1	Q4	Signal Output (TTL)	15	VE	ECL V _{CC} (+5.0 V)
2	VT	TTL V _{CC} (+5.0 V)	16	D1	Signal Input (TTL)
3	Q3	Signal Output (TTL)	17	D0	Signal Input (TTL)
4	GT	TTL Ground (0 V)	18	NC	No Connection
5	GT	TTL Ground (0 V)	19	GT	TTL Ground (0 V)
6	Q2	Signal Output (TTL)	20	Q8	Signal Output (TTL)
7	VT	TTL V _{CC} (+5.0 V)	21	VT	TTL V _{CC} (+5.0 V)
8	Q1	Signal Output (TTL)	22	Q7	Signal Output (TTL)
9	VT	TTL V _{CC} (+5.0 V)	23	VT	TTL V _{CC} (+5.0 V)
10	Q0	Signal Output (TTL)	24	Q6	Signal Output (TTL)
11	GT	TTL Ground (0 V)	25	GT	TTL Ground (0 V)
12	NC	No Connection	26	GT	TTL Ground (0 V)
13	GE	ECL Ground	27	Q5	Signal Output (TTL)
14	SEL	Select Input (TTL)	28	VT	TTL V _{CC} (+5.0 V)

Table 3. TRUTH TABLE

D0	D1	SEL	Q
L	X	L	L
H	X	L	H
X	L	H	L
X	H	H	H

SN54ALS109A, SN54AS109A, SN74ALS109A, SN74AS109A DUAL J-K POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH CLEAR AND PRESET

SDAS198B – APRIL 1982 – REVISED AUGUST 1995

- Package Options Include Plastic Small-Outline (D) Packages, Ceramic Chip Carriers (FK), and Standard Plastic (N) and Ceramic (J) 300-mil DIPs

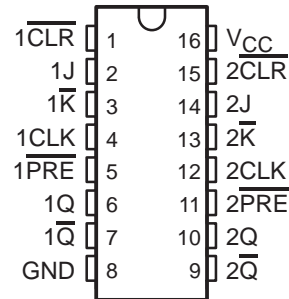
TYPE	TYPICAL MAXIMUM CLOCK FREQUENCY (MHz)	TYPICAL POWER DISSIPATION PER FLIP-FLOP (mW)
'ALS109A	50	6
'AS109A	129	29

description

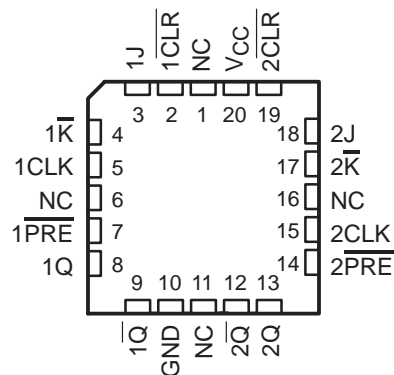
These devices contain two independent J-K positive-edge-triggered flip-flops. A low level at the preset (PRE) or clear (CLR) inputs sets or resets the outputs regardless of the levels of the other inputs. When PRE and CLR are inactive (high), data at the J and K inputs meeting the setup-time requirements are transferred to the outputs on the positive-going edge of the clock (CLK) pulse. Clock triggering occurs at a voltage level and is not directly related to the rise time of the clock pulse. Following the hold-time interval, data at the J and K inputs can be changed without affecting the levels at the outputs. These versatile flip-flops can perform as toggle flip-flops by grounding K and tying J high. They also can perform as D-type flip-flops if J and K are tied together.

The SN54ALS109A and SN54AS109A are characterized for operation over the full military temperature range of -55°C to 125°C. The SN74ALS109A and SN74AS109A are characterized for operation from 0°C to 70°C.

SN54ALS109A, SN54AS109A ... J PACKAGE
SN74ALS109A, SN74AS109A ... D OR N PACKAGE
(TOP VIEW)



SN54ALS109A, SN54AS109A ... FK PACKAGE
(TOP VIEW)



NC – No internal connection

FUNCTION TABLE

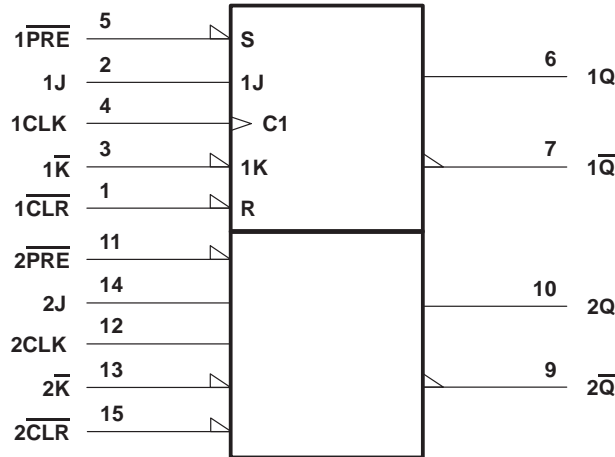
INPUTS					OUTPUTS	
PRE	CLR	CLK	J	K	Q	Q-bar
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H [†]	H [†]
H	H	↑	L	L	L	H
H	H	↑	H	L	Toggle	
H	H	↑	L	H	Q0	Q0-bar
H	H	↑	H	H	H	L
H	H	L	X	X	Q0	Q0-bar

[†] The output levels in this configuration are not specified to meet the minimum levels for V_{OH} if the lows at PRE and CLR are near V_{IL} maximum. Furthermore, this configuration is nonstable; that is, it does not persist when either PRE or CLR returns to its inactive (high) level.

SN54ALS109A, SN54AS109A, SN74ALS109A, SN74AS109A DUAL J-K POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH CLEAR AND PRESET

SDAS198B – APRIL 1982 – REVISED AUGUST 1995

logic symbol†



† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.
Pin numbers shown are for the D, J, and N packages.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)‡

Supply voltage, V_{CC}	7 V
Input voltage, V_I	7 V
Operating free-air temperature range, T_A : SN54ALS109A	-55°C to 125°C
SN74ALS109A	0°C to 70°C
Storage temperature range	-65°C to 150°C

‡ Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

recommended operating conditions

		SN54ALS109A			SN74ALS109A			UNIT		
		MIN	NOM	MAX	MIN	NOM	MAX			
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V		
V_{IH}	High-level input voltage	2			2			V		
V_{IL}	Low-level input voltage			0.7			0.8	V		
I_{OH}	High-level output current			-0.4			-0.4	mA		
I_{OL}	Low-level output current			4			8	mA		
f_{clock}	Clock frequency	0		30	0		34	MHz		
t_w	Pulse duration	PRE or CLR low		15			15	ns		
		CLK high		16.5			14.5			
		CLK low		16.5			14.5			
t_{su}	Setup time before CLK↑	Data		15			15	ns		
		PRE or CLR inactive		10			10			
t_h	Hold time after CLK↑	Data		0			0	ns		
T_A	Operating free-air temperature			-55		125		0	70	°C

SN54ALS109A, SN54AS109A, SN74ALS109A, SN74AS109A
DUAL J-K POSITIVE-EDGE-TRIGGERED FLIP-FLOPS
WITH CLEAR AND PRESET

SDAS198B – APRIL 1982 – REVISED AUGUST 1995

switching characteristics (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V _{CC} = 4.5 V to 5.5 V, C _L = 50 pF, R _L = 500 Ω, T _A = MIN to MAX†				UNIT
			SN54AS109A		SN74AS109A		
			MIN	MAX	MIN	MAX	
f _{max} *			90		105		MHz
t _{PLH}	$\overline{\text{PRE}}$ or $\overline{\text{CLR}}$	Q or $\overline{\text{Q}}$	2	9	2	8	ns
t _{PHL}			3.5	11.5	3.5	10.5	
t _{PLH}	CLK	Q or $\overline{\text{Q}}$	2.5	10	2.5	9	ns
t _{PHL}			3.5	10.5	3.5	9	

* On products compliant to MIL-STD-883, Class B, this parameter is based on characterization data but is not production tested.

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.



SN54F04, SN74F04 HEX INVERTERS

SDFS037A – MARCH 1987 – REVISED OCTOBER 1993

- Package Options Include Plastic Small-Outline Packages, Ceramic Chip Carriers, and Standard Plastic and Ceramic 300-mil DIPs

description

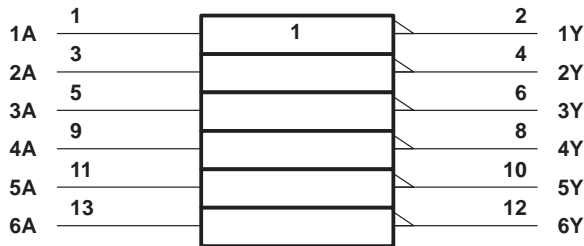
These devices contain six independent inverters. They perform the Boolean function $Y = \bar{A}$.

The SN54F04 is characterized for operation over the full military temperature range of -55°C to 125°C . The SN74F04 is characterized for operation from 0°C to 70°C .

FUNCTION TABLE
(each inverter)

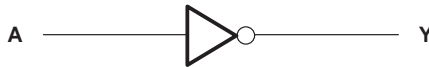
INPUT A	OUTPUT Y
H	L
L	H

logic symbol†



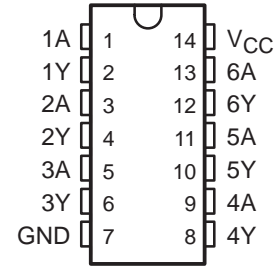
† This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

logic diagram, each inverter (positive logic)

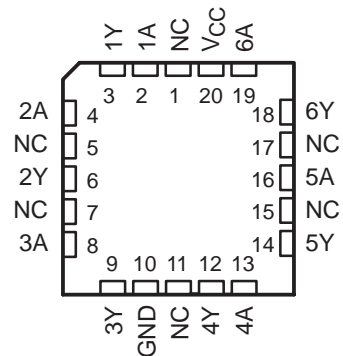


Pin numbers shown are for the D, J, and N packages.

SN54F04 . . . J PACKAGE
SN74F04 . . . D OR N PACKAGE
(TOP VIEW)



SN54F04 . . . FK PACKAGE
(TOP VIEW)



NC – No internal connection

SN54F04, SN74F04 HEX INVERTERS

SDFS037A – MARCH 1987 – REVISED OCTOBER 1993

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage range, V_{CC}	–0.5 V to 7 V
Input voltage range, V_I (see Note 1)	–1.2 V to 7 V
Input current range	–30 mA to 5 mA
Voltage range applied to any output in the high state	–0.5 V to V_{CC}
Current into any output in the low state	40 mA
Operating free-air temperature range: SN54F04	–55°C to 125°C
SN74F04	0°C to 70°C
Storage temperature range	–65°C to 150°C

† Stresses beyond those listed under “absolute maximum ratings” may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these or any other conditions beyond those indicated under “recommended operating conditions” is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: The input voltage ratings may be exceeded provided the input current ratings are observed.

recommended operating conditions

		SN54F04			SN74F04			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.5	5	5.5	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.8			0.8	V
I_{IK}	Input clamp current			–18			–18	mA
I_{OH}	High-level output current			–1			–1	mA
I_{OL}	Low-level output current			20			20	mA
T_A	Operating free-air temperature	–55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	SN54F04			SN74F04			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}	$V_{CC} = 4.5$ V, $I_I = -18$ mA			–1.2			–1.2	V
V_{OH}	$V_{CC} = 4.5$ V, $I_{OH} = -1$ mA	2.5	3.4		2.5	3.4		V
	$V_{CC} = 4.75$ V, $I_{OH} = -1$ mA				2.7			
V_{OL}	$V_{CC} = 4.5$ V, $I_{OL} = 20$ mA		0.3	0.5		0.3	0.5	V
I_I	$V_{CC} = 5.5$ V, $V_I = 7$ V			0.1			0.1	mA
I_{IH}	$V_{CC} = 5.5$ V, $V_I = 2.7$ V			20			20	μA
I_{IL}	$V_{CC} = 5.5$ V, $V_I = 0.5$ V			–0.6			–0.6	mA
I_{OS}^{\S}	$V_{CC} = 5.5$ V, $V_O = 0$	–60		–150	–60		–150	mA
I_{CCH}	$V_{CC} = 5.5$ V, $V_I = 0$		2.8	4.2		2.8	4.2	mA
I_{CCL}	$V_{CC} = 5.5$ V, $V_I = 4.5$ V		10.2	15.3		10.2	15.3	mA

‡ All typical values are at $V_{CC} = 5$ V, $T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time, and the duration of the short circuit should not exceed one second.



switching characteristics (see Note 2)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V _{CC} = 5 V, C _L = 50 pF, R _L = 500 Ω, T _A = 25°C			V _{CC} = 4.5 V to 5.5 V, C _L = 50 pF, R _L = 500 Ω, T _A = MIN to MAX†				UNIT
			'F04			SN54F04		SN74F04		
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t _{PLH}	A	Y	1.6	3.3	5	1.2	7	1.6	6	ns
t _{PHL}			1	2.8	4.3	1	6.5	1	5.3	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

NOTE 2: Load circuits and waveforms are shown in Section 1.



TIP2955
TIP3055

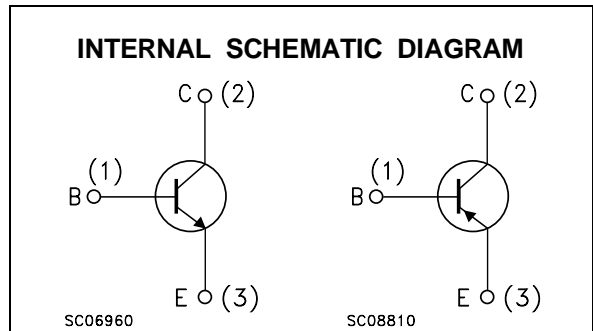
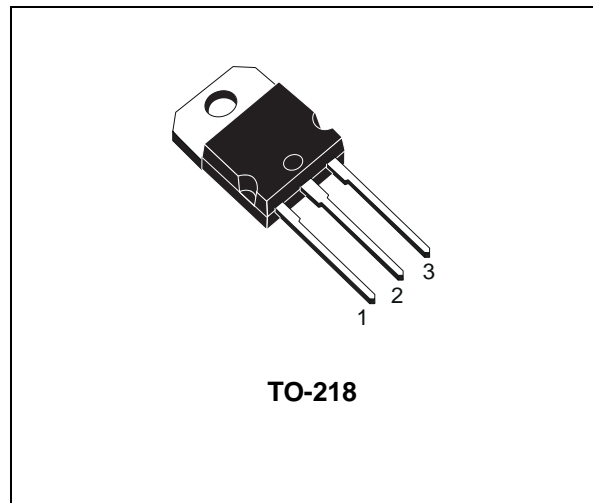
COMPLEMENTARY SILICON POWER TRANSISTORS

- STMicroelectronics PREFERRED SALESTYPES
- COMPLEMENTARY PNP - NPN DEVICES

DESCRIPTION

The TIP3055 is a silicon Epitaxial-Base Planar NPN transistor mounted in TO-218 plastic package. It is intended for power switching circuits, series and shunt regulators, output stages and hi-fi amplifiers.

The complementary PNP type is the TIP2955.



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value		Unit
		PNP	TIP2955	
		NPN	TIP3055	
V_{CBO}	Collector-Base Voltage ($I_E = 0$)		100	V
V_{CEO}	Collector-Emitter Voltage ($I_B = 0$)		60	V
I_C	Collector Current		15	A
I_B	Base Current		7	A
P_{tot}	Total Dissipation at $T_c \leq 25^\circ\text{C}$		90	W
T_{stg}	Storage Temperature		-65 to 150	$^\circ\text{C}$
T_j	Max. Operating Junction Temperature		150	$^\circ\text{C}$

For PNP types voltage and current are negative.