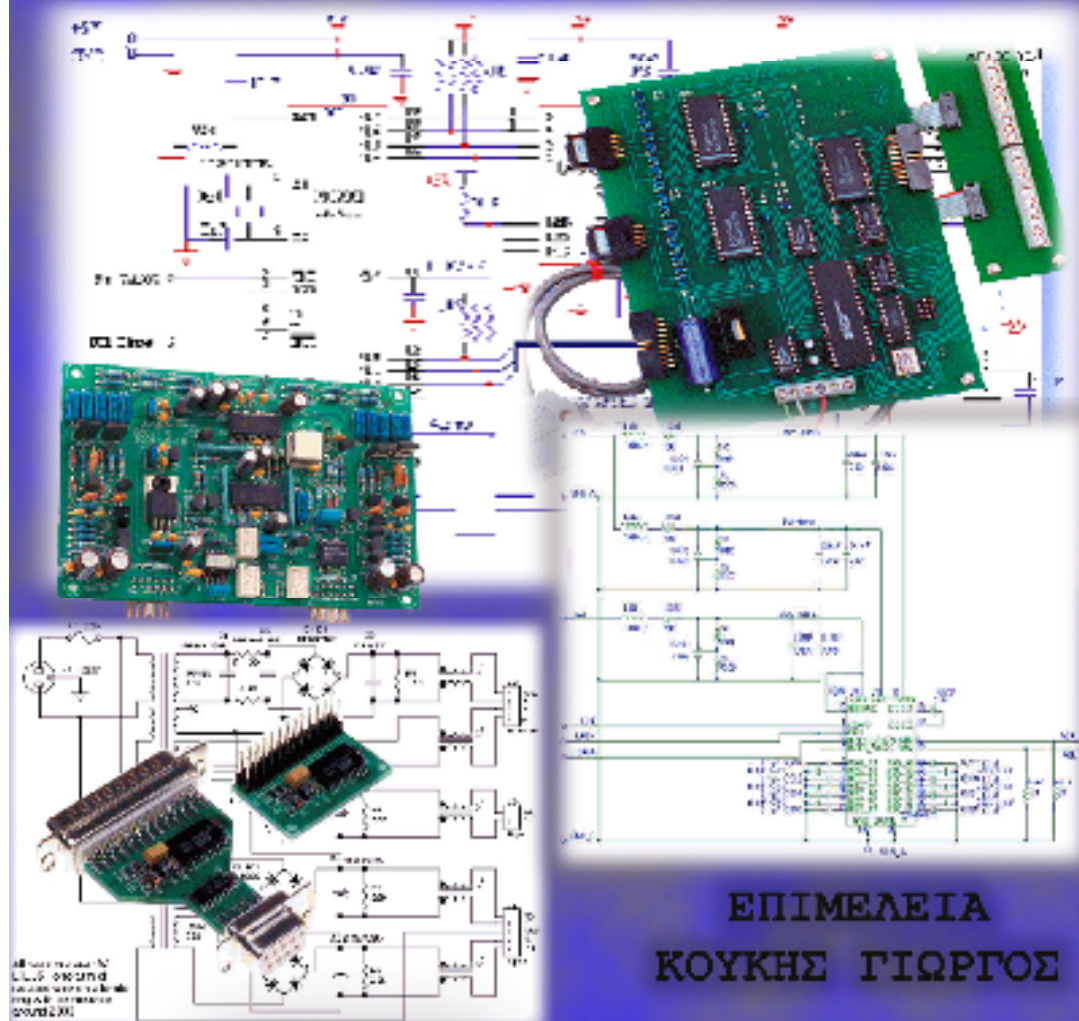


# ΠΥΧΙΑΚΗ ΕΡΓΑΣΙΑ

ΜΕΤΑΤΡΟΠΗ ΑΝΑΛΟΓΙΚΟΥ ΣΗΜΑΤΟΣ  
ΣΕ ΨΗΦΙΑΚΟ ΚΑΙ ΨΗΦΙΑΚΟ ΣΕ  
ΑΝΑΛΟΓΙΚΟ (A/D & D/A)



ΕΠΙΜΕΛΕΙΑ  
ΚΟΥΚΗΣ ΓΙΩΡΓΟΣ

ΕΙΣΗΓΗΤΗΣ  
ΕΜΜΑΝΟΥΗΛ ΑΝΤΩΝΙΔΑΚΗΣ

## ΠΕΡΙΕΧΟΜΕΝΑ

ΕΙΣΑΓΩΓΗ – ΓΕΝΙΚΗ ΠΕΡΙΓΡΑΦΗ ΘΕΜΑΤΟΣ

INTRODUCTION – GENERAL DESCRIPTION OF THE SUBJECT

### ΠΡΩΤΟ ΜΕΡΟΣ

A. ΨΗΦΙΑΚΗ –ΑΝΑΛΟΓΙΚΗ ΜΕΤΑΤΡΟΠΗ

1. ΕΙΣΑΓΩΓΗ
2. ΚΩΔΙΚΟΠΟΙΗΣΗ ΚΑΙ Η ΒΑΣΙΚΗ ΣΧΕΣΗ ΜΕΤΑΤΡΟΠΗΣ
3. ΤΕΛΕΣΤΙΚΟΙ ΕΝΙΣΧΥΤΕΣ
4. ΕΝΑΣ ΒΑΣΙΚΟΣ ΜΕΤΑΤΡΟΠΕΑΣ D/A
5. ΜΟΝΑΔΑ ΜΕΤΑΤΡΟΠΗΣ D/A ΜΕ ΣΚΑΛΑ R-2R ΚΑΙ ΔΙΑΚΟΠΤΕΣ ΚΑΤΕΥΘΥΝΣΗΣ CMOS
6. ΣΧΕΣΗ ΜΕΤΑΤΡΟΠΗΣ DAC ΠΟΛΛΑΠΛΑΣΙΑΣΜΟΥ
7. ΒΑΣΙΚΟ ΠΑΡΑΛΛΗΛΟ DAC ΜΕ ΔΥΑΔΙΚΕΣ ΤΙΜΕΣ ΑΝΤΙΣΤΑΣΗΣ
8. ΣΦΑΛΜΑΤΑ ΣΤΑ DAC
9. ΕΠΙΔΡΑΣΗ ΤΗΣ ΘΕΡΜΟΚΡΑΣΙΑΣ ΣΤΑ DAC
10. ΠΡΟΔΙΑΓΡΑΦΕΣ ΤΩΝ DAC

### ΔΕΥΤΕΡΟ ΜΕΡΟΣ

B. ΑΝΑΛΟΓΙΚΗ – ΨΗΦΙΑΚΗ ΜΕΤΑΤΡΟΠΗ

1. ΕΙΣΑΓΩΓΗ
2. ΣΥΓΚΡΙΤΗΣ ΤΑΣΗΣ
3. ΕΝΑ ΨΗΦΙΑΚΟ ΒΟΛΤΟΜΕΤΡΟ
4. ΜΕΤΑΤΡΟΠΗ ΔΕΛΤΑ – ΣΙΓΜΑ
5. ΜΕΤΑΤΡΟΠΕΑΣ A/D ΜΕ ΓΕΝΝΗΤΡΙΑ ΡΑΜΠΑΣ
6. ΜΕΤΑΤΡΟΠΕΑΣ A/D ΔΙΑΔΟΧΙΚΩΝ ΔΕΙΓΜΑΤΟΛΗΨΙΑΣ
7. ΧΡΟΝΟΣ ΜΕΤΑΤΡΟΠΗΣ ΚΑΙ ΣΦΑΛΜΑΤΑ ΣΤΑ ADC
8. ΣΧΕΣΗ ΜΕΤΑΤΡΟΠΗΣ ΚΑΙ ΣΦΑΛΜΑΤΑ ΣΤΑ ADC
9. ΜΗ ΜΟΝΟΤΟΝΑ DAC ΚΑΙ ΧΑΜΕΝΟΙ ΚΩΔΙΚΕΣ ΣΕ ADC
10. ΠΡΟΔΙΑΓΡΑΦΕΣ ΤΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕΤΑΤΡΟΠΗΣ A/D

### ΤΡΙΤΟ ΜΕΡΟΣ

Γ. ΕΦΑΡΜΟΓΕΣ

1. ΑΠΟΚΩΔΙΚΟΠΟΙΗΣΗ ΠΛΗΚΤΡΟΛΟΓΙΟΥ ΜΕΣΩ ΤΗΣ ΑΝΑΛΟΓΙΚΗΣ ΕΙΣΟΔΟΥ
2. ΜΙΝΙ ΑΝΑΛΟΓΙΚΗ ΕΙΣΟΔΟΣ ΓΙΑ PC
3. ΚΑΤΑΣΚΕΥΗ ΜΕΤΑΤΡΟΠΕΩΝ A/D ΚΑΙ D/A
4. ΓΕΦΥΡΑ RLC ΓΙΑ PC
5. ΜΕΤΑΤΡΟΠΕΑΣ A/D
6. ΠΡΟΒΛΗΜΑΤΑ ΚΑΙ ΛΥΣΕΙΣ ΣΕ ΤΜΗΜΑΤΑ ΜΕΤΑΤΡΟΠΗΣ ΨΗΦΙΑΚΟΥ ΣΕ ΑΝΑΛΟΓΙΚΟ

#### ΤΕΤΑΡΤΟ ΜΕΡΟΣ

ΕΠΙΛΟΓΟΣ

#### ΠΕΜΠΤΟ ΜΕΡΟΣ

Δ. ΒΙΒΛΙΟΓΡΑΦΙΑ

## ΕΙΣΑΓΩΓΗ – ΓΕΝΙΚΗ ΠΕΡΙΓΡΑΦΗ ΘΕΜΑΤΟΣ

Αυτή η εργασία πραγματεύεται τη λειτουργία, τη δομή και εφαρμογές ενός παρά πολύ σημαντικού τομέα των ηλεκτρονικών, τους μετατροπείς ή όπως είναι γνωστοί converters.

Χωρισμένη σε μέρη, περιγράφει κάθε είδος μετατροπής ξεχωριστά, αναλογική σε ψηφιακή μετατροπή, ψηφιακή σε αναλογική μετατροπή και τέλος παρουσιάζονται κάποιες εφαρμογές των προαναφερθέντων.

Μετατροπείς είναι κυκλώματα τα οποία μετατρέπουν αναλογικά σε ψηφιακά ή ψηφιακά σε αναλογικά σήματα, ανάλογα με την εργασία την οποία θέλουμε να επιτελέσουμε.

Παρακάτω θα παρουσιαστούν έννοιες και αρχές στις οποίες στηρίζονται τέτοιου είδους κυκλώματα και τρόπους με τους οποίους χρησιμοποιούνται.

## INTRODUCTION – GENERAL DESCRIPTION OF THE SUBJECT

This project deals with the functioning, the structure and the applications of a very important sector of electronics, the converters.

Divided to chapters, it describes every kind of conversion, analog to digital conversion, digital to analog conversion and in the end there will be some applications.

Converters are circuits that convert analog to digital or digital to analog signals, depending on what we want to do.

On the paper, principles will be shown on which circuits like these rely on, such as ways that can be used.

## ΠΡΩΤΟ ΜΕΡΟΣ

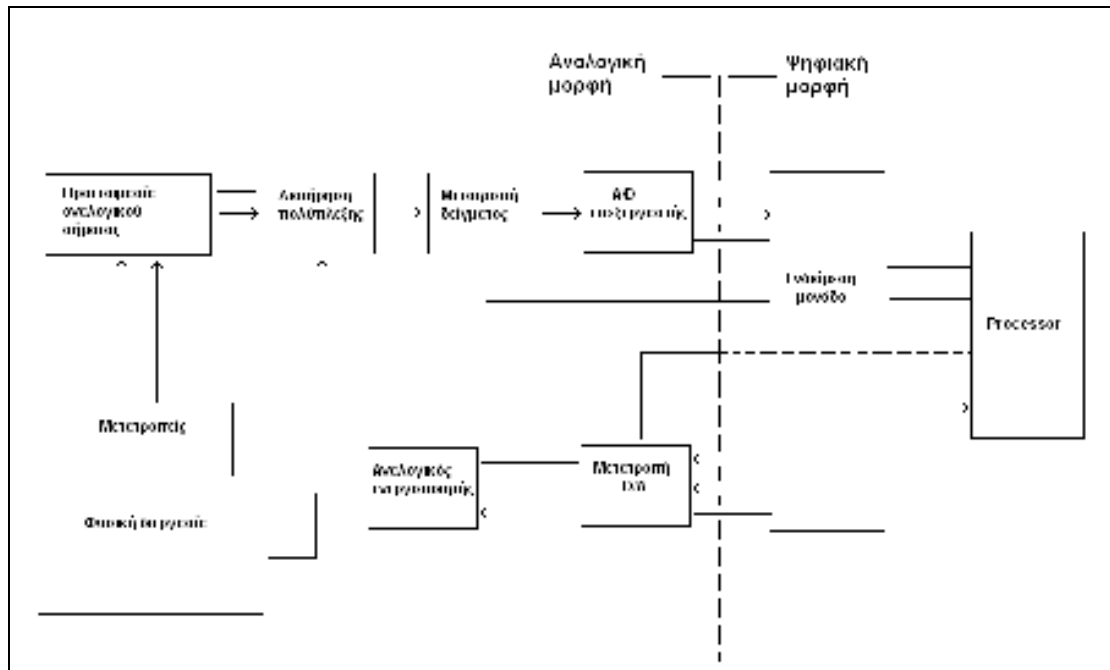
### 1. ΕΙΣΑΓΩΓΗ

Όταν οι πληροφορίες βρίσκονται σε ψηφιακή μορφή μπορούν εύκολα να υποστούν επεξεργασία, να αποθηκευτούν, να μεταδοθούν και να εμφανιστούν, χωρίς να καταστραφούν και χωρίς λάθη. Το γεγονός ότι υπάρχουν πολλές φθηνές συσκευές για τον χειρισμό των ψηφιακών πληροφοριών δίνει πολλές ευκαιρίες για την εφαρμογή τεχνικών μεθόδων για την μέτρηση, τον χειρισμό και τον έλεγχο πολλών μεταβλητών στον κόσμο που μας περιβάλλει, όπως είναι οι τάσεις, οι ταχύτητες, η πίεση, η ροή και η θερμοκρασία. Μεταβλητές τέτοιου είδους μπορούν να μετατραπούν σε ηλεκτρική μορφή – τάση, ρεύμα ή αντίσταση. Και για να πραγματοποιηθεί η επικοινωνία με τον ψηφιακό κόσμο, αυτές οι μεταβλητές θα πρέπει να μετατραπούν σε ψηφιακή μορφή. Αντίστοιχα, οι πληροφορίες συχνά επιστρέφουν στην αναλογική μορφή για παρουσίαση ή για τον έλεγχο των μεταβλητών.

Στη συνέχεια θα εξετάσουμε τα προβλήματα που συναντώνται στην κατανόηση, στην επιλογή και στην εφαρμογή των μονάδων μετατροπής από αναλογική σε ψηφιακή μορφή (analog-to-digital, A/D) και από ψηφιακή σε αναλογική μορφή (digital-to-analog, D/A). Επειδή οι μονάδες D/A (D/A converters, DAC) είναι απλούστερες στην σύλληψη και στην συνδεσμολογία από τις μονάδες A/D (A/D converters, ADC) και επειδή, στην πραγματικότητα χρησιμοποιούνται σαν εξαρτήματα σε μερικά ADC πρώτα εξετάζουμε τα DAC.

Σχήμα 1.1.

Εφαρμογή των μονάδων μετατροπής σε ένα σύστημα ψηφιακής επεξεργασίας.



## 2. ΚΩΔΙΚΟΠΟΙΗΣΗ ΚΑΙ Η ΒΑΣΙΚΗ ΣΧΕΣΗ ΜΕΤΑΤΡΟΠΗΣ

Ένα DAC δέχεται ψηφιακό κώδικα εισόδου. Ο κώδικας εισόδου συνήθως εμφανίζεται παράλληλα, δηλαδή ταυτόχρονα σε μια ομάδα γραμμών εισόδου. Μπορεί, όμως, να εμφανιστεί και σε σειρά – σαν συρμός τιμών ή παλμών σε μια μόνο γραμμή. Αν σε ένα DAC εφαρμοστεί ένας δεδομένος κώδικας, δε μπορούμε να γνωρίζουμε ποια θα είναι η έξοδος του DAC εκτός και αν είναι γνωστές δύο πληροφορίες: η ποσοτική σημασία του κώδικα και η σχέση μετατροπής που βρίσκεται στην μονάδα μετατροπής. Υπάρχουν πολλά είδη κωδικών, το περισσότερο δημοφιλές, όμως, είναι το δυαδικό, όπου ο κώδικας παριστάνει απλά έναν αριθμό στο δυαδικό αριθμητικό σύστημα.

Για παράδειγμα, αν δοθεί ο κώδικας 4bit 1011, μπορούμε να τον ερμηνεύσουμε σαν δυαδικό αριθμό με τιμή  $(1 \times 2^3) + (0 \times 2^2) + (1 \times 2^1) + (1 \times 2^0) = 8 + 2 + 1 = 11$ . Το 1 στην τελείως αριστερή άκρη ονομάζεται περισσότερο σημαντικό bit (most significant bit, MSB) και το 1 στην τελείως δεξιά άκρη ονομάζεται λιγότερο σημαντικό bit (least significant bit, LSB). Η μέγιστη τιμή ενός κώδικα bit στο δυαδικό είναι 15 (όλα 1). Η ελάχιστη είναι μηδέν. Η τιμή του LSB σε σχέση με τον συνολικό αριθμό τιμών (1:16) είναι η διακριτική

ικανότητα ή διακριτικότητα του δυαδικού αριθμού. Δεν υπάρχουν μεγαλύτερες υποδιαιρέσεις.

Στην πρακτική των μονάδων μετατροπής, βοηθά η χρήση του κλασματικού ισοδύναμου των δυαδικών αριθμών. Στην παράσταση αυτή, ο δυαδικός αριθμός διαιρείται δια  $2^n$ , όπου  $n$  είναι ο αριθμός των bit. Για παράδειγμα, η κλασματική τιμή  $N$  του 1011 είναι:  $N=(1 \times 2^3)+(0 \times 2^2)+(1 \times 2^1)+(1 \times 2^0)/2^4=$   
 $=(1 \times 2^{-1})+(0 \times 2^{-2})+(1 \times 2^{-3})+1 \times 2^{-4}=$   
 $=11/16$

## Πίνακας 2.1

Παράδειγμα με 4 bit Κλασματικής Κωδικοποίησης Δυαδικού και τα ισοδύναμά του με βάση το 10.

Decimal fraction	Binary fraction	MSB (*1/2)	Bit 2 (*1/4)	Bit 3 (*1/8)	Bit 4 (*1/16)
0	0.0000	0	0	0	0
$1/16=2^{-4}$ LSB	0.0001	0	0	0	1
$2/16=1/8$	0.0010	0	0	1	0
$3/16=1/8 + 1/16$	0.0011	0	0	1	1
$4/16=1/4$	0.0100	0	1	0	0
$5/16=1/4 + 1/16$	0.0101	0	1	0	1
$6/16=1/4 + 1/8$	0.0110	0	1	1	0
$7/16=1/4 + 1/8 + 1/16$	0.0111	0	1	1	1
$8/16=1/2$ MSB	0.1000	1	0	0	0
$9/16=1/2 + 1/16$	0.1001	1	0	0	1
$10/16=1/2 + 1/8$	0.1010	1	0	1	0
$11/16=1/2 + 1/8 + 1/16$	0.1011	1	0	1	1
$12/16=1/2 + 1/4$	0.1100	1	1	0	0
$13/16=1/2 + 1/4 + 1/16$	0.1101	1	1	0	1
$14/16=1/2 + 1/4 + 1/8$	0.1110	1	1	1	0
$15/16=1/2 + 1/4 + 1/8 + 1/16$	0.1111	1	1	1	1

Με τον τρόπο αυτό, η μέγιστη τιμή είναι  $15/16$  (ή  $11/16$ ). Η ελάχιστη τιμή είναι 0 (βλ. Πίνακα 2.1). Στην πρακτική των μονάδων μετατροπής, το MSB είναι γενικά το bit με αρίθμηση 1, το επόμενο είναι το bit 2, κοκ μέχρι το LSB, που είναι το bit  $n$ . Η τιμή του bit τάξης  $i$  είναι  $2^{-i}$  και η τιμή του «όλα 1» είναι  $(1-2^{-n})$ . Ο τρόπος αυτός συμβολισμού έχει πρακτικά πλεονεκτήματα.

Ανεξάρτητα από τον αριθμό των bit, όλες οι τιμές μπορούν να αναφερθούν σε μια «πλήρη κλίμακα» που δεν πετυχαίνει ποτέ, με ανοιγμένη (κανονικοποιημένη) τιμή την μονάδα. Στην πραγματικότητα, κάθε bit έχει μια σταθερή τιμή (π.χ. το MSB είναι



πάντοτε  $\frac{1}{2}$ ), ανεξάρτητα από τον αριθμό των bit. (Στους μικροεπεξεργαστές, τα bit αριθμούνται συνήθως σε θετικές δυνάμεις του 2, με αρχή στα δεξιά: Το bit 0 είναι το LSB και το bit (n-1) είναι το MSB). Επειδή οι τιμές αυτές αναφέρονται σε πλήρη κλίμακα, μπορούν να εκφραστούν σε ποσοστό, μέρη ανά εκατομμύριο (parts per million, ppm) ακόμα και σε db. Στον πίνακα 2.2. φαίνονται τα βάρη των bit, σε κλασματικό δυαδικό, μέχρι 20bit.

Πίνακα 2.2.

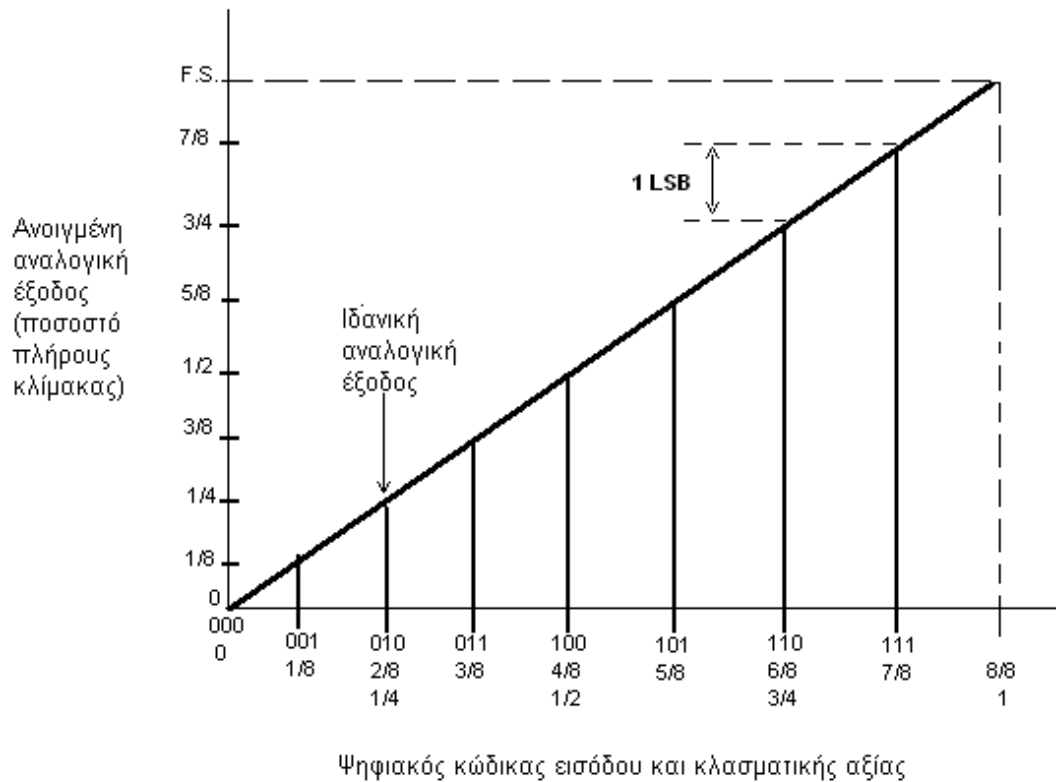
Βάρη των bit σε κλασματικό δυαδικό.

bit	$2^{-(n)}$	$1/2^{(n)}$ (Fraction)	db	$1/2^{(n)}$ (Decimal)	%	ppm
FS	$2^{(0)}$	1	0	1.0	100	1000000
MSB	$2^{(-1)}$	1/2	-6	0.5	50	500000
2	$2^{(-2)}$	1/4	-12	0.25	25	250000
3	$2^{(-3)}$	1/8	-18.1	0.125	12.5	125000
4	$2^{(-4)}$	1/16	-24.1	0.0625	6.2	62500
5	$2^{(-5)}$	1/32	-30.1	0.03125	3.1	31250
6	$2^{(-6)}$	1/64	-36.1	0.015625	1.6	15625
7	$2^{(-7)}$	1/128	-42.1	0.007812	0.8	7812
8	$2^{(-8)}$	1/256	-48.2	0.003906	0.4	3906
9	$2^{(-9)}$	1/512	-54.2	0.001953	0.2	1953
10	$2^{(-10)}$	1/1024	-60.2	0.0009766	0.1	977
11	$2^{(-11)}$	1/2048	-66.2	0.00048828	0.05	488
12	$2^{(-12)}$	1/4096	-72.2	0.00024414	0.024	244
13	$2^{(-13)}$	1/8192	-78.3	0.00012207	0.012	122
14	$2^{(-14)}$	1/16384	-84.3	0.000061035	0.006	61
15	$2^{(-15)}$	1/32768	-90.3	0.000030518	0.003	31
16	$2^{(-16)}$	1/65536	-96.3	0.000015259	0.0015	15
17	$2^{(-17)}$	1/131072	-102.3	0.000007629	0.0008	7.6
18	$2^{(-18)}$	1/262144	-108.4	0.000003814	0.0004	3.8
19	$2^{(-19)}$	1/524288	-114.4	0.000001907	0.0002	1.9
20	$2^{(-20)}$	1/1048576	-120.4	0.000000954	0.0001	0.9

Αν η κλασματική τιμή του δυαδικού αριθμού είναι N, τότε η σχέση μετατροπής είναι  $NV_{fs}$  όπου  $V_{fs}$  είναι η ονομαστική τάση εξόδου για πλήρη κλίμακα (Σχήμα 2.1). Έτσι η πραγματική τιμή μέγιστης εξόδου είναι  $V_{fs} (1-2^{-n})$ , η τιμή MSB είναι  $V_{fs} / 2$  και η τιμή LSB είναι  $2^{-n} V_{fs}$ . Ο όρος  $V_{fs}$  μπορεί να είναι είτε θετικός είτε αρνητικός.

## Σχήμα 2.1

Ιδανική σχέση μετατροπής δυαδικού DAC 3 bit με είσοδο θετικής αλήθειας.



Ακόμη, η έξοδος μπορεί να είναι θετικό ή αρνητικό ρεύμα, το  $NI_{fs}$ , όπου  $I_{fs}$  είναι το ονομαστικό ρεύμα πλήρους κλίμακας. Οι τιμές των  $V_{fs}$  ή  $I_{fs}$  εξαρτώνται από την τιμή και την πολικότητα μιας αναφοράς (είτε εσωτερικής είτε εξωτερικής), και από την τιμή και την πολικότητα της «απολαβής» μεταφοράς της συσκευής.

### Πίνακα 2.3

Παράδειγμα κωδικοποίησης BCD (2 ψηφία).

Decimal fraction	MSQ (*1/10) *8*4*2*1	2 <sup>nd</sup> quad (*1/100) *8*4*2*1
0.00 = 0.00 + 0.00	0 0 0 0	0 0 0 0
0.01 = 0.00 + 0.01	0 0 0 0	0 0 0 1
0.02 = 0.00 + 0.02	0 0 0 0	0 0 1 0
0.03 = 0.00 + 0.03	0 0 0 0	0 0 1 1
0.04 = 0.00 + 0.04	0 0 0 0	0 1 0 0
0.05 = 0.00 + 0.05	0 0 0 0	0 1 0 1
0.06 = 0.00 + 0.06	0 0 0 0	0 1 1 0
0.07 = 0.00 + 0.07	0 0 0 0	0 1 1 1
0.08 = 0.00 + 0.08	0 0 0 0	1 0 0 0
0.09 = 0.00 + 0.09	0 0 0 0	1 0 0 1
0.10 = 0.10 + 0.00	0 0 0 1	0 0 0 0
0.11 = 0.10 + 0.01	0 0 0 1	0 0 0 1
...	...	...
...	...	...
...	...	...
0.20 = 0.20 + 0.00	0 0 1 0	0 0 0 0
...	...	...
...	...	...
...	...	...
0.30 = 0.30 + 0.00	0 0 1 1	0 0 0 0
...	...	...
...	...	...
...	...	...
0.90 = 0.90 + 0.00	1 0 0 1	0 0 0 0
0.91 = 0.90 + 0.01	1 0 0 1	0 0 0 1
...	...	...
...	...	...
...	...	...
0.98 = 0.90 + 0.08	1 0 0 1	1 0 0 0
0.99 = 0.90 + 0.09	1 0 0 1	1 0 0 1

Στην ερμηνεία της κωδικοποίησης BCD, η «λέξη» εισόδου διαιρείται σε ομάδες των τεσσάρων bit (τετράδες, quad), με αρχή στα δεξιά. Κάθε τετράδα επιτρέπεται να έχει μια μέγιστη δυαδική τιμή 1001 (9). Έτσι, το LSB της τετράδας έχει κλασματική τιμή το 1/10 του βάρους της τετράδας. Η τετράδα στην άκρη αριστερά έχει βάρος 1, και κάθε τετράδα προς τα δεξιά της έχει διαδοχικό βάρος έναν επιπλέον παράγοντα 1/10 (Πίνακα 2.3). Έτσι ο αριθμός BCD

με 12 bit (τριψήφιος)  $M=001101010111$  θα είναι  $(3 \times 0.1) + (5 \times 0.01) + (7 \times 0.001)$  ή 0.357. Η μέγιστη κλασματική τιμή είναι 0.999. Σε μερικές εφαρμογές του BCD, υπάρχουν πρόσθετα bit εκτός περιοχής» που προσθέτουν σημαντικότητα ολόκληρου αριθμού. Για παράδειγμα, το 3 ½ ψηφία έχει ένα επιπλέον ψηφίο με βάρος 1.000. Το 3Υ ψηφία έχει δύο επιπλέον ψηφία με μέγιστη τιμή 3.999.

#### Πίνακας 2.4

Παραδείγματα συμπληρωματικών κωδικών (αρνητικής αλήθειας).

Decimal number			Natural binary	Complementary binary	BCD	Complementary BCD
0	<b>BIN</b>	<b>DEC</b>	0 0 0 0	1 1 1 1	0 0 0 0 0	1 1 1 1 1
1	1/16	1/10	0 0 0 1	1 1 1 0	0 0 0 0 1	1 1 1 1 0
2	2/16	2/10	0 0 1 0	1 1 0 1	0 0 0 1 0	1 1 1 0 1
3	3/16	3/10	0 0 1 1	1 1 0 0	0 0 0 1 1	1 1 1 0 0
4	4/16	4/10	0 1 0 0	1 0 1 1	0 0 1 0 0	1 1 0 1 1
5	5/16	5/10	0 1 0 1	1 0 1 0	0 0 1 0 1	1 1 0 1 0
6	6/16	6/10	0 1 1 0	1 0 0 1	0 0 1 1 0	1 1 0 0 1
7	7/16	7/10	0 1 1 1	1 0 0 0	0 0 1 1 1	1 1 0 0 0
8	8/16	8/10	1 0 0 0	0 1 1 1	0 1 0 0 0	1 0 1 1 1
9	9/16	9/10	1 0 0 1	0 1 1 0	0 1 0 0 1	1 0 1 1 0
10	10/16	10/10	1 0 1 0	0 1 0 1	1 0 0 0 0	0 1 1 1 1
11	11/16	11/10	1 0 1 1	0 1 0 0	1 0 0 0 1	0 1 1 1 0

Η σχέση μετατροπής ενός DAC BCD είναι  $MV_{fs}$ , όπου M είναι η κλασματική τιμή BCD. Εκτός από τα bit τιμής, ένα κύκλωμα μετατροπής BCD μπορεί να δεχθεί ένα επιπλέον bit πολικότητας για μεταγωγή της πολικότητας εξόδου.

Οι συμπληρωματικοί κώδικες, όπως ο συμπληρωματικός δυαδικός, είναι απλοί κώδικες στους οποίους λαμβάνεται το συμπληρωματικό όλων των bit (κώδικες αρνητικής αλήθειας). Με άλλα λόγια, τα 1 και 0 ανταλλάσσονται αμοιβαία (Πίνακας 2.4). Οι λόγοι για τους οποίους τα DAC θέλουν συμπληρωματικούς κώδικες εισόδου είναι ότι υπάρχουν μεταγωγικά εξαρτήματα μεγάλης ακρίβειας, περιορισμοί χώρου και μικρότερο κόστος παραγωγής (για μερικούς κατασκευαστές).

Σε διπολικές εφαρμογές, το MSB γίνεται το bit πρόσημου και τα υπόλοιπα bit παριστάνουν την τιμή. Ένας δημοφιλής δυαδικός ψηφιακός κώδικας είναι το συμπλήρωμα του 2, που σχηματίζεται με λήψη του συμπληρώματος (συμπλήρωμα του 1), με πρόσθεση 1 LSB και αγνοώντας οποιαδήποτε υπερχείλιση. Ένα MSB 0

σημαίνει θετικό αριθμό, το 1 σημαίνει αρνητικό αριθμό. Για παράδειγμα, ο αριθμός τριών bit συν πρόσθεση 0101 (+5), γίνεται αρνητικός λαμβάνοντας το συμπλήρωμα όλων των bit (1010) και με πρόσθεση 1 LSB (1011). Όταν ελέγξουμε το αποτέλεσμα, αν αγνοήσουμε το μεταφερόμενο ψηφίο που υπερχειλίζει, θα έχουμε 0101+1011= 0000.

Το συμπλήρωμα του 2 μπορεί να χρησιμοποιηθεί με δυαδικό DAC, αν το MSB συμπληρωθεί σε δυαδικό αριθμό offset (Πίνακας 2.5). Η διαδοχή τιμών σε δυαδικό offset είναι από όλα 0 σε μείον πλήρη κλίμακα (-FS) μέχρι όλα 1 σε(FS-1 LSB). Το αναλογικό μηδέν είναι σε 1000. Έτσι, η σχέση μετατροπής ενός μονοπολικού δυαδικού DAC μπορεί να γίνει συμπλήρωμα του 2 με πρόσθεση στην έξοδο ενός σταθερού αρνητικού offset ίσου με την μισή κλίμακα, ενίσχυση της εξόδου με έναν παράγοντα 2 και με λήψη του συμπληρωματικού του MSB.

Στο σχήμα 2.2 φαίνεται η σχέση μετατροπής του δυαδικού offset. Αυτή εκφράζεται με την σχέση:

$$V_o = V_{fs} (2N-1),$$

όπου  $V_o$  είναι η τάση εξόδου και  $N$  είναι η κλασματική τιμή του κώδικα δυαδικού offset εισόδου.

## Πίνακας 2.5

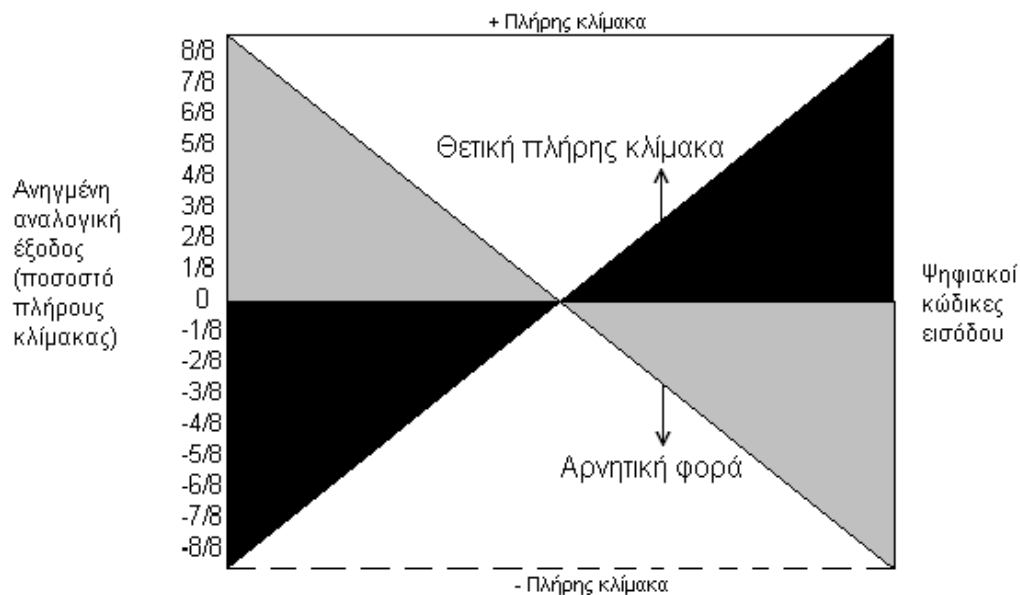
Παραδείγματα κωδικών για θετικές και αρνητικές ποσότητες.

Number	Decimal positive reference	Fraction negative reference	Signal magnitude	Two's complement	Offset binary	One's complement
+7	+7/8	-7/8	0111	0111	111	0111
+6	+6/8	-6/8	0110	0110	1110	0110
+5	+5/8	-5/8	0101	0101	1101	0101
+4	+4/8	-4/8	0100	0100	1100	0100
+3	+3/8	-3/8	0011	0011	1011	0011
+2	+2/8	-2/8	0010	0010	1010	0010
+1	+1/8	-1/8	0001	0001	1001	0001
0	0+	0-	0000	0000	1000	0000
0	0-	0+	1000	(0000)	(1000)	1111
-1	-1/8	+1/8	1001	1111	0111	1110
-2	-2/8	+2/8	1010	1110	0110	1101
-3	-3/8	+3/8	1011	1101	0101	1100
-4	-4/8	+4/8	1100	1100	0100	1011
-5	-5/8	+5/8	1101	1011	0011	1010
-6	-6/8	+6/8	1110	1010	0010	1001
-7	-7/8	+7/8	1111	1001	0001	1000
-8	-8/8	+8/8		(1000)	(0000)	

## Σχήμα 2.2

Ιδανική σχέση μετατροπής διπολικού DAC 4 bit.

Συμπλήρωμα του 1 .....	}	Οι τιμές που θα δοθούν θα πρέπει να συμφωνούν με το διάγραμμα.
Πρόσημο και τιμή .....		
Συμπλήρωμα του 2 .....		
Δυαδικό offset .....		



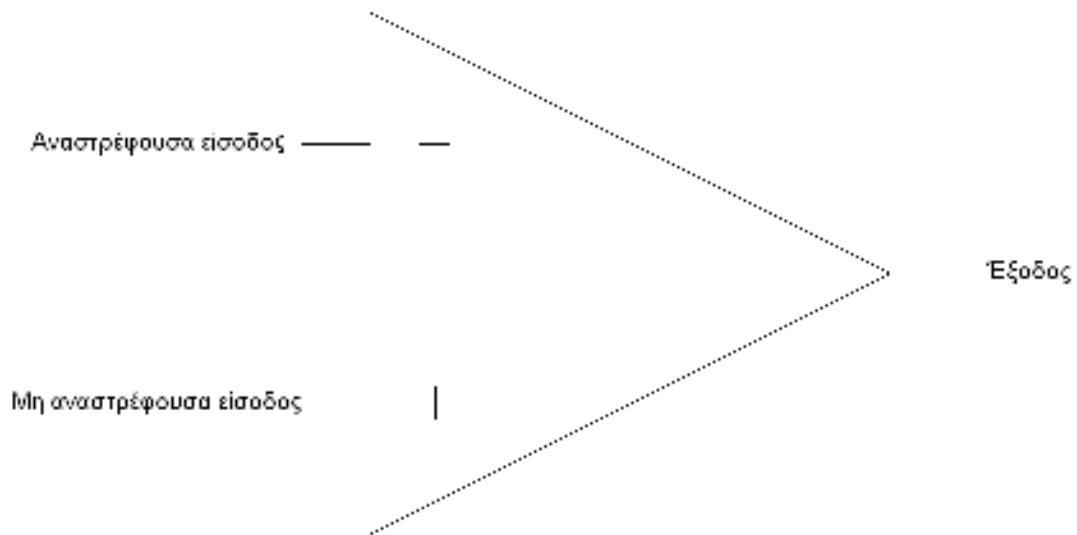
### 3. ΤΕΛΕΣΤΙΚΟΙ ΕΝΙΣΧΥΤΕΣ

Οι ειδικοί ενισχυτές που ονομάζονται τελεστικοί (op. Amps.), χαρακτηρίζονται από την υψηλή αντίσταση εισόδου και χαμηλή αντίσταση εξόδου και μεταβλητή απολαβή τάσης η οποία μπορεί να ρυθμιστεί με εξωτερικές αντιστάσεις.

Περίληπτικά ο τελεστικός ενισχυτής είναι ένα μέρος ενός μετατροπέα D/A. Χρησιμοποιείται σαν ενισχυτής άθροισης του μετατροπέα. Η απολαβή ενός τελεστικού ενισχυτή ρυθμίζεται εύκολα με την αναλογία των αντιστάσεων εισόδου και ανάδρασης.

Το σύμβολο ενός op amp φαίνεται στο σχήμα .31. Ο τελεστικός ενισχυτής έχει δύο εισόδους. Η επάνω είσοδος ονομάζεται αναστρέφουσα. Η αναστρέφουσα είσοδος συμβολίζεται με το σύμβολο (-). Η άλλη είσοδος ονομάζεται μη αναστρέφουσα και συμβολίζεται με το σύμβολο (+). Η έξοδος του ενισχυτή φαίνεται δεξιά από το σύμβολο.

Σχήμα 3.1  
Σύμβολο τελεστικού ενισχυτή.

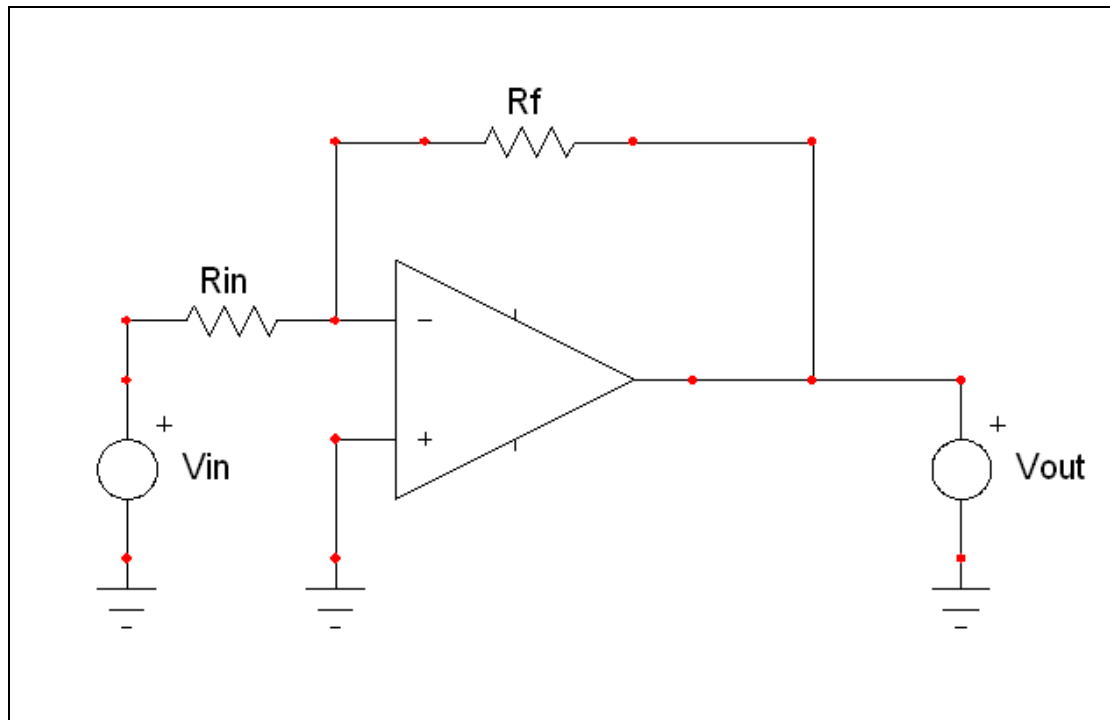


Οι τελεστικοί ενισχυτές δεν χρησιμοποιούνται σχεδόν ποτέ μόνοι τους. Τυπικά οι δύο αντιστάσεις τοποθετούνται όπως φαίνεται στο σχήμα 3.2 για να ρυθμίσουν την απολαβή τάσης του Τ.Ε. Η αντίσταση  $R_{in}$  ονομάζεται αντίσταση εισόδου και η αντίσταση  $R_f$  ονομάζεται αντίσταση ανάδρασης. Η απολαβή τάσης αυτού το ενισχυτή βρίσκεται χρησιμοποιώντας την απλή εξίσωση:

$$A_v = R_f / R_{in}$$

Σχήμα 3.2

Τελεστικός ενισχυτής με είσοδο και αντιστάσεις ανάδρασης για την απολαβή.



Η απολαβή τάσης του τελεστικού ενισχυτή μπορεί να αλλάξει, αλλάζοντας την αναλογία των αντιστάσεων εισόδου και ανάδρασης. Θα πρέπει να ξέρουμε πώς να ρυθμίσουμε την απολαβή του τελεστικού ενισχυτή χρησιμοποιώντας διαφορετικές τιμές για τις  $R_{in}$  και  $R_f$ .

#### 4. ΕΝΑΣ ΒΑΣΙΚΟΣ ΜΕΤΑΤΡΟΠΕΑΣ D/A

Ένας απλός D/A μετατροπέας φαίνεται στο σχήμα 4.1. Ο μετατροπέας είναι φτιαγμένος σε δύο τμήματα. Το δίκτυο των αντιστάσεων, στα αριστερά, αποτελείται από τις αντιστάσεις  $R_1$ ,  $R_2$ ,  $R_3$  και  $R_4$ . Ο ενισχυτής άθροισης, στα δεξιά, συγκροτείται από έναν τ.ε. και μια αντίσταση ανάδρασης. Η είσοδος ( $V_{in}$ ) είναι 3V και τροφοδοτείται στους διακόπτες D,C,B και A. Η τάση εξόδου ( $V_o$ ) μετριέται από ένα βολτόμετρο. Παρατηρούμε ότι ο Τ.Ε. απαιτεί μια μάλλον ασυνήθιστη διπλή τροφοδοσία +10V και -10V. Με όλους τους διακόπτες στη GND (0Volt), όπως φαίνεται στο σχήμα 4.1, η τάση εισόδου στο σημείο A είναι 0V και η τάση εξόδου 0V. Αυτό ταιριάζει στην σειρά 1 του πίνακα 4.1. Υποθέτουμε ότι



μετακινούμε τον διακόπτη A στη λογική θέση 1 (σχήμα 4.1). Η τάση εισόδου (3V) τροφοδοτείται στο T.E. Μετά υπολογίζουμε την απολαβή του ενισχυτή. Η απολαβή εξαρτάται από την αντίσταση ανάδρασης ( $R_f$ ) η οποία είναι 10KΩ και από την αντίσταση εισόδου ( $R_{in}$ ), η οποία είναι ίση με την τιμή της  $R_1$ , δηλαδή 150KΩ. Χρησιμοποιώντας τον τύπο της απολαβής έχουμε:

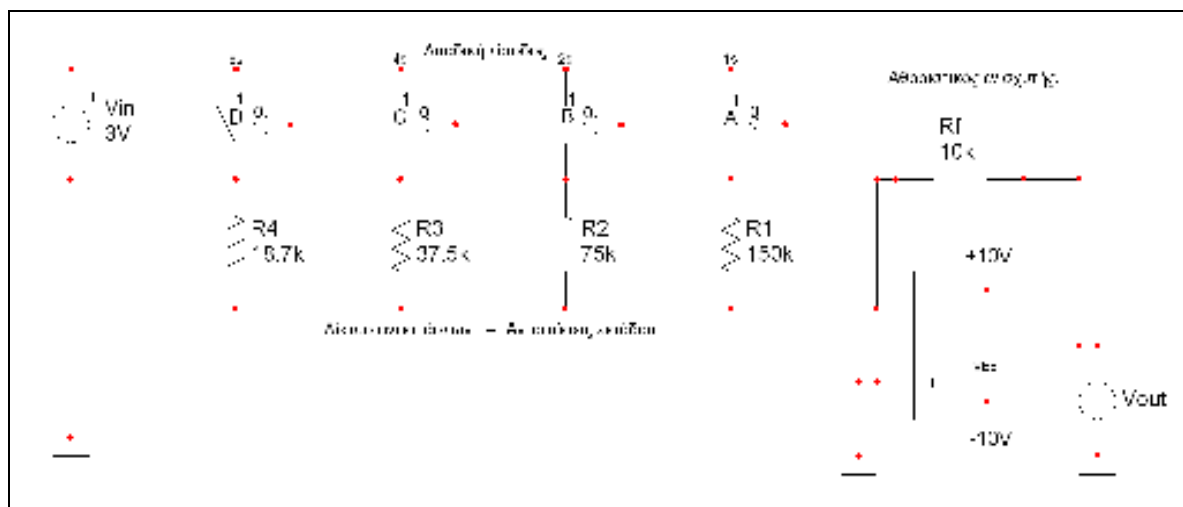
$$A_v = R_f / R_{in} = 10000 / 150000 = 0.066$$

Για να υπολογίσουμε την τάση εξόδου πολλαπλασιάζουμε την απολαβή με την τάση εισόδου:

$$V_o = A_v \times V_{in} = 0.066 \times 3 = 0.2V$$

Η τάση εξόδου λοιπόν είναι 0.2V όταν η είσοδος είναι ο δυαδικός 0001. Αυτό ικανοποιεί τις απαιτήσεις της σειράς 2 του πίνακα 4.1.

Σχήμα 4.1  
Κύκλωμα ενός D/A μετατροπέα.



Ας τροφοδοτήσουμε τώρα με δυαδικό 0010 τον D/A μετατροπέα στο σχήμα 4.1. Ο διακόπτης B μετακινείται στη λογική θέση 1 τοποθετώντας τον T.E. με 3V. Η απολαβή είναι:

$$A_v = R_f / R_{in} = 10000 / 75000 = 0.133$$

Πολλαπλασιάζοντας την απολαβή με την τάση εισόδου μας δίνει 0.4V. Τα 0.4V είναι η τάση εξόδου. Αυτό ικανοποιεί την σειρά 3 του πίνακα 4.1. Παρατηρούμε ότι για κάθε δυαδικό του πίνακα 4.1 η τάση εξόδου αυξάνεται κατά 0.2V. Αυτή η αύξηση οφείλεται στην αύξηση της απολαβής τάσης του T.E. όταν κλείνουν οι διακόπτες των διαφορετικών αντιστάσεων  $R_1$ ,  $R_2$ ,  $R_3$ ,  $R_4$ . Εάν μόνο

η αντίσταση  $R_4$  ήταν συνδεδεμένη, με το κλείσιμο του διακόπτη D, η απολαβή θα ήταν:  $A_v=R_f/R_{in}=10000/18700=0.535$ .

Η απολαβή πολλαπλασιάζετε με την τάση εισόδου και δίνει στην έξοδο του τελεστικού ενισχυτή 1.6V. Αυτό απαιτεί η γραμμή 9 του πίνακα 4.1.

Πίνακας 4.1

	Digital Input D C B A	Analog Output ( Volts )
Σειρά 1	0 0 0 0	0
Σειρά 2	0 0 0 1	0.2
Σειρά 3	0 0 1 0	0.4
Σειρά 4	0 0 1 1	0.6
Σειρά 5	0 1 0 0	0.8
Σειρά 6	0 1 0 1	1.0
Σειρά 7	0 1 1 0	1.2
Σειρά 8	0 1 1 1	1.4
Σειρά 9	1 0 0 0	1.6
Σειρά 10	1 0 0 1	1.8
Σειρά 11	1 0 1 0	2.0
Σειρά 12	1 0 1 1	2.2
Σειρά 13	1 1 0 0	2.4
Σειρά 14	1 1 0 1	2.6
Σειρά 15	1 1 1 0	2.8
Σειρά 16	1 1 1 1	3.0

Όταν όλοι οι διακόπτες είναι στη θέση 1, η έξοδος του T.E. είναι 3V γιατί η απολαβή του ενισχυτή γίνεται 1.

Καμιά τάση εισόδου πάνω από τα όρια της τροφοδοσίας του T.E. (+10V) δεν θα χρησιμοποιηθεί. Περισσότερες δυαδικές θέσεις θα προστεθούν με προσθήκη περισσότερων διακοπών. Εάν προστεθεί στο σχήμα 4.1 ένας διακόπτης θέσης αξίας 16ς θα χρειαστεί μία αντίσταση με τη μισή τιμή της αντίστασης  $R_4$ , δηλαδή 9350Ω.

Η τιμή της αντίστασης ανάδρασης θα γίνει περίπου 5KΩ. Η είσοδος θα περιέχει ένα δυαδικό αριθμό 5-bit. Η έξοδος θα συνεχίσει να είναι αναλογική μεταβολή από 0 έως 3Volt.

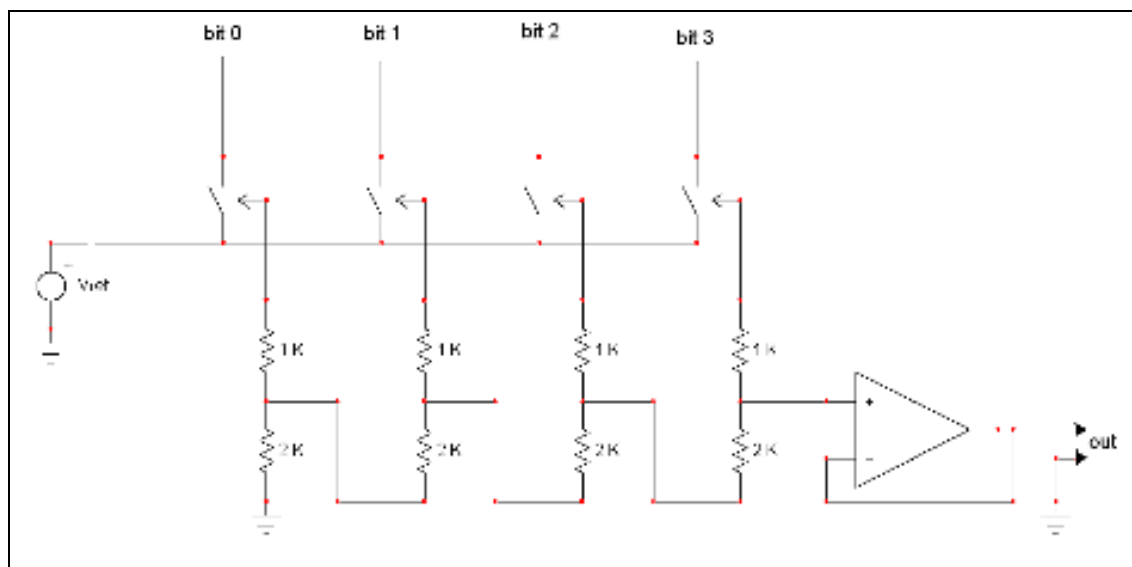
Ο βασικός μετατροπέας D/A που φαίνεται στο σχήμα 4.1 έχει δύο μειονεκτήματα. Πρώτον παίρνει μεγάλη περιοχή τιμών για τις αντιστάσεις και δεύτερον είναι μικρής ακρίβειας.

## 5. ΜΟΝΑΔΑ ΜΕΤΑΤΡΟΠΗΣ D/A ΜΕ ΣΚΑΛΑ R-2R ΚΑΙ ΔΙΑΚΟΠΤΕΣ ΚΑΤΕΥΘΥΝΣΗΣ CMOS

Το δικτύωμα σκάλας R-2R έχει μια ομάδα αντιστάσεων σειράς  $R_{12}$ ,  $R_{23}$ ,  $R_{34}$  κλπ με τιμή  $R$  και μια ομάδα παράλληλων αντιστάσεων  $R_1$ ,  $R_2$ ,  $R_3$  κλπ με τιμή  $2R$ . Οι διακόπτες βρίσκονται στη σειρά με τα παράλληλα σκέλη και το ρεύμα σε κάθε σκέλος κατευθύνεται είτε στο σημείο άθροισης του ενισχυτή (σε συμβατική γη) ή σε μια κοινή γραμμή που είναι γειωμένη.

Σχήμα 5.1

Απλοποιημένο κύκλωμα δυαδικού DAC 4 bit με δικτύωμα σκάλας R-2R και διακόπτες CMOS σε λειτουργία κατεύθυνσης ρεύματος.



Η λειτουργία του δικτυώματος R-2R μπορεί να γίνει κατανοητή αν κάνουμε την ανάλυση ανάποδα:

$$I_4 = V_4 / R_4$$

Επειδή οι  $R_4$  και  $R_t$  είναι παράλληλες και ίσες, ο συνδυασμός τους δίνει την  $R_{34}$ . Έτσι θα είναι:

$$V_3 = 2V_4$$

Ακόμη θα είναι  $R_3 = R_4$ . Το ρεύμα στην  $R_3$  είναι:

$$I_3 = 2V_4 / R_3 = 2V_4 / R_4 = 2I_4$$

Επειδή είναι  $R_{34} + (R_t \parallel R_4) = 2R_{34} = R_3$ , ο παράλληλος συνδυασμός αντίστασης σε γη από την  $V_3$  είναι ίσος με  $R_{23}$  και

$$V_2 = 2V_3 = 4V_4$$

Αν συνεχίσουμε με τον τρόπο αυτό, θα έχουμε

$$I=2I_2=4I_3=8I_4=V_{\text{ref}}/R_1$$

και

$$V_{\text{ref}}=2V_2=4V_3=8V_4$$

Έτσι, τα ρεύματα στα παράλληλα σκέλη και οι τάσεις στους κόμβους σχηματίζουν μια δυαδική πρόοδο. Είναι φανερό ότι η φύση αυτής της προόδου δεν επηρεάζεται από τον αριθμό των «κυττάρων είτε είναι 4, είτε 10 είτε 12.

Τα ρεύματα με δυαδική στάθμιση  $I_1$ ,  $I_2$ ,  $I_3$ , και  $I_4$ , που κατευθύνονται από τους διακόπτες, συνεισφέρουν είτε στην τάση εξόδου μέσω του op amp είτε στο κοινό ρεύμα. Αν τα δυαδικά 1 κατευθύνουν τα ρεύματα στην γραμμή του σημείου άθροισης και τα 0 κατευθύνουν τα ρεύματα στην κοινή γραμμή άρα το ρεύμα στην κοινή γραμμή θα είναι το συμπλήρωμα του ρεύματος στην γραμμή του σημείου άθροισης. Σε διπολικές εφαρμογές το ρεύμα στην κοινή γραμμή χρησιμοποιείται αν συνδεθεί, αντί με την γη, σε ένα δεύτερο σημείο άθροισης op amp αντιστροφής.

Στους διακόπτες CMOS, τα τρανζίστορ  $Q_{1-2}$ ,  $Q_{4-5}$  και  $Q_{6-7}$  είναι μια ομάδα λογικών κυκλωμάτων αναστροφής. Τα τρανζίστορ  $Q_{8-9}$  εκτελούν την αναλογική μεταγωγή. Το  $Q_3$  δίνει θετική ανάδραση για να επιταχύνει την δράση της μεταγωγής. Επειδή οι τάσεις στα σημεία B και C έχουν αντίθετη φάση, τα τρανζίστορ μεταγωγής οδηγούνται εκτός φάσης: όταν είναι ανοικτό το  $Q_8$ , το  $Q_9$  άγει.

Σε μια πραγματική σχεδίαση, πρέπει να εξετάσουμε την αντίσταση των διακοπτών ( $R_{\text{on}}$ ) που φαίνεται σε σειρά με την αντίσταση  $R_i$  των παράλληλων αντιστάσεων. Αν η  $R_{\text{on}}$  δεν μπορεί να αγνοηθεί σε σύγκριση με την  $R_i$ , ίσως το DAC που προκύπτει να μην είναι γραμμικό. Αυτό μπορεί να διορθωθεί αν η γεωμετρία του διακόπτη αναγκάζει την  $R_{\text{on}}$  να αυξάνει, από σκέλος σε σκέλος, με δυαδική πρόοδο. Επειδή τα ρεύματα ελαττώνονται με δυαδική πρόοδο, υπάρχει μία ίση πτώση τάσης στα άκρα όλων των  $R_{\text{on}}$ , με αποτέλεσμα μικρό μόνο σφάλμα κλίμακας.

Το κύκλωμα του σχήματος μπορεί να κατασκευασθεί ώστε να λειτουργεί από λογικές στάθμες TTL ή CMOS. Οι δίοδοι  $D_1$  και  $D_2$  προστατεύουν τους διακόπτες CMOS από την καταστροφή όταν εφαρμόζονται τάσεις αντίστροφης λογικής ή τάσεις σημείου άθροισης (υπερτάσεις). Επειδή το κλάσμα της  $V_{\text{ref}}$  που εμφανίζεται στα άκρα των πραγματικών διακοπτών είναι αρκετά μικρό, το DAC μπορεί να χρησιμοποιηθεί με δύο τρόπους και για θετικές και για αρνητικές αναλογικές εισόδους σε εφαρμογές με DAC

πολλαπλασιασμού. Ένα πλεονέκτημα του CMOS είναι η μικρή ισχύς σε σταθερή κατάσταση.

## 6. ΣΧΕΣΗ ΜΕΤΑΤΡΟΠΗΣ DAC ΠΟΛΛΑΠΛΑΣΙΑΣΜΟΥ

Στην προηγούμενη παράγραφο αναφέρθηκε ότι η τάση εξόδου πλήρους κλίμακας ενός DAC ( $V_{fs}$ ) εξαρτάται από το γινόμενο της τάσης αναφοράς επί την απολαβή μεταφοράς (στην περίπτωση DAC με έξοδο ρεύμα, επί την διαγωγιμότητα). Έτσι, για δυαδικό DAC, η τάση εξόδου  $V_o$  θα είναι:

$$V_o = GN V_{ref}$$

Όπου είναι:

$N$  = η κλασματική τιμή του ψηφιακού κώδικα

$G$  = η απολαβή

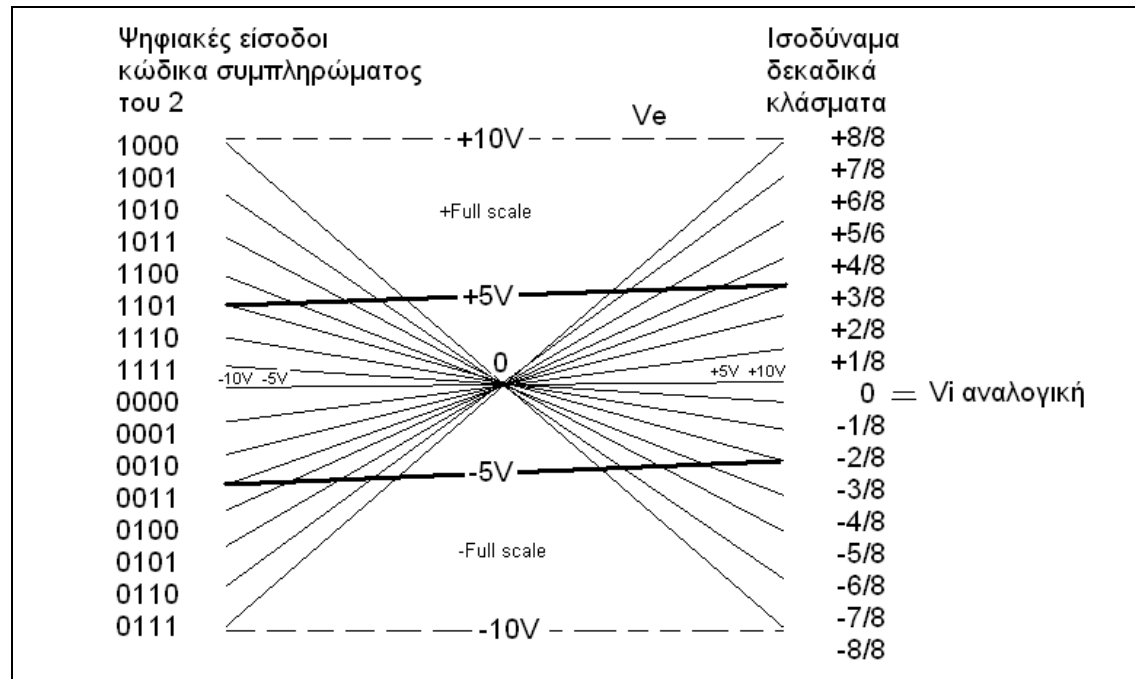
$V_{ref}$  = η εσωτερική ή εξωτερική τάση αναφοράς

Επειδή η  $V_o$  εξαρτάται από το γινόμενο των  $N$  και  $V_{ref}$ , ένα DAC μπορεί να χρησιμοποιηθεί σαν κύκλωμα πολλαπλασιασμού δύο σημάτων – του ενός ψηφιακού και του άλλου αναλογικού. Μια συνηθισμένη εφαρμογή αυτής της λειτουργίας είναι στην ενίσχυση μεταβλητής απολαβής, όπου η απολαβή ενός αναλογικού σήματος ελέγχεται από ψηφιακή είσοδο.

Οι DAC διαφέρουν ως προς την καταλληλότητά τους για πολλαπλασιασμό. Ένα πλήρες DAC τεσσάρων τεταρτημόριων μπορεί να πολλαπλασιάζει θετικούς ή αρνητικούς ψηφιακούς κώδικες με θετικά ή αρνητικά αναλογικά σήματα. Η έξοδος υπακούει και αυτή στους νόμους πολλαπλασιασμού, ως προς το πρόσημο. Μερικά DAC έχουν περιορισμένη μόνο ικανότητα πολλαπλασιασμού, με πρόβλεψη εισόδου αναφοράς μόνον μιας πολικότητας και ψηφιακή μονοπολική ή διπολική είσοδο. Αυτά είναι τα DAC πολλαπλασιασμού ενός ή δύο τεταρτημόριων. Άλλα DAC έχουν εσωτερική αναφορά που λειτουργεί μόνιμα. Είναι τα DAC σταθερής αναφοράς που ίσως έχουν περιορισμένη περιοχή ελέγχου της απολαβής αλλά δεν μεταβάλλονται.

Σχήμα 6.1

Ιδανική σχέση πολλαπλασιασμού διπολικού DAC πολλαπλασιασμού 4 τεταρτημόριων 4 bit. Αναλογική είσοδος και αναλογική έξοδος σαν συνάρτηση του ψηφιακού κώδικα.



Οι κώδικες που χρησιμοποιούνται συχνότερα είναι ο δυαδικός, για μονοπολικές ψηφιακές εισόδους, και ο δυαδικός offset (και / ή συμπλήρωμα του 2) για μονοπολικές ψηφιακές εισόδους. Στο σχήμα 6.1 φαίνεται η δυνατή περιοχή απολαβών με DAC πολλαπλασιασμού 4 bit. Γίνεται γραφική παράσταση της αναλογικής εξόδου και της αναλογικής εισόδου σαν συνάρτησης του ψηφιακού κώδικα εισόδου. Παρατηρούμε την ασυμμετρία που υπάρχει επειδή ο αριθμός των διαθέσιμων κωδικών είναι άρτιος. Ο επιπλέον κώδικας χρησιμοποιείται για μείον πλήρη κλίμακα, επειδή το MSB δηλώνει ότι έχει αρνητική πολικότητα.

Όπως συμβαίνει με τα αναλογικά κυκλώματα πολλαπλασιασμού, τα DAC πολλαπλασιασμού μπορούν να χρησιμοποιηθούν για διαίρεση με χρήση αρνητικής ανάδρασης. Αν η συνολική συνάρτηση μεταφοράς είναι θετική και δεν υπάρχει πρόσβαση στην εσωτερική κυκλωματολογία, μπορεί να χρησιμοποιηθεί ένας εξωτερικός op amp αναστροφής. (Πρέπει να υπάρξει προσοχή για να εξασφαλιστεί η σταθερότητα του συστήματος.) Όπως δείχνει το σχήμα 6.2 η διαδρομή ανάδρασης

γύρω από τον ενισχυτή A1 είναι κλειστή μέσω του DAC πολλαπλασιασμού. Επειδή ο A1 είναι ένας ενισχυτής με μεγάλη απολαβή και πρέπει να διατηρεί τον ακροδέκτη του αρνητικής εισόδου κοντά στο μηδέν, θα πρέπει να ισχύουν οι παρακάτω συνθήκες.

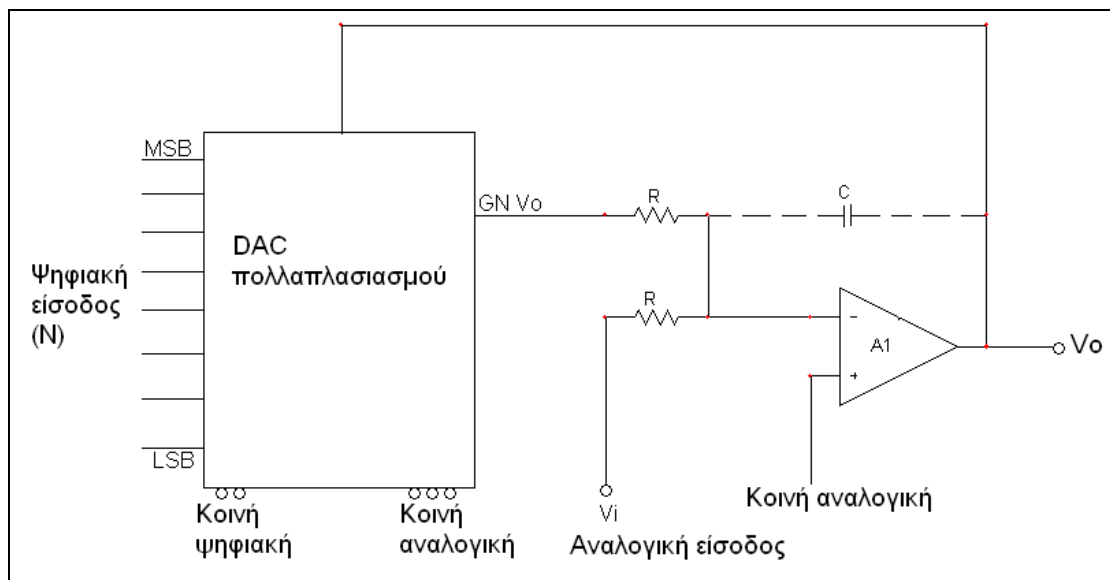
Έτσι θα είναι:

$$V_o = -V_i / GN$$

Ο όρος N μπορεί να έχει μόνο θετικές τιμές αλλά ο όρος  $V_i$  μπορεί να είναι είτε θετικός είτε αρνητικός. Όπως συμβαίνει σε όλα τα κυκλώματα διαίρεσης με ανάδραση, τα σφάλματα και ο χρόνος απόκρισης είναι αντίστροφα ανάλογα με το N και γίνονται πολύ μεγάλα καθώς το N τείνει προς το μηδέν. Οι τιμές των  $V_i$  και N πρέπει να είναι τέτοιες ώστε η  $V_o$  ποτέ να μην είναι μεγαλύτερη από την τιμή της πλήρους κλίμακας. Οι δίοδοι από το σημείο πρόσθεσης του ενισχυτή στη γη βοηθούν να αποφύγουμε το κλείδωμα (latchup). Το κύκλωμα απλοποιείται για λειτουργία ενός τεταρτημόριου αν το κύκλωμα πολλαπλασιασμού ήδη έχει συνάρτηση μεταφοράς ανάστροφης και υπάρχει η αντίσταση ανάδρασης του op amp εξόδου.

## Σχήμα 6.2

Χρήση DAC πολλαπλασιασμού για διαίρεση.



## 7. ΒΑΣΙΚΟ ΠΑΡΑΛΛΗΛΟ DAC ΜΕ ΔΥΑΔΙΚΕΣ ΤΙΜΕΣ ΑΝΤΙΣΤΑΣΗΣ

Τα βασικά στοιχεία ενός πλήρους DAC είναι η αναφορά, ένα δικτύωμα αντιστάσεων που θα δίνει μια ομάδα σταθμισμένων τάσεων, ρευμάτων ή απολαβών, μια ομάδα διακοπών που να καθορίζουν ποια «bit» θα συνεισφέρουν στην έξοδο και ένα κύκλωμα μετατροπής που να δίνει έξοδο με την επιθυμητή μορφή (τάσης ή ρεύματος), στάθμη και σύνθετη αντίσταση. Επιπλέον, (πράγμα που δε φαίνεται), το κύκλωμα μετατροπής πρέπει να έχει ένα κύκλωμα οδήγησης των διακοπών και λογική μετάφραση από την μορφή ψηφιακής εισόδου και στάθμης.

Επειδή το σημείο άθροισης του τελεστικού ενισχυτή βρίσκεται σε συμβατική τιμή, όταν κλείνει ένας διακόπτης στα άκρα της αντίστοιχης αντίστασης εμφανίζεται η τάση  $-V_{ref}$ . Αυτό αναγκάζει ένα ρεύμα  $V_{ref}/R_i$  να κινηθεί από το σημείο άθροισης μέσα από την αντίσταση, τον διακόπτη και την αναφορά πίσω στην γη. Παρόμοια, κινούνται ρεύματα από το σημείο άθροισης το  $op\ amp$  μέσα από άλλα κυκλώματα με κλειστούς διακόπτες. Ο μόνος τρόπος που μπορούμε να έχουμε το άθροισμα αυτών των ρευμάτων είναι από την έξοδο μέσα από την αντίσταση ανάδρασης  $R_o$ . Η τάση  $V_o$  πρέπει να έχει ακριβώς την σωστή τιμή για να αναγκάσει να ισχύει η συνθήκη:

$$V_o/R_o = V_{ref}/R_1 + V_{ref}/R_2 + V_{ref}/R_3 + \dots + V_{ref}/R_n$$

Έτσι, η συνεισφορά του bit τάξης  $i$  στην έξοδο θα είναι:

$$\Delta V_o = V_{ref} R_o/R_i$$

Οι λόγοι αντιστάσεων  $R_o/R_i$  γίνονται ακριβώς οι ίδιοι με τις συνεισφορές των bit,  $2^{-i}$

Ενώ το κύκλωμα αυτό δείχνει την αρχή λειτουργίας, στην πράξη χρησιμοποιείται λίγο για κυκλώματα μετατροπής μεσαίας ή μεγάλης διακριτικότητας (8 ή 12bit και περισσότερα). Είναι πολύ δύσκολο να πραγματοποιηθεί αποδοτικά η μεγάλη περιοχή της απαιτούμενης αντίστασης. Επιπλέον, δίνει μεγάλο φορτίο στους διακόπτες, επειδή απαιτεί πολύ μεγάλο λόγο μεταξύ της αντίστασης διαρροής, όταν βρίσκεται σε κατάσταση OFF και της αντίστασης σειράς, όταν βρίσκεται σε κατάσταση ON. Το κύκλωμα έχει κακή δυναμική, επειδή επιβάλλει μεταβλητό φορτίο στο σημείο άθροισης του  $op\ amp$  και στην αναφορά. Οι σταθερές χρόνου μεταγωγής είναι και αυτές μεταβλητές, πράγμα που προκαλεί «παράσιτα» (λανθασμένους ενδιάμεσους κώδικες που εμφανίζονται σαν παροδικές αιχμές) κατά την διάρκεια των μεταγωγών μεταξύ δύο γειτονικών κωδίκων που χρειάζονται να ανοίξει και να κλείσει μεγάλος αριθμός διακοπών: π.χ. από 01111111 σε 10000000.



Τα κυκλώματα που χρησιμοποιούνται σε σύγχρονα DAC, ενώ έχουν μεγάλη ποικιλία στις λεπτομέρειες, σχεδόν όλα έχουν ωμικά δικτυώματα εξασθένισης που δεν χρειάζονται λόγους πάνω από 8:1 και, στις περισσότερες περιπτώσεις, μόνο 2:1. Για να ελαχιστοποιηθούν τα δυναμικά σφάλματα, τα ακριβώς σταθμισμένα ρεύματα των bit είναι σταθερά και οι διακόπτες απλώς κατευθύνουν τα ρεύματα από τον ένα προορισμό (σημείο άθροισης) στον άλλο (γη). Επειδή δεν διακόπτεται η ροή του ρεύματος, ελαχιστοποιούνται οι καθυστερήσεις και οι ενοχλήσεις από παροδικά φαινόμενα.

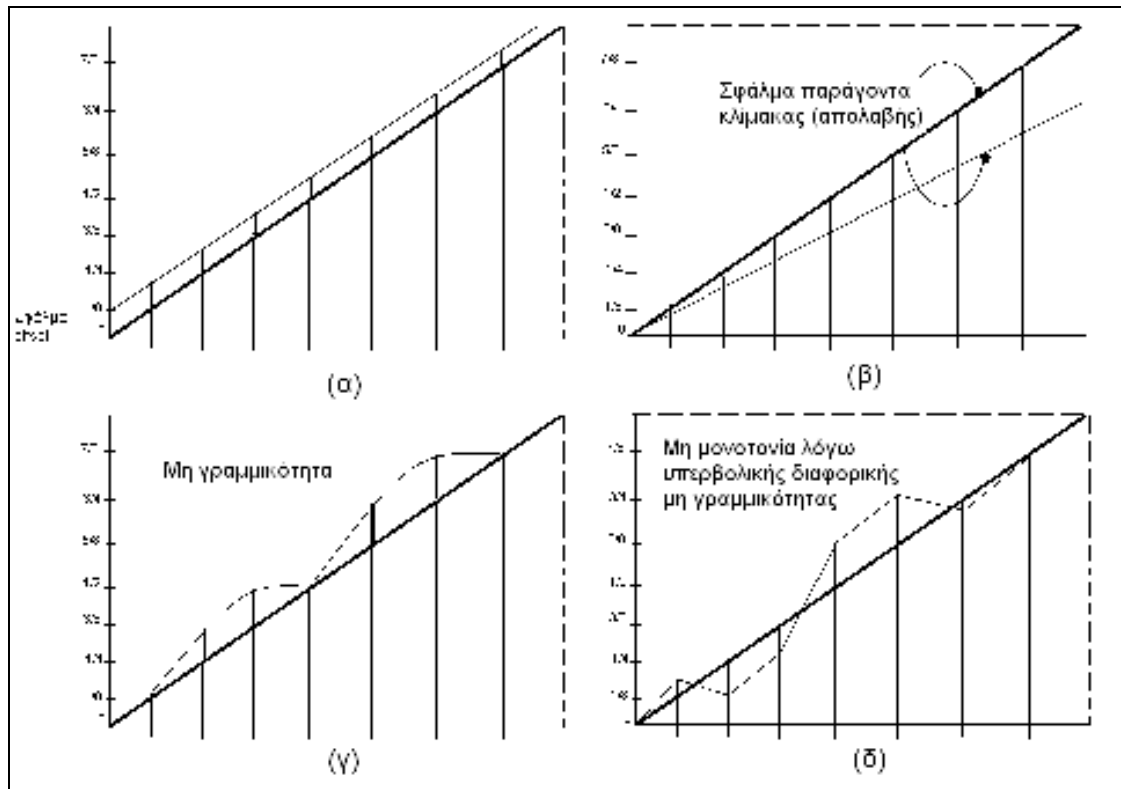
## 8. ΣΦΑΛΜΑΤΑ ΣΤΑ DAC

Το σφάλμα μηδενικού offset σε ένα DAC είναι το ποσό κατά το οποίο η έξοδος του διαφέρει από το μηδέν όταν σύμφωνα με τον κώδικα εισόδου θα έπρεπε να είναι μηδέν. Αν η έξοδος ρυθμιστεί στην σωστή τιμή μηδέν, όλοι οι άλλοι κώδικες εξόδου θα μεταφράζονται με την ίδια τιμή, (σχήμα 8.1<sup>α</sup>).

Το σφάλμα απολαβής είναι το ποσό κατά το οποίο η περιοχή εξόδου (από τον περισσότερο αρνητικό κώδικα μέχρι τον περισσότερο θετικό) διαφέρει από την θεωρητική τιμή. Προκαλείται από συνολικά σφάλματα λόγου αντιστάσεων και στα DAC σταθερής αναφοράς, από σφάλματα αναφοράς (σχήμα 8.1<sup>β</sup>). Η περιοχή ρυθμίζεται για τιμή  $V_{fs} (1-2^{-n})$  σε μονοπολικά δυαδικά DAC και για την τιμή  $2V_{fs} (1-2^{-n})$  σε διπολικά DAC. Το offset «μηδέν» των διπολικών DAC συνήθως ρυθμίζεται σε  $-V_{fs}$ . Σε μερικές περιπτώσεις, υπάρχει ξεχωριστή μικρομετρική ρύθμιση του MSB για να εξασφαλιστεί μηδενική έξοδος στην μηδενική τιμή του μέσου της κλίμακας.

Οποιαδήποτε απόκλιση από μια «άριστη ευθεία» ονομάζεται σφάλμα γραμμικότητας (σχήμα 8.1<sup>γ</sup>). Συνήθως δεν υπάρχει πρόβλεψη για εξωτερική μικρομετρική ρύθμιση των σφαλμάτων γραμμικότητας. Υπάρχουν δύο είδη σφαλμάτων γραμμικότητας. Το ένα είναι η διαφορετική μη γραμμικότητα, που προκαλείται από διαφορές στο μέγεθος των bit. Οδηγεί σε σφάλματα διαφορετικού μεγέθους όταν τα bit αθροίζονται σε διάφορους συνδυασμούς.

Σχήμα 8.1  
 Σφάλματα μετατροπής  $d/a$   
 α) μηδενικού offset  
 β) συντελεστή κλίμακας  
 γ) μη γραμμικότητα  
 δ) μη μονότονης συμπεριφοράς



Θεωρητικά, κάθε βήμα από τον ένα κώδικα στον επόμενο, σε αυξήσεις LSB, θα έπρεπε να είναι ίσο με 1 LSB. Απόκλιση στο μέγεθος του βήματος από την τιμή αυτή ονομάζεται σφάλμα διαφορικής γραμμικότητας. Αν σε ορισμένες μεταβάσεις κατάστασης που έχουν ταυτόχρονη μεγαγωγή μεγάλου αριθμού bit η διαφορική γραμμικότητα είναι μεγαλύτερη από 1 LSB και έχει την κατάλληλη πολικότητα, μια αύξηση της ψηφιακής εισόδου στην πραγματικότητα θα έχει ως αποτέλεσμα μια ελάττωση της αναλογικής εξόδου. Η απόκλιση από την αναμενόμενη μονότονη απόκριση είναι γνωστή ως μη μονοτονία (σχήμα 8.1δ). Εκτός από το ότι από την φύση της είναι ανακριβής, η μη μονότονη συμπεριφορά είναι απαράδεκτη σε πολλές εφαρμογές όπως σε

οθόνες απεικόνισης, σε συστήματα ελέγχου και σε κυκλώματα μετατροπής a/d που χρησιμοποιούν DAC.

Οι μη γραμμικοί ενισχυτές και οι αντιστάσεις ανάδρασης μπορεί να εισάγουν μια μη γραμμικότητα περισσότερο συμβατικού τύπου, την ολοκληρωμένη μη γραμμικότητα. Ακόμη και αν όλες οι τιμές των bit είναι ξεχωριστά τέλεια ακριβείς, μπορεί το άθροισμά τους να μην είναι ακριβές. Σε μερικές περιπτώσεις το μεταβαλλόμενο φορτίο που εμφανίζεται από την σύνθετη αντίσταση εξόδου ενός DAC με έξοδο ρεύμα ή απολαβή, στην τάση offset του op amp εξόδου μπορεί και αυτό να εισάγει φανερά σφάλματα γραμμικότητας.

## 9. ΕΠΙΔΡΑΣΗ ΤΗΣ ΘΕΡΜΟΚΡΑΣΙΑΣ ΣΤΑ DAC

Οι ιδιότητες του κυκλώματος μετατροπής μεταβάλλονται με την θερμοκρασία. Ένα κύκλωμα μετατροπής που έχει συνολικό σφάλμα μέχρι  $+1/2$  σε  $25^{\circ}\text{C}$  και άρα έχει ακρίβεια που είναι συμβατή με την διακριτικότητά του, ίσως παρουσιάζει μεγάλα σφάλματα σε θερμοκρασίες που είναι κοντά στις ακραίες τιμές της επιτρεπόμενης περιοχής. Οι τιμές αντίστασης μεταβάλλονται με την θερμοκρασία. Οι λόγοι αντιστάσεων μεταβάλλονται, σε μικρότερο βαθμό, με την θερμοκρασία. Οι τάσεις αναφοράς και τα ρεύματα πόλωσης του op amp και η τάση offset αποκλίνουν με την θερμοκρασία. Οι αντιστάσεις και οι διαρροές των μεταγωγικών διακοπών αποκλίνουν με την θερμοκρασία. Σαν αποτέλεσμα περιμένουμε να μεταβάλλονται με την θερμοκρασία το offset, η απολαβή και τα σχετικά βάρη των bit (άρα και η μη γραμμικότητα).

Ο θερμοσιακός συντελεστής (Temperature Coefficient, TC) ή συντελεστής θερμοκρασίας, ορίζεται ότι δείχνει την μέγιστη μεταβολή μιας παραμέτρου σε δεδομένη περιοχή θερμοκρασιών. Οι συντελεστές αυτοί, όταν επαληθεύονται από τον κατασκευαστή, ελέγχονται σε δύο ή τρία (μερικές φορές περισσότερο), σημεία της περιοχής. Εκτός από την περίπτωση που μια συγκεκριμένη παράμετρος που εξαρτάται από την θερμοκρασία είναι γνωστό ότι έχει αναλογική εξάρτηση από την θερμοκρασία, η παρουσία συντελεστή θερμοκρασίας στα φύλλα προδιαγραφών δεν σημαίνει απαραίτητα ότι μπορεί να εφαρμοστεί για μικρές μεταβολές της θερμοκρασίας σε οποιοδήποτε αυθαίρετο τμήμα της περιοχής θερμοκρασιών.

Οι συντελεστές θερμοκρασίας συνήθως ορίζονται για σφάλματα offset, απολαβής και διαφορικής γραμμικότητας. Η σημασία της απόκλισης εξαρτάται και από την τιμή της και από την εφαρμογή. Για παράδειγμα, αν χρησιμοποιηθεί ένα DAC 12 bit για απεικόνιση

σε παλμογράφο, ίσως δεν έχουν σημασία μερικά bit του offset (θέση) ή της απολαβής (μέγεθος). Όμως, η υπερβολική διαφορική μη γραμμικότητα ή μη μονοτονία μπορούν να παραμορφώσουν αισθητά το σχήμα στην οθόνη.

## 10. ΠΡΟΔΙΑΓΡΑΦΕΣ ΤΩΝ DAC

Στον πίνακα 10.1 δίνεται μια περίληψη των όρων που χρησιμοποιούνται συνήθως για να χαρακτηρίσουν την απόδοση των DAC.

### Πίνακας 10.1

#### Ορισμοί σε μονάδες Μετατροπής DAC

- **Αβεβαιότητα ή Σφάλμα Κβάντισης:** Το αναλογικό συνεχές μέσο διαχωρίζεται σε  $2^n$  διακριτές περιοχές για επεξεργασίας  $n$  bit. Όλες οι αναλογικές τιμές σε μια δεδομένη περιοχή εξόδου (ενός DAC) παριστάνονται με τον ίδιο ψηφιακό κώδικα, που συνήθως καθορίζεται στην ονομαστική τιμή του μέσου της κλίμακας. Για εφαρμογές στις οποίες πρέπει να επιστρέψουμε σε συνεχές μέσο, υπάρχει μια ενδογενής αβεβαιότητα κβάντισης  $+1/2$  LSB, (λόγω περιορισμένης διακριτικότητας), εκτός από τα πραγματικά σφάλματα μετατροπής. Σε εφαρμογές όπου θέλουμε διακριτές τιμές εξόδου (π.χ. τροφοδοτικά που ελέγχονται ψηφιακά ή απολαβές που ελέγχονται ψηφιακά) τα παραπάνω δεν είναι σημαντικά.
- **Απολαβή:** Η τιμή του συντελεστή αναλογίας που δίνει τη σχέση κανονικής μετατροπής σε ένα κύκλωμα μετατροπής.
- **Απόλυτη ακρίβεια:** Η διαφορά μεταξύ της πραγματικής αναλογικής εξόδου και της εξόδου που αναμένουμε όταν στην μονάδα μετατροπής εφαρμόζεται ένας συγκεκριμένος ψηφιακός κώδικας. Οι πηγές σφαλμάτων είναι, μεταξύ άλλων, η απολαβή, η θέση του μηδενός (offset), η γραμμικότητα και ο θόρυβος. Το σφάλμα συνήθως συμπίπτει με την διακριτικότητα π.χ. μικρότερο από  $2^{-(n+1)}$  ή  $1/2$  του LSB σε πλήρη κλίμακα. Σε μερικές εφαρμογές, όμως, η ακρίβεια μπορεί να είναι πολύ καλύτερη από την διακριτικότητα. Για παράδειγμα, ένα τροφοδοτικό αναφοράς με μόνο 16 διακριτές στάθμες που έχουν επιλεγεί ψηφιακά έχει διακριτικότητα 4 bit (1/4). Η ακρίβειά του, όμως, μπορεί να είναι μέχρι το 0.01% κάθε ιδανικής τιμής. Θα πρέπει να γίνονται μετρήσεις της απόλυτης ακρίβειας σε τυποποιημένες

συνθήκες με πηγές και όργανα που διαβάζονται σύμφωνα με πρότυπο που είναι αναγνωρισμένο διεθνώς.

- **Αρχές Ρύθμισης του Μηδέν και της Απολαβής:** Η έξοδος ενός μονοπολικού DAC μπαίνει σε μηδέν Volt στην συνθήκη όπου όλα τα bit είναι σε κατάσταση OFF. Η απολαβή μπαίνει σε DA ( $1-2^{-n}$ ) με όλα τα bit σε κατάσταση ON. Το «μηδέν» ενός διπολικού DAC με δυαδικό offset (συμπλήρωμα του 2) μπαίνει σε  $-FS$  με όλα τα bit σε κατάσταση OFF. Η απολαβή μπαίνει σε  $+FS$  με όλα τα bit σε κατάσταση OFF.
- **Γραμμικότητα:** Το σφάλμα γραμμικότητας κυκλώματος μετατροπής (ονομάζεται και ολοκληρωμένη μη γραμμικότητα) σε ποσοστό (%) ή σε μέρη ανά εκατομμύριο της περιοχής πλήρους κλίμακας ή σε (υπο)πολλαπλασία του 1LSB είναι μια απόκλιση των αναλογικών τιμών, σε γραφική παράσταση της μετρούμενης σχέσης μετατροπής, από την ευθεία γραμμή. Η ευθεία μπορεί να είναι η «άριστη ευθεία» που προσδιορίζεται εμπειρικά με τροποποίηση της απολαβής και / ή του offset έτσι ώστε να ισοσταθμιστούν οι θετικές ή οι αρνητικές αποκλίσεις της πραγματική χαρακτηριστικής μεταφοράς από αυτήν την ευθεία. Μπορεί να είναι και ευθεία που διέρχεται από τα ακραία σημεία της χαρακτηριστικής μεταφοράς αφού αυτά θα έχουν ρυθμιστεί («γραμμικότητα ακραίων σημείων»). Η δεύτερη είναι και συντηρητική και ευκολότερη να μετρηθεί και είναι όμοια με το σφάλμα σχετικής ακρίβειας. Σε μια συγκεκριμένη συσκευή του εμπορίου πρέπει να διευκρινιστεί ποιος ορισμός χρησιμοποιείται. Για DAC πολλαπλασιασμού, με τον ίδιο τρόπο όπως στα κυκλώματα πολλαπλασιασμού ορίζεται το αναλογικό σφάλμα γραμμικότητας για συγκεκριμένο ψηφιακό κώδικα. Είναι η απόκλιση από την «άριστη ευθεία» της γραφικής παράστασης της αναλογικής απόκρισης εξόδου – εισόδου. Παρ' όλα αυτά, DAC πολλαπλασιασμού με συγκεκριμένη μη γραμμική συνάρτηση (π.χ. DAC συστολής με μεταβλητή απολαβή) μπορεί να έχουν ορισμένη γραμμικότητα σε τμήματα της απόκρισης. Η μη γραμμικότητα «σε βήματα» αποτελείται από αποκλίσεις μεγέθους βήματος από την ιδανική περίπτωση μέσα σε όρια χορδής που είναι μια ομάδα βημάτων με γραμμική σχέση στην συνάρτηση μεταφοράς.
- **DAC Τεσσάρων Τεταρτημόριων:** Το DAC πολλαπλασιασμού στο οποίο και το σήμα αναφοράς και ο αριθμός που παριστάνεται με την ψηφιακή είσοδο είναι μεταβλητά και μπορεί να έχουν είτε θετική είτε αρνητική

πολικότητα. Το κύκλωμα πολλαπλασιασμού τεσσάρων τεταρτημόριων πρέπει να υπακούει στους κανόνες πολλαπλασιασμού με αλγεβρικό πρόσημο.

- **DAC Πολλαπλασιασμού:** Το DAC πολλαπλασιασμού διαφέρει από το DAC σταθερής αναφοράς στο ότι έχει σχεδιαστεί για να λειτουργεί με μεταβλητά σήματα αναφοράς (ή σήματα ac). Το σήμα εξόδου ενός τέτοιου DAC είναι ανάλογο με το γινόμενο της αναλογικής τάσης εισόδου επί το κλασματικό ισοδύναμο του ψηφιακού αριθμού εισόδου. (Βλ. DAC Τεσσάρων τεταρτημόριων).
- **Διακριτικότητα:** Ένα δυαδικό κύκλωμα μετατροπής των  $n$  bit πρέπει να δίνει  $2^n$  διακριτές και διαφορετικές αναλογικές τιμές εξόδου που αντιστοιχούν σε μια ομάδα δυαδικών λέξεων των  $n$  bit. Λέμε ότι ένα κύκλωμα μετατροπής που ικανοποιεί αυτό το κριτήριο έχει διακριτικότητα  $n$  bit. Η μικρότερη μεταβολή εξόδου που μπορεί να αναλυθεί είναι  $2^{-n}$  της περιοχής πλήρους κλίμακας.
- **Διαφορική γραμμικότητα:** Δύο οποιοδήποτε γειτονικοί ψηφιακοί κώδικες θα πρέπει να καταλήγουν σε μετρούμενες τιμές εξόδου που έχουν απόσταση ακριβώς 1 LSB ( $2^{-n}$  πλήρους κλίμακας για κύκλωμα μετατροπής  $n$  bit). Οποιαδήποτε απόκλιση του μετρούμενου «βήματος» από την ιδανική διαφορά ονομάζεται διαφορική μη γραμμικότητα και εκφράζεται σε (υπο)πολλαπλάσια του 1LSB. Αρνητική διαφορική μη γραμμικότητα μεγαλύτερη από το 1LSB μπορεί να οδηγήσει σε μη μονότονη απόκριση του DAC.
- **Διέλευση:** Η όχι επιθυμητή σύζευξη σήματος σε μεταγωγικούς διακόπτες ή άλλες συσκευές που υποτίθεται ότι διακόπτουν ή παρέχουν απομόνωση. Η διέλευση προσδιορίζεται με πολλούς τρόπους με ποσοστό (%) μέρη ανά εκατομμύριο, κλάσμα του 1 LSB ή κλάσμα του 1V με συγκεκριμένη είσοδο σε συγκεκριμένη συχνότητα.
- **Διπολικό offset:** Τα περισσότερα κυκλώματα μετατροπής, αντί να παρέχουν αρνητικά ρεύματα που αντιστοιχούν σε αρνητικούς αριθμούς, χρησιμοποιούν μονοπολικό DAC. Η έξοδος του έχει offset, (μηδενισμό). Το  $\frac{1}{2}$  της περιοχής πλήρους κλίμακας (1 MSB). Για καλύτερα αποτελέσματα, η τάση ή το ρεύμα offset προέρχεται από την ίδια τροφοδοσία αναφοράς που καθορίζει την απολαβή του κυκλώματος μετατροπής. Αυτό περιορίζει και την επίδραση της αφαίρεσης στην παρέκκλιση του σημείου του μηδενός του κυκλώματος μετατροπής.

- **Ευαισθησία Τροφοδοσίας:** Η ευαισθησία κυκλώματος μετατροπής σε μεταβολές των τάσεων τροφοδοσίας σε ποσοστό της μεταβολής πλήρους κλίμακας της αναλογικής τιμής εξόδου (ή σε κλάσμα του 1 LSB) για μεταβολή 1% του dc στην τροφοδοσία, για παράδειγμα 0.05%  $\Delta v_s$ . Η ευαισθησία τροφοδοσίας μπορεί να δοθεί και σε σχέση με μια συγκεκριμένη μετατόπιση dc της τροφοδοσίας. Ένα κύκλωμα μετατροπής θεωρείται «καλό» αν η μεταβολή ανάγνωσης σε πλήρη κλίμακα δεν ξεπερνά το + ½ LSB για μεταβολή 3% στην τροφοδοσία. Για κυκλώματα μετατροπής που είναι σχεδιασμένα για λειτουργία με μπαταρία χρειάζονται ακόμη μεγαλύτερες προδιαγραφές.
- **Θερμοκρασιακός Συντελεστής Απολαβής:** Επηρεάζει από δύο παράγοντες. Σε κυκλώματα μετατροπής σταθερής αναφοράς, η πηγή αναφοράς μεταβάλλεται με την θερμοκρασία. Αυτή η διακύμανση προστίθεται στην εσωτερική ευαισθησία θερμοκρασίας, σε όλα τα DAC των μεταγωγικών διακοπών, των κυκλωμάτων αναφοράς και των αντιστάσεων περιοχής κλίμακας.
- **Θερμοκρασιακός Συντελεστής Γραμμικότητας:** Η ευαισθησία της γραμμικότητας («ολοκληρωμένης» και / ή διαφορικής γραμμικότητας), σε μια συγκεκριμένη περιοχή. Η μονότονη συμπεριφορά απαιτεί η αρνητική διαφορική μη γραμμικότητα να είναι μικρότερη από 1LSB σε οποιαδήποτε θερμοκρασία στην περιοχή που ενδιαφέρει. Ο διαφορικός θερμοκρασιακός συντελεστής μη γραμμικότητας μπορεί να εκφραστεί σαν λόγος, σαν μέγιστη μεταβολή σε μια περιοχή θερμοκρασιών και / ή σαν πρόταση ότι η συσκευή είναι μονότονη στην συγκεκριμένη περιοχή θερμοκρασιών.
- **Θερμοκρασιακός Συντελεστής Μονοπολικού Μηδενός:** Η σταθερότητα θερμοκρασίας σε ένα μονοπολικό DAC σταθερής αναφοράς επηρεάζεται κυρίως από διαρροή ρεύματος (σε DAC εξόδου ρεύματος) και από την τάση offset και από το ρεύμα πόλωσης του op amp εξόδου (σε DAC εξόδου τάσης).
- **Θερμοκρασιακός Συντελεστής offset (Μηδενισμού):** Ο συντελεστής θερμοκρασίας του σημείου όλοι οι διακόπτες του DAC σε κατάσταση OFF (αρνητική πλήρης κλίμακα) ενός διπολικού κυκλώματος μετατροπής εξαρτάται από τρεις κύριους παράγοντες από τον συντελεστή θερμοκρασίας της πηγής αναφοράς, από την σταθερότητα σε μηδενική τάση του ενισχυτή εξόδου και από την ικανότητα ανεύρεσης ίχνους

των διπολικών τρανζίστορ offset και των αντιστάσεων της κλίμακας.

- **Λιγότερο Σημαντικό Bit (LSB):** Το bit με την μικρότερη τιμή, ή βάρος. Το αναλογικό βάρος του σε σχέση με την πλήρη κλίμακα, είναι  $2^{-n}$ , όπου  $n$  ο αριθμός των δυαδικών ψηφίων. Παριστάνει την μικρότερη αναλογική μεταβολή που μπορεί να αναλυθεί από ένα κύκλωμα μετατροπής με  $n$  bit.
- **Μέγιστος θόρυβος και Θόρυβος RMS:** Ο μέγιστος θόρυβος είναι η τιμή της μεγαλύτερης αναμενόμενης απόκλισης θορύβου μέσα στο πλάτος ζώνης συχνοτήτων εξόδου του DAC. Σε θόρυβο Gauss αναμένονται κορυφές θορύβου μεγαλύτερες από τέσσερις φορές την τιμή RMS μόνο σε  $63 \times 10^{-6}$  του χρόνου. Μεγάλες εξάρσεις που έχουν μπει στην συσκευή από άλλα σημεία του συστήματος έχουν μικρή επίδραση στην τιμή RMS που μπορούν, όμως, να είναι αισθητά μεγαλύτερες σε τιμή (και επίδραση).
- **Μονοτονία:** Λέμε ότι ένα DAC είναι μονότονο αν η έξοδος είτε αυξάνει, είτε παραμένει σταθερή καθώς αυξάνει η ψηφιακή είσοδος. Το γεγονός αυτό έχει σαν αποτέλεσμα ότι η έξοδος είναι πάντοτε μονοσήμαντη συνάρτηση της εξόδου. Ο ορισμός μονότονη, (σε μια συγκεκριμένη περιοχή θερμοκρασιών) μερικές φορές αντικαθίσταται με τον ορισμό της διαφορικής μη γραμμικότητας. Όταν σε ένα DAC χρησιμοποιηθεί όχι μονότονο DAC μπορεί να έχουμε χαμένους κώδικες.
- **Περιοχή Τάσης Συμβατότητας:** Σε ένα DAC με έξοδο ρεύματος, η μέγιστη περιοχή τάσεων στον ακροδέκτη εξόδου για την οποία η συσκευή δίνει τις χαρακτηριστικές καμπύλες ρεύματος εξόδου των προδιαγραφών.
- **Περισσότερο σημαντικό Ψηφίο (MSB):** Το bit που έχει σχέση την μεγαλύτερη τιμή, ή βάρος. Το αναλογικό βάρος του, σε σχέση με την περιοχή πλήρους κλίμακας του DAC είναι  $\frac{1}{2}$ . Σε διπολικά DAC το MSB δείχνει την πολικότητα του αριθμού που παριστάνεται με τα υπόλοιπα bit.
- **Συντελεστής θερμοκρασίας (Tempco, TC) ή Θερμοκρασιακός Συντελεστής:** Η μεταβολή της παραμέτρου διά της αντίστοιχης μεταβολής θερμοκρασίας. Γενικά, η αστάθεια θερμοκρασίας εκφράζεται σε ποσοστό (%) ανά βαθμό Κελσίου, σε μέρη ανά εκατομμύριο ανά βαθμό Κελσίου, σε κλάσμα του 1 LSB ανά βαθμό Κελσίου ή σαν μεταβολή μιας παραμέτρου σε μια συγκεκριμένη περιοχή θερμοκρασιών. Συνήθως οι μετρήσεις γίνονται σε



θερμοκρασία δωματίου και στις ακραίες τιμές της συγκεκριμένης περιοχής. Οι παράμετροι που ενδιαφέρουν είναι η απολαβή, η γραμμικότητα, το offset (διπολικό) και το μηδέν. Τα τελευταία τρία εκφράζονται σε ποσοστό ή μέρη ανά εκατομμύριο της περιοχής πλήρους κλίμακας (FSR) ανά βαθμό Κελσίου.

- **Σχετική ακρίβεια:** Η απόκλιση της αναλογικής τιμής σε οποιοδήποτε κώδικα, (σχετικά με την πλήρη αναλογική περιοχή των χαρακτηριστικών καμπύλων μεταφοράς της συσκευής) από την θεωρητική της τιμή, (σε σχέση με την ίδια περιοχή) αφού γίνει η ρύθμιση της περιοχής πλήρους κλίμακας (Full Scale Range, FSR). Εκφράζεται σε ποσοστό (%) σε μέρη ανά εκατομμύριο (ppm) ή σε κλάσμα του LSB. Επειδή οι διακριτές αναλογικές τιμές που αντιστοιχούν στις ψηφιακές τιμές εισόδου βρίσκονται σε ευθεία γραμμή, ένα σφάλμα σχετικής ακρίβειας μπορεί να ερμηνευτεί σαν μέτρο μη γραμμικότητας (βλ. Γραμμικότητα).
- **Ταχύτητα Μεταβολής:** Ο περιορισμός της μέγιστης ταχύτητας μεταβολής που επιβάλλεται από ένα βασικό περιορισμό του κυκλώματος, όπως είναι το περιορισμένο ρεύμα που υπάρχει για φόρτιση πυκνωτή. Η ταχύτητα μεταβολής ενός DAC με έξοδο τάσης είναι συνήθως ίδια με την ταχύτητα μεταβολής του op amp εξόδου.
- **Χρόνος Ηρεμίας:** Ο χρόνος που χρειάζεται, μετά από μια προδιαγραμμένη μεταβολή των ψηφιακών πληροφοριών, ώστε η έξοδος ενός DAC να φθάσει και να παραμείνει μέσα σε ένα συγκεκριμένο κλάσμα (συνήθως  $+1/2$  LSB της τελικής τιμής. Οι συνηθισμένες προδιαγραμμένες μεταβολές είναι η πλήρης κλίμακα, το 1 MSB και το 1 LSB σε πρωτεύουσα μεταφορά ψηφίου, (major carry), (για παράδειγμα, από 01111111 σε 10000000). Ο χρόνος ηρεμίας των DAC με έξοδο ρεύματος είναι αρκετά μικρός. Σε ένα DAC με έξοδο τάσης το μεγαλύτερο τμήμα του χρόνου ηρεμίας οφείλεται συνήθως στον χρόνο ηρεμίας του op amp εξόδου.
- **Χρόνος μεταγωγής:** Ο χρόνος που χρειάζεται για να αλλάξει ένας διακόπτης από μια κατάσταση σε άλλη, (χρόνος καθυστέρησης συν χρόνος ανόδου από το 10 στο 90%. Δεν περιλαμβάνει τον χρόνο ηρεμίας.

## ΔΕΥΤΕΡΟ ΜΕΡΟΣ

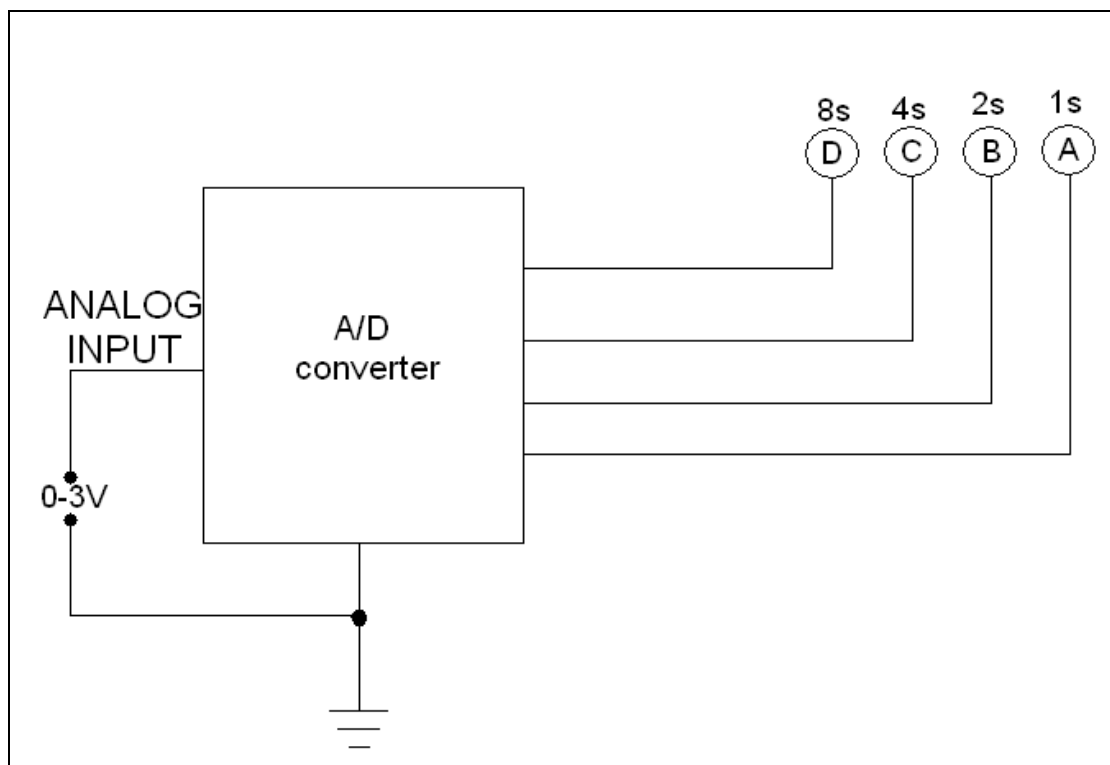
### Β. ΑΝΑΛΟΓΙΚΗ – ΨΗΦΙΑΚΗ ΜΕΤΑΤΡΟΠΗ

#### 1. ΕΙΣΑΓΩΓΗ

Ένας μετατροπέας αναλογικού σε ψηφιακό είναι ένας ειδικός τύπος κωδικοποιητή. Ένα βασικό μπλοκ διάγραμμα ενός μετατροπέα A/D φαίνεται στο σχήμα (1.1).

Σχήμα 1.1

Block διάγραμμα ενός A/D μετατροπέα.



Η είσοδος είναι μια μεταβλητή τάση από 0 έως 3V. Η έξοδος του μετατροπέα A/D είναι σε δυαδικό σύστημα. Ο A/D μετατροπέας μεταφράζει την αναλογική τάση σε δυαδικό αριθμό 4-bit. Όπως και με άλλους κωδικοποιητές είναι απαραίτητο να καθορίσουμε τις αναμενόμενες εισόδους και εξόδους. Ο πίνακας (1.1) είναι ο πίνακας αληθείας και δείχνει πως θα δουλέψει ο A/D μετατροπέας. Η γραμμή 1 του πίνακα δείχνει ότι έχουμε 0V στην είσοδο του μετατροπέα και η έξοδος είναι 0000. Η γραμμή 2 δείχνει στην είσοδο 0.2V και η έξοδος είναι 0001. Παρατηρούμε ότι κάθε αύξηση τάσης κατά 0.2V αυξάνει τη δυαδική μέτρηση κατά 1.

Τέλος η γραμμή 16 δείχνει ότι όταν στην είσοδο έχουμε μέγιστη τάση 3V η έξοδος είναι 1111.

Πίνακας 1.1

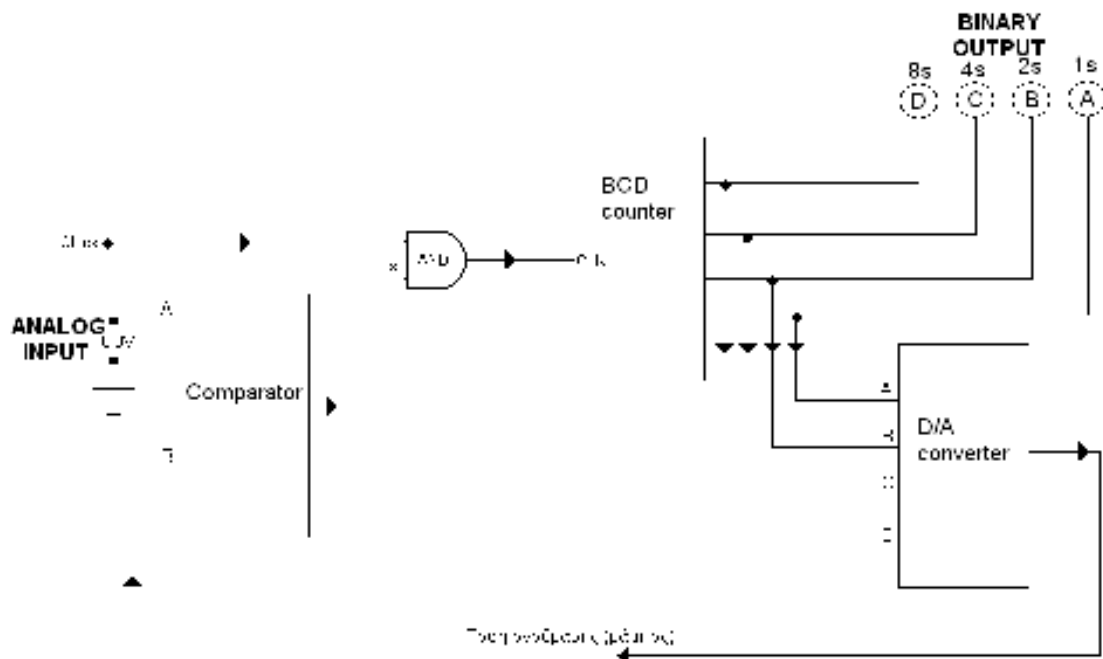
Πίνακας αληθείας για μετατροπή A/D

	Analog Input (Volts)	Binary Output			
		8s D	4s C	2s B	1s A
Σειρά 1	0	0	0	0	0
Σειρά 2	0.2	0	0	0	1
Σειρά 3	0.4	0	0	1	0
Σειρά 4	0.6	0	0	1	1
Σειρά 5	0.8	0	1	0	0
Σειρά 6	1.0	0	1	0	1
Σειρά 7	1.2	0	1	1	0
Σειρά 8	1.4	0	1	1	1
Σειρά 9	1.6	1	0	0	0
Σειρά 10	1.8	1	0	0	1
Σειρά 11	2.0	1	0	1	0
Σειρά 12	2.2	1	0	1	1
Σειρά 13	2.4	1	1	0	0
Σειρά 14	2.6	1	1	0	1
Σειρά 15	2.8	1	1	1	0
Σειρά 16	3.0	1	1	1	1

Παρατηρούμε ότι ο πίνακας αληθείας (1.1) είναι αντίστροφος με τον πίνακα (4.1) του μετατροπέα D/A. Οι είσοδοι και οι έξοδοι έχουν αναστραφεί. Ο πίνακας αληθείας του μετατροπέα A/D φαίνεται απλός. Τα ηλεκτρονικά κυκλώματα όμως, τα οποία αντιστοιχούν στον πίνακα αληθείας είναι πιο πολύπλοκα. Ένας τύπος μετατροπέα A/D είναι σχεδιασμένος στο σχήμα (1.2). Ένας μετατροπέας A/D περιέχει έναν συγκριτή τάσης, μια πύλη AND, έναν μετρητή BCD και έναν μετατροπέα D/A. Όλα τα τμήματα του μετατροπέα A/D είναι γνωστά εκτός από το συγκριτή.

Σχήμα 1.2

Block διάγραμμα ενός μετρητή τύπου ramp A/D μετατροπέα.



Η αναλογική τάση τροφοδοτείται στα αριστερά στο σχήμα (1.2). Ο συγκριτής ελέγχει την τάση που έρχεται από τον μετατροπέα D/A. Εάν η αναλογική τάση εισόδου στην A είναι μεγαλύτερη από την τάση στην είσοδο B του συγκριτή, το clock επιτρέπεται να αυξήσει την μέτρηση του BCD μετρητή. Η μέτρηση αυξάνεται μέχρι η τάση ανάδρασης από τον μετατροπέα D/A να γίνει μεγαλύτερη από την τάση της αναλογικής εισόδου. Σ' αυτό το σημείο ο συγκριτής εμποδίζει τον μετρητή από το να κάνει μεγαλύτερη μέτρηση. Υποθέτουμε ότι η είσοδος της αναλογικής τάσης είναι 2V. Σύμφωνα με τον πίνακα 1.1 ο δυαδικός μετρητής αυξάνει τη μέτρηση του σε 1010 πριν σταματήσει. Ο μετρητής μηδενίζεται σε δυαδικό 0000 και αρχίζει ξανά να μετράει.

Περισσότερες λεπτομέρειες για τον A/D μετατροπέα δίνονται στο σχήμα (1.2). Ας υποθέσουμε ότι υπάρχει λογικό 1 στο σημείο X της εξόδου του συγκριτή. Ο BCD μετρητής ξεκινά από το δυαδικό 0000. Υπάρχουν 0.55V στην αναλογική είσοδο. Το λογικό 1 στο σημείο X ενεργοποιεί την πύλη AND και ο πρώτος παλμός από το clock εμφανίζεται στην είσοδο του CLK του BCD μετρητή. Ο μετρητής δείχνει την μέτρηση 0001. Το 0001 απεικονίζεται στους

ενδείκτες δεξιά στο σχήμα (1.2). Το 0001 τροφοδοτείται στον D/A μετατροπέα.

Ακολουθώντας τον πίνακα 4.1 ο δυαδικός αριθμός 0001 παράγει 0.2V στην έξοδο του D/A μετατροπέα. Τα 0.2V τροφοδοτούνται πίσω στην είσοδο B του συγκριτή. Ο συγκριτής ελέγχει τις εισόδους του. Η A είσοδος είναι υψηλότερη σε δυναμικό (0.55V μεγαλύτερο από 0.2V) και ο συγκριτής τοποθετεί την έξοδο σε λογικό 1. Το 1 ενεργοποιεί την πύλη AND η οποία αφήνει τον επόμενο παλμό να περάσει από τον μετρητή. Ο μετρητής αυξάνει την μέτρηση του κατά 1. Η μέτρηση τώρα είναι 0010. Το 0010 τροφοδοτείται πίσω στον μετατροπέα D/A.

Ακολουθώντας τον πίνακα 4.1 η είσοδος 0010 παράγει 0.4V στην έξοδο. Τα 0.4V τροφοδοτούνται πίσω στην είσοδο B του συγκριτή. Ο συγκριτής ελέγχει ξανά την είσοδο B με την είσοδο A. Η είσοδος A συνεχίζει να είναι μεγαλύτερη (0.55V μεγαλύτερο από τα 0.4V). Ο συγκριτής τοποθετεί την έξοδό του σε λογικό 1. Η πύλη AND ενεργοποιείται και αφήνει τον επόμενο παλμό χρονισμού να φθάσει στον μετρητή. Ο μετρητής αυξάνει τη μέτρησή του σε δυαδικό 0011. Το 0011 τροφοδοτείται πίσω στον D/A μετατροπέα.

Σύμφωνα με τον πίνακα 4.1 η 0011 είσοδος παράγει 0.6V τάση εξόδου. Τα 0.6V τροφοδοτούνται πίσω στην B είσοδο του συγκριτή. Ο συγκριτής ελέγχει την είσοδο A με την είσοδο B. Για πρώτη φορά η είσοδος B είναι μεγαλύτερη από την είσοδο A. Ο συγκριτής τοποθετεί την έξοδό του στο λογικό 0. Το λογικό 0 απενεργοποιεί την πύλη AND. Κανένας παλμός χρονισμού δεν μπορεί να φθάσει στο μετρητή. Ο μετρητής σταμάτησε στο δυαδικό 0011. Ο δυαδικός 0011 πρέπει να ισούται 0.55V. Μια ματιά στη γραμμή<sup>4</sup> του πίνακα 1.1 δείχνει ότι 0.6V δίνουν ένδειξη του δυαδικού 0011. Ο μετατροπέας αυτός A/D έχει εργαστεί σύμφωνα με τον πίνακα αληθείας. Εάν η είσοδος αναλογικής τάσης είναι 1.2V ο δυαδικός αριθμός στην έξοδο θα είναι 0110 σύμφωνα με τον πίνακα 1.1. Ο μετρητής θα πρέπει να μετρήσει από το δυαδικό 0000 έως το 0110 πριν τον σταματήσει ο συγκριτής. Εάν η αναλογική τάση εισόδου ήταν 2.8V η δυαδική έξοδος θα γινόταν 1110 και ο μετρητής θα έπρεπε να μετρήσει από το δυαδικό 0000 έως το 1110 πριν τον σταματήσει ο συγκριτής. Παρατηρούμε ότι παίρνει αρκετό χρόνο για τη μετατροπή της αναλογικής τάσης σε δυαδική έξοδο.

Όμως στις περισσότερες περιπτώσεις ο παλμός τρέχει αρκετά γρήγορα και έτσι αυτός ο χρόνος δεν είναι πρόβλημα.

Αυτός ο κλιμακωτός μετατροπέας A/D είναι αρκετά σύνθετος και χρειάζεται έναν μετατροπέα D/A για να λειτουργήσει. Η έκφραση «κλιμακωτός» στο όνομα αυτού του μετατροπέα

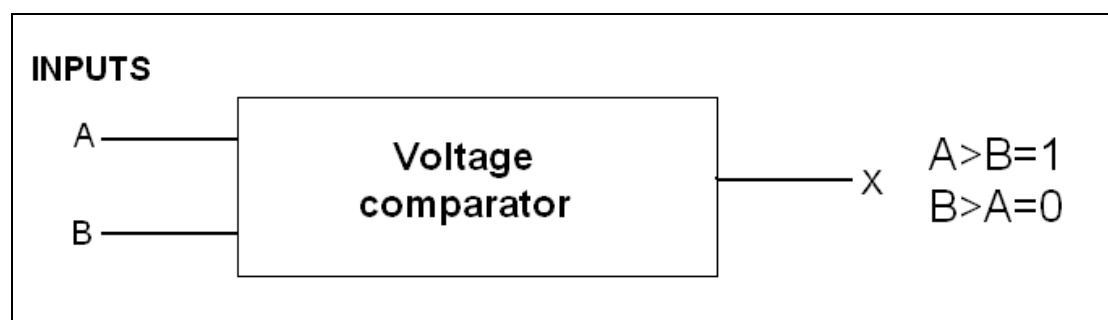
αναφέρεται στη διαδοχικά αυξανόμενη τάση από το μετατροπέα D/A η οποία τροφοδοτείται πίσω στο συγκριτή. Εάν σχεδιάζαμε μια γραφική παράσταση της τάσης η οποία τροφοδοτείται πίσω στην είσοδο B του συγκριτή, θα εμφανιζόταν μια κλιμακωτή ή πριονωτή κυματομορφή.

## 2. ΣΥΓΚΡΙΤΗΣ ΤΑΣΗΣ

Στον A/D μετατροπέα είδαμε ότι χρησιμοποιούμε έναν συγκριτή. Ο συγκριτής συγκρίνει δύο τάσεις και μας αναφέρει ποια είναι η μεγαλύτερη από τις δύο. Το σχήμα 2.1 είναι ένα βασικό μπλοκ διάγραμμα ενός συγκριτή.

Σχήμα 2.1

Block διάγραμμα ενός συγκριτή τάσης



Εάν η τάση στην είσοδο A είναι μεγαλύτερη από την τάση στην είσοδο B ο συγκριτής δίνει λογικό 1 στην έξοδο. Εάν η τάση στην είσοδο B είναι μεγαλύτερη από της εισόδου A η έξοδος είναι ένα λογικό μηδέν. Αυτό γράφεται  $A > B = 1$  και  $B > A = 0$ . Το κεντρικό τμήμα ενός συγκριτή είναι ένας op amp. Το σχήμα 2.2. (α) δείχνει ένα κύκλωμα συγκριτή. Παρατηρούμε ότι η είσοδος A έχει τροφοδοσία 1.5V και η είσοδος B έχει τροφοδοσία 0V. Η έξοδος του βολτόμετρου δείχνει 3.5V ή λογικό 1.

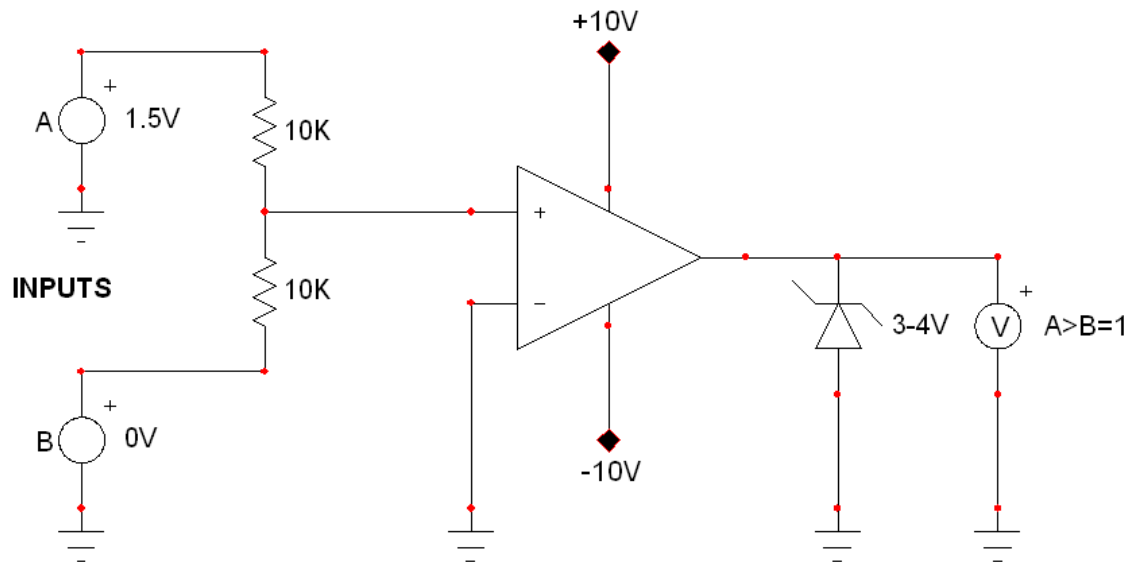
Το σχήμα 2.2 (β) δείχνει ότι η τάση της εισόδου B έχει αυξηθεί σε 2V. Η είσοδος A παραμένει στα 1.5V και έτσι η είσοδος B είναι μεγαλύτερη από την A. Η έξοδος του κυκλώματος του συγκριτή είναι περίπου 0V (πρακτικά η τάση είναι περίπου -0.6V) ή λογικό 0.

## Σχήμα 2.2

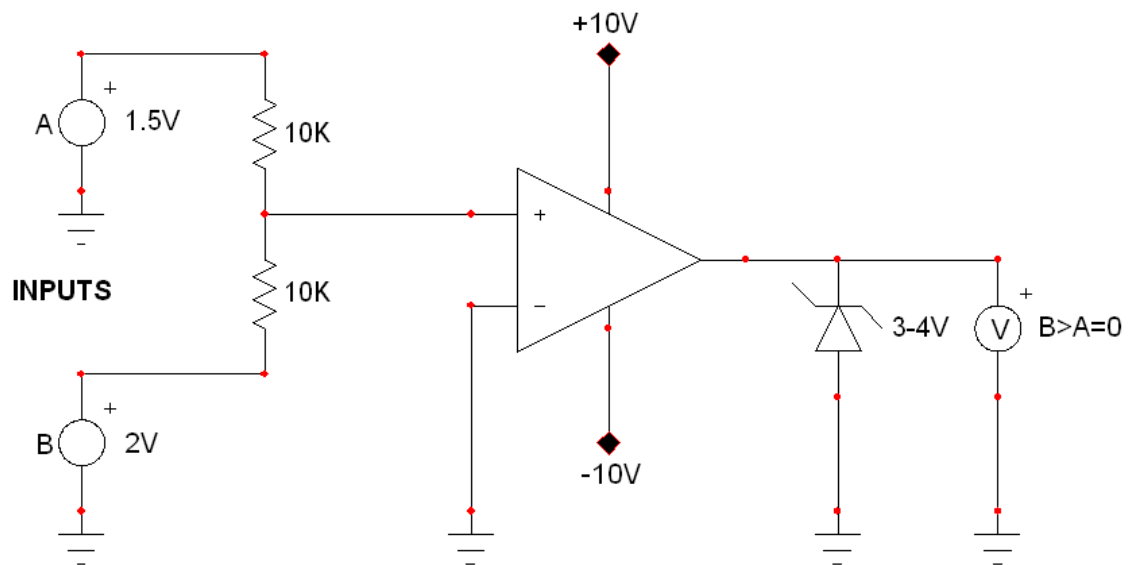
Κύκλωμα συγκριτή τάσης:

α) Με μεγαλύτερη τάση στην είσοδο A

β) Με μεγαλύτερη τάση στην είσοδο B.



**(a)**



**(β)**

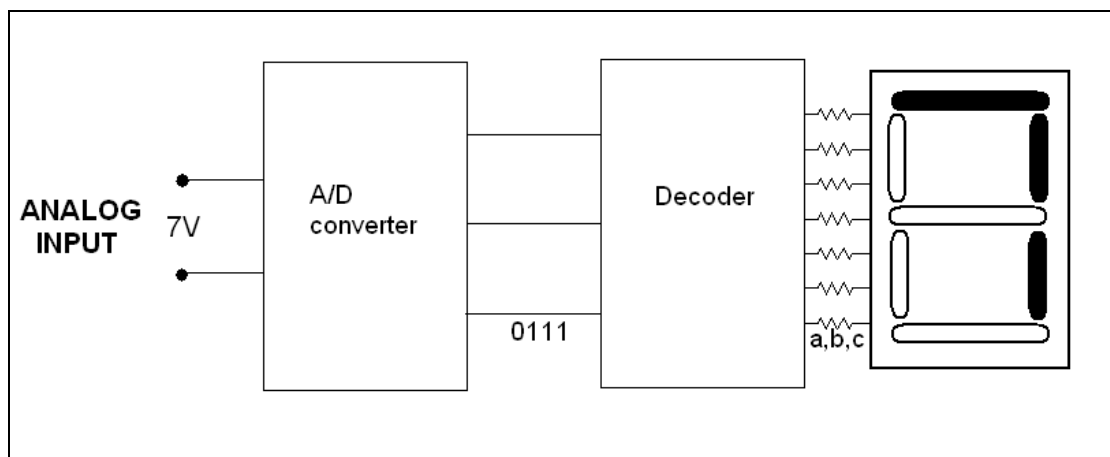
Ο συγκριτής στο μετατροπέα A/D στο σχήμα (2.2) δουλεύει ακριβώς όπως αυτή η μονάδα. Η δίοδος zener στο συγκριτή του σχήματος 2.2 υπάρχει για να συγκρατεί την τάση εξόδου θα μεταβάλλονταν μεταξύ +9 και -9V. Οι τάσεις +3.5 και 0V είναι περισσότερο συμβατές με τα TTL ICs που έχουμε χρησιμοποιήσει.

### 3. ΕΝΑ ΨΗΦΙΑΚΟ ΒΟΛΤΟΜΕΤΡΟ

Μια χρήση του μετατροπέα A/D είναι στο ψηφιακό βολτόμετρο. Μέχρι τώρα έχουμε χρησιμοποιήσει όλα τα απαραίτητα υποσυστήματα για την κατασκευή ενός συστήματος ψηφιακού βολτόμετρου. Ένα μπλοκ διάγραμμα ενός απλού ψηφιακού βολτόμετρου φαίνεται στο παρακάτω σχήμα 3.1.

Σχήμα 3.1

Block διάγραμμα ενός ψηφιακού βολτόμετρου.



Ο μετατροπέας A/D μετατρέπει την αναλογική τάση σε δυαδική μορφή. Το δυαδικό στέλνεται στον αποκωδικοποιητή όπου εκεί μετατρέπεται σε κώδικα επτά τομέων. Ο ενδείκτης εμφανίζει την τάση σε δεκαδικούς αριθμούς. Με τροφοδοσία 7V στην είσοδο του μετατροπέα A/D στην έξοδο έχουμε δυαδικό 0111 όπως φαίνεται στο σχήμα. Ο αποκωδικοποιητής ενεργοποιεί τις γραμμές a έως c ενδείκτη επτά τομέων και οι τομείς a έως c ανάβουν στον ψηφιακό ενδείκτη. Αυτό διαβάζεται στον ενδείκτη ως δεκαδικό 7. Παρατηρούμε ότι ο μετατροπέας A/D είναι επίσης ένας αποκωδικοποιητής ο οποίος αποκωδικοποιεί μια αναλογική είσοδο σε δυαδικό έξοδο.



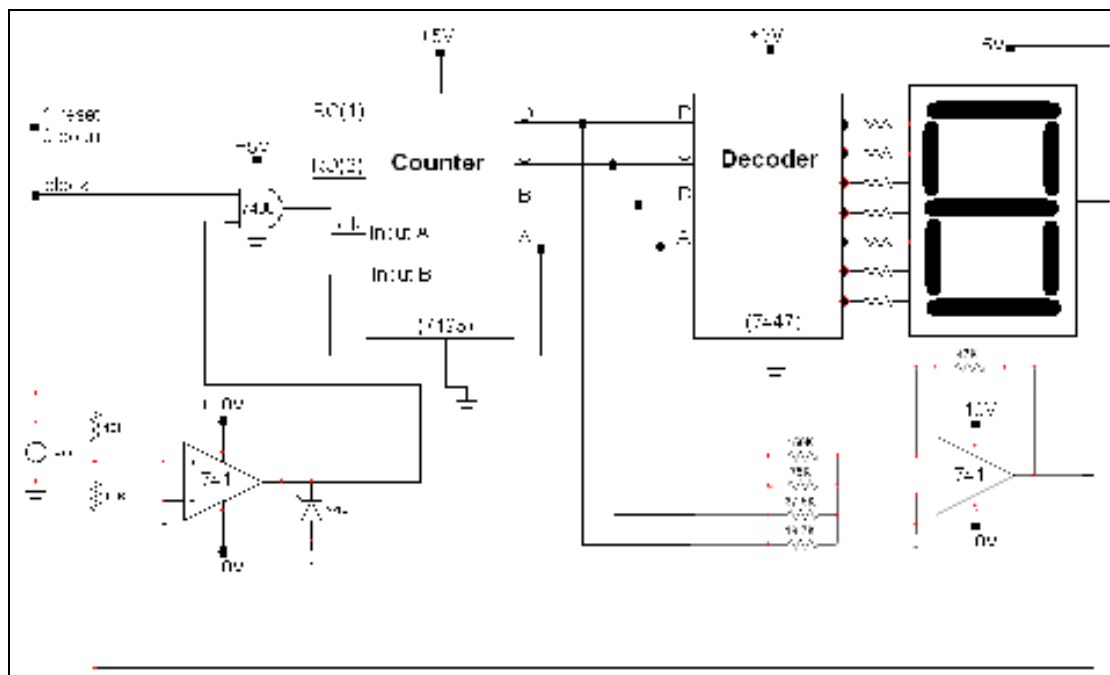
Ένα διάγραμμα συνδέσεων ενός ψηφιακού βολτόμετρου φαίνεται στο σχήμα 3.2.

Παρατηρούμε τον συγκριτή τάσης, την πύλη AND, τον μετρητή, τον αποκωδικοποιητή, τον ενδείκτη επτά τομέων και τον μετατροπέα D/A. Αρκετές τάσεις τροφοδοσίας χρειάζονται για την λειτουργία αυτού του κυκλώματος. Μια διπλή τροφοδοσία + ή -10V χρησιμοποιείται για τον 741 op amp. Μια τροφοδοσία 5V χρησιμοποιείται για τα 7408, 7493 και 7447 TTL ICs και για τον ενδείκτη επτά τομέων. Μια μεταβλητή τάση τροφοδοσίας από 0 έως 10V χρειάζεται για την αναλογική τάση εισόδου.

Ας υποθέσουμε ότι έχουμε τάση 2V στην αναλογική είσοδο του ψηφιακού βολτόμετρου του σχήματος 3.2. Μηδενίζουμε τον μετρητή στο 0000. Ο συγκριτής ελέγχει τις εισόδους A και B. Η είσοδος A είναι μεγαλύτερη της B ( $A=2\text{ Volt}$ ,  $B=0\text{ Volt}$ ) και η έξοδος του συγκριτή δίνει λογικό 1. Αυτό το 1 ενεργοποιεί την πύλη AND. Ο παλμός χρονισμού περνάει μέσω της πύλης AND στο μετρητή και προκαλεί αύξησή του κατά μία μέτρηση (0001). Το 0001 τροφοδοτείται στον αποκωδικοποιητή. Ο αποκωδικοποιητής ενεργοποιεί τις γραμμές b και c στον ενδείκτη επτά τομέων.

Σχήμα 3.2

Διάγραμμα συνδέσεων ενός ψηφιακού βολτομέτρου.



Τα τμήματα αυτά b και c ανάβουν στον ενδείκτη δίνοντας το δεκαδικό 1. Το 0001 επίσης τροφοδοτείται στον μετατροπέα D/A. Περίπου 3.2 Volt από τον μετρητή τροφοδοτούνται μέσω της αντίστασης 150KΩ στην είσοδο του op amp. Η απολαβή τάσης του op amp είναι:

$$A_v = R_f / R_{in} = 47000 / 150000 = 0.31$$

Η απολαβή είναι 0.31. Η απολαβή τάσης επί την τάση εισόδου δίνει την τάση εξόδου:

$$V_o = A_v \times V_{in} = 0.31 \times 3.2 = 1 \text{ Volt}$$

Η τάση εξόδου του μετατροπέα D/A είναι -1 Volt. Το 1 Volt είναι η ανάδραση στο συγκριτή.

Τώρα με 2 Volt τροφοδοσία στην είσοδο ο συγκριτής ελέγχει το A με το B. Η είσοδος A είναι μεγαλύτερη. Ο συγκριτής τροφοδοτεί ένα λογικό 1 στην πύλη AND. Από την πύλη AND περνάει ο δεύτερος παλμός χρονισμού στον μετρητή. Ο μετρητής βρίσκεται στο 0010. Το 0010 αποκωδικοποιείται και εμφανίζεται σαν δεκαδικό 2 στον ενδείκτη επτά τομέων. Το 0010 επίσης τροφοδοτείται στον μετατροπέα D/A. Ο μετατροπέας D/A δίνει έξοδο περίπου 2 Volt η οποία τροφοδοτείται πίσω στην είσοδο B του συγκριτή.

Ο ενδείκτης τώρα δείχνει 2. Τα 2 Volt τροφοδοτούνται ακόμη στην είσοδο A του συγκριτή. Ο συγκριτής ελέγχει την A και B είσοδο και βρίσκει την B ελάχιστα μεγαλύτερη. Η έξοδος X του συγκριτή πηγαίνει στο λογικό 0. Η πύλη AND είναι απενεργοποιημένη. Κανένας παλμός χρονισμού δεν φτάνει στον μετρητή. Η μέτρηση έχει σταματήσει στο 2 στον ενδείκτη επτά τομέων. Αυτή είναι η τάση που τροφοδοτείται στην αναλογική είσοδο.

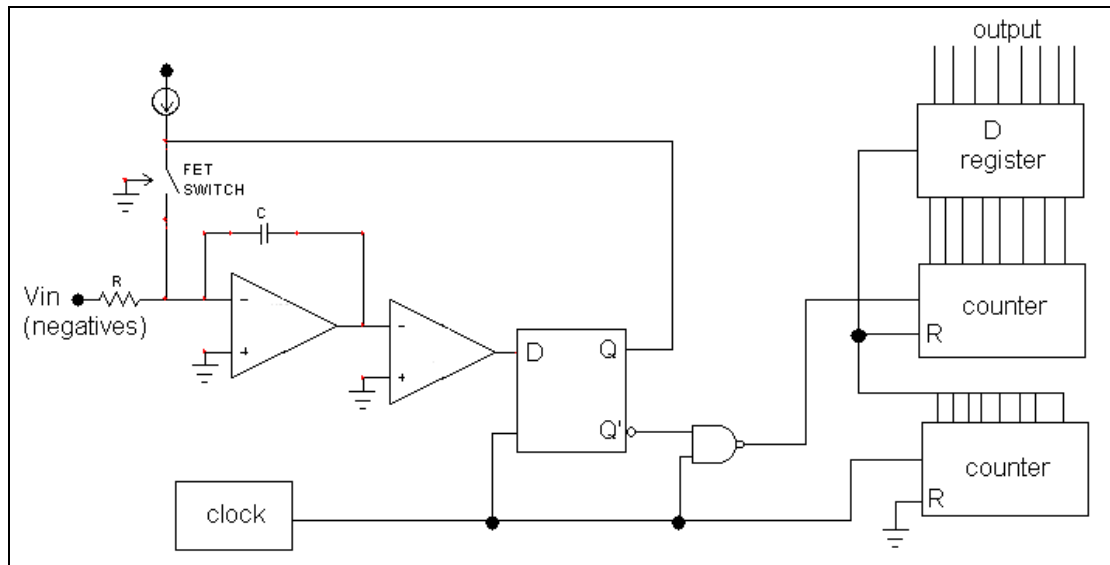
Το ψηφιακό βολτόμετρο του σχ. 3.2 είναι ένα πειραματικό κύκλωμα αλλά περιέχεται γιατί περιγράφει πως λειτουργεί ένα ψηφιακό βολτόμετρο. Δείχνει πως τα SSI και τα MSI IC's μπορούν να χρησιμοποιηθούν για να κάνουν πιο σύνθετες λειτουργίες.

#### 4. ΜΕΤΑΤΡΟΠΗ ΔΕΛΤΑ – ΣΙΓΜΑ

Υπάρχουν αρκετές μέθοδοι μετατροπής A/D οι οποίες σχετίζονται την απαλοιφή του (μέσου όρου) ρεύματος του σήματος εισόδου με μια διακοπτόμενη εσωτερική πηγή του ρεύματος ή της φόρτισης. Το παρακάτω σχήμα 4.1 δείχνει ένα λειτουργικό διάγραμμα ενός δέλτα – σίγμα μετατροπέα.

Σχήμα 4.1

Λειτουργικό διάγραμμα ενός δέλτα – σίγμα μετατροπέα A/D.



Η τάση εισόδου οδηγεί έναν ολοκληρωτή του οποίου η έξοδος συγκρίνεται με κάθε καθορισμένη τάση, όπως και με την γείωση. Ανάλογα με την έξοδο της συγκριτικής μονάδας, οι παλμοί του ρεύματος καθορισμένου μήκους (π.χ. καθορισμένες αυξήσεις του φορτίου) διακόπτονται μέσα στην ένωση άθροισης ή στην γείωση για κάθε μετάπτωση χρονισμού, με το αποτέλεσμα του διατηρημένου μηδενικού μέσου ρεύματος μέσα στην ένωση άθροισης. Αυτό είναι το ισορροπημένο σχέδιο. Ένας μετρητής διατηρεί ίχνος του αριθμού των παλμών φόρτισης που μετάγεται μέσα στην ένωση άθροισης για έναν δοσμένο αριθμό παλμών χρονισμού, έστω 4096. Αυτή η μέτρηση είναι ανάλογη με την μέση στάθμη εισόδου κατά την διάρκεια των 4096 παλμών χρονισμού, π.χ. είναι η έξοδος.

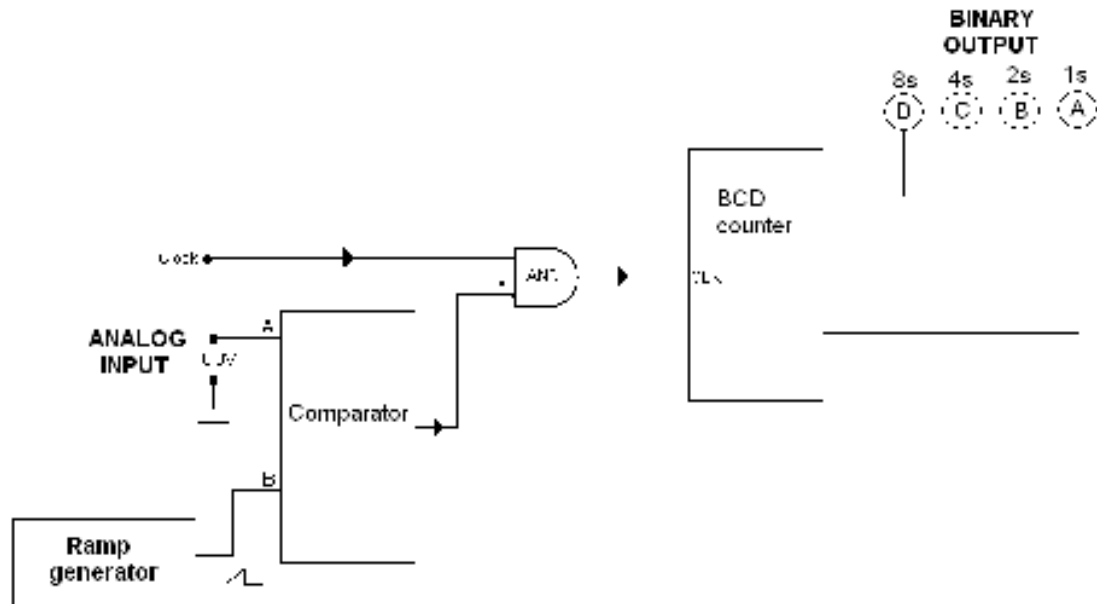
Οι μετατροπείς δέλτα – σίγμα μπορούν επίσης να κατασκευαστούν με τους παλμούς ρεύματος που παράγονται με μια αντίσταση από μια σταθερή πρότυπη τάση, εφόσον η ένωση άθροισης είναι μία φανταστική γείωση. Σ' αυτήν την περίπτωση πρέπει να εξασφαλίσουμε ότι η αντίσταση του ανοίγματος είναι μικρή σε σύγκριση με την αντίσταση σε σειρά, έτσι που η διαφορά της  $R_{on}$  να μην προκαλεί ολισθήσεις.

## 5. ΜΕΤΑΤΡΟΠΕΑΣ A/D ΜΕ ΓΕΝΝΗΤΡΙΑ ΡΑΜΠΑΣ

Ένας κλιμακωτός μετατροπέας A/D φαίνεται στο παρακάτω σχήμα 5.1.

Σχήμα 5.1

Block διάγραμμα ενός μετατροπέα A/D τύπου ramp.

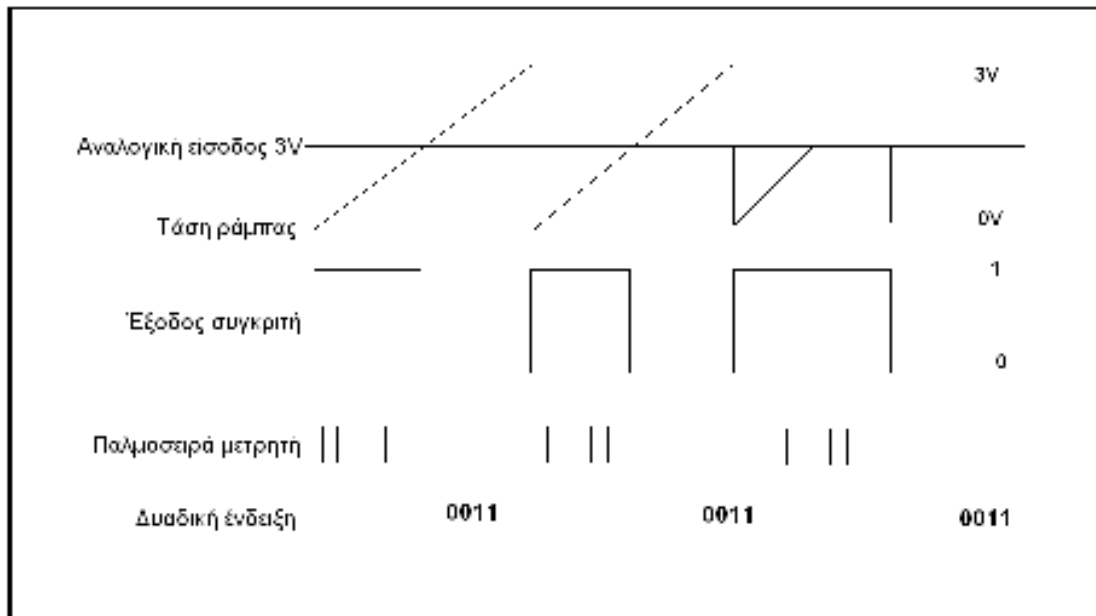


Αυτός ο μετατροπέας δουλεύει παρόμοια με το μετρητή-κλιμακωτό μετατροπέα A/D του σχήματος 1.2. Η γεννήτρια ράμπας στα αριστερά (ramp generator) του σχήματος 5.1 είναι το μόνο καινούργιο υποσύστημα. Η γεννήτρια ράμπας παράγει μια πριονωτή κυματομορφή η οποία φαίνεται στο σχήμα 5.2.

Ας υποθέσουμε ότι τροφοδοτούνται 3Volt στην αναλογική είσοδο τάσης του μετατροπέα A/D του σχ. 5.1. Αυτή η κατάσταση διαγράφεται στο σχήμα 5.2. Η τάση ράμπας αρχίζει να αυξάνεται αλλά είναι ακόμη χαμηλότερη από την είσοδο A του συγκριτή. Η έξοδος του συγκριτή είναι σε ένα λογικό 1. Αυτό το 1 ενεργοποιεί την πύλη AND έτσι ώστε να περάσει ένας παλμός χρονισμού. Το διάγραμμα στο σχ. 5.2 δείχνει τρεις παλμούς χρονισμού να περνούν την πύλη AND, πριν η τάση ράμπας αυξηθεί και γίνει μεγαλύτερη της τάσης εισόδου. Στο σημείο 0 Volt του σχήματος 5.2 η έξοδος του συγκριτή πηγαίνει στο λογικό 0 και η πύλη AND απενεργοποιείται. Ο μετρητής σταματά στο δυαδικό 0011 το οποίο σημαίνει ότι τροφοδοτούνται 3V στην είσοδο.

Σχήμα 5.2

Κυματομορφή μετατροπέα A/D τύπου ramp με 3 Volt είσοδο.



## 6. ΜΕΤΑΤΡΟΠΕΑΣ A/D ΔΙΑΔΟΧΙΚΩΝ ΠΡΟΣΕΓΓΙΣΕΩΝ

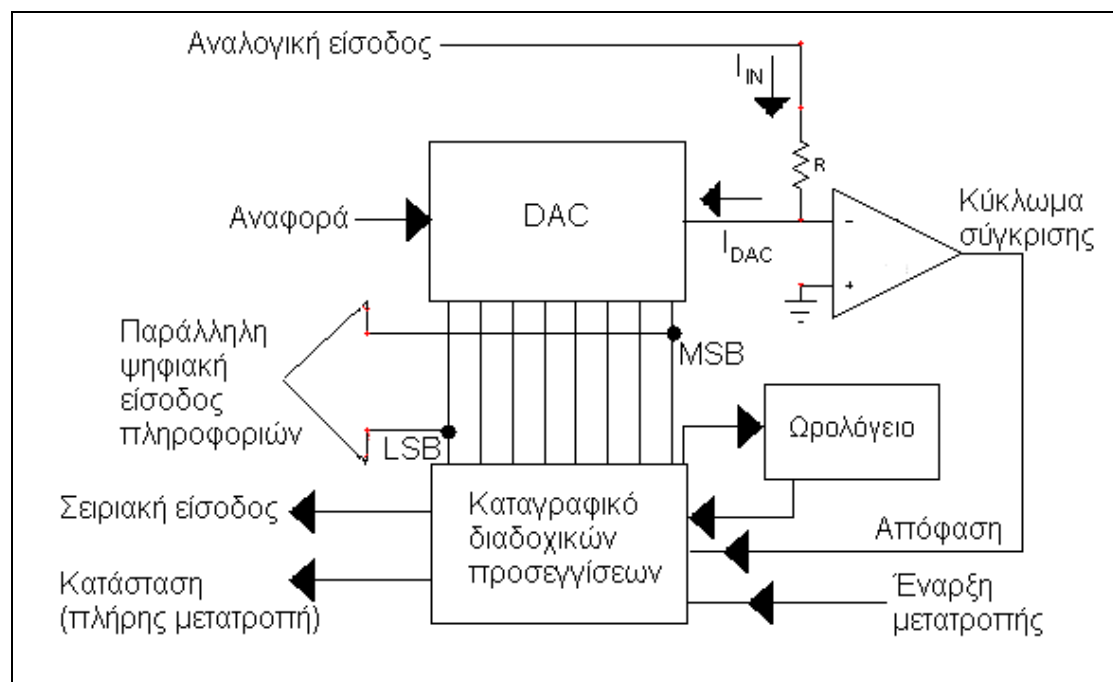
Υπάρχουν πολλοί και διαφορετικοί τρόποι εκτέλεσης αναλογικής σε ψηφιακής μετατροπής. Η τεχνική των διαδοχικών προσεγγίσεων είναι δημοφιλής επειδή μπορεί να συνδυάσει χρήσιμες διακρικότητες, μέχρι και πέρα από 12bit, με αρκετά σύντομο χρόνο μετατροπής (μικρότερο από 12μsec για μετατροπή 12bit). Ένα ακόμη πλεονέκτημα είναι ότι ο χρόνος μετατροπής είναι σταθερός και ανεξάρτητος από την τιμή εισόδου, πράγμα που επιτρέπει την αποτελεσματική ενδιάμεση σύνδεση με μικροεπεξεργαστές. Τα κύρια μειονεκτήματα της είναι ότι είναι επιδεικτική σε μεταβολές της εισόδου κατά την διάρκεια της μετατροπής (συμπεριλαμβανομένου του θορύβου και μεγαλύτερο κόστος ανά bit από τις τεχνικές ολοκλήρωσης).

Οι διαδοχικές προσεγγίσεις είναι παρόμοιες με το ζύγισμα βάρους με έναν ζυγό ακριβείας, χρησιμοποιώντας βάρη που είναι γνωστά με ακρίβεια των οποίων οι τιμές σχηματίζουν μία δυαδική πρόοδο (ή πρόοδο BCD). Κάθε βάρος προστίθεται με την σειρά του, αρχίζοντας με τον βαρύτερο. Αν γυρίσει τον ζυγό απομακρύνεται, αλλιώς παραμένει. Ύστερα έχουν δοκιμασθεί όλα τα βάρη, το άθροισμα αυτών που παραμένουν στο ζυγό είναι μια ακριβής παράσταση του άγνωστου βάρους. Αν ο ζυγός πολωθεί με  $\frac{1}{2}$  LSB (δηλαδή η πρώτη μετάβαση κατάστασης

πραγματοποιείται σε  $+1/2$  LSB αντί σε μηδέν) τότε το άθροισμα των βαρών που παραμένουν στον ζυγό βρίσκεται μέσα σε  $+1/2$  LSB της σωστής τιμής.

Ένα κύκλωμα μετατροπής διαδοχικών προσεγγίσεων αποτελείται από ένα DAC, από ένα κύκλωμα σύγκρισης τάσης ή ρεύματος, από ένα ρολόι από έναν καταγραφέα μετατόπισης, από λογική ελέγχου και από έναν καταγραφέα εξόδου σχήμα 6.1. Η βασική είσοδος είναι μια γραμμή αρχής μετατροπής. Επειδή οι πληροφορίες εξόδου είναι χωρίς αξία μέχρι να συμπληρωθεί η μετατροπή, μια γραμμή κατάστασης μετατροπής (status) (ή τέλους μετατροπής (End-of-conversion EOC) ή πλήρους μετατροπής (Conversion Complete CC) ή κατάληψης (BUSY) σηματοδοτεί ότι το κύκλωμα μετατροπής είναι κατειλημμένο για όσο χρόνο διαρκεί η μετατροπή.

Σχήμα 6.1  
Διάγραμμα block ADC διαδοχικών προσεγγίσεων.



## 7. ΧΡΟΝΟΣ ΜΕΤΑΤΡΟΠΗΣ & ΤΑΧΥΤΗΤΑ ΔΕΙΓΜΑΤΟΛΗΨΙΑΣ

Αν το σήμα εισόδου σε έναν ADC μεταβάλλεται κατά την διάρκεια της διαδικασίας μετατροπής, υπάρχει μια αβεβαιότητα για την τιμή της αναλογικής εισόδου σε μια συγκεκριμένη χρονική στιγμή την αρχή της μετατροπής. Ειδικότερα, αν μεταβάλλεται η είσοδος ενός κυκλώματος μετατροπής με διαδοχικές προσεγγίσεις, η ψηφιακή έξοδος μπορεί να πάρει οποιαδήποτε τιμή στην περιοχή μέσα στην οποία μεταβλήθηκε η αναλογική είσοδος. Για να είναι αυτή η χρονική αβεβαιότητα μικρότερη από +1 LSB, η μέγιστη ταχύτητα μεταβολής του σήματος πρέπει να είναι μικρότερη από 1 LSB σε κάθε χρονικό διάστημα μετατροπής.

Η μέγιστη ταχύτητα μεταβολής μιας ημιτονοειδούς είναι  $2\pi fV_m$ , όπου  $f$  είναι μια δεδομένη συχνότητα και  $V_m$  είναι η μέγιστη τιμή της ημιτονοειδούς κυματομορφής (σχήμα 7.1a). Αν είναι το χρονικό διάστημα μετατροπής τότε θα είναι:

$$2\pi fV_m \leq 2^{-n} \cdot 2V_m / \tau_c \quad (7.1)$$

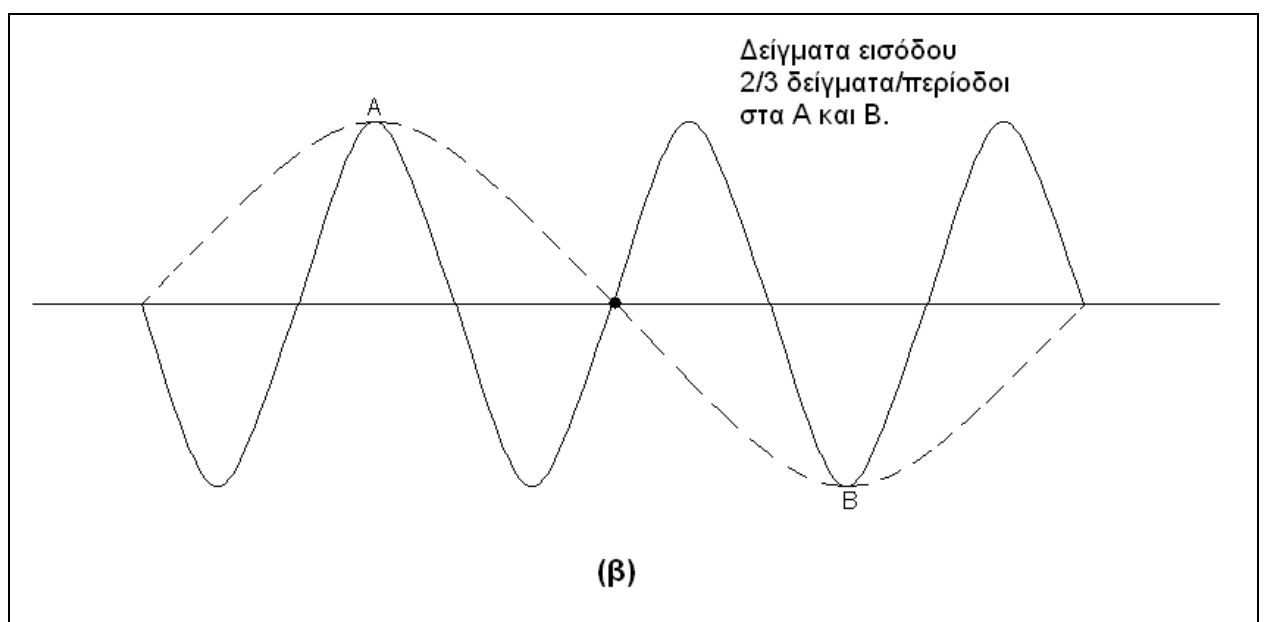
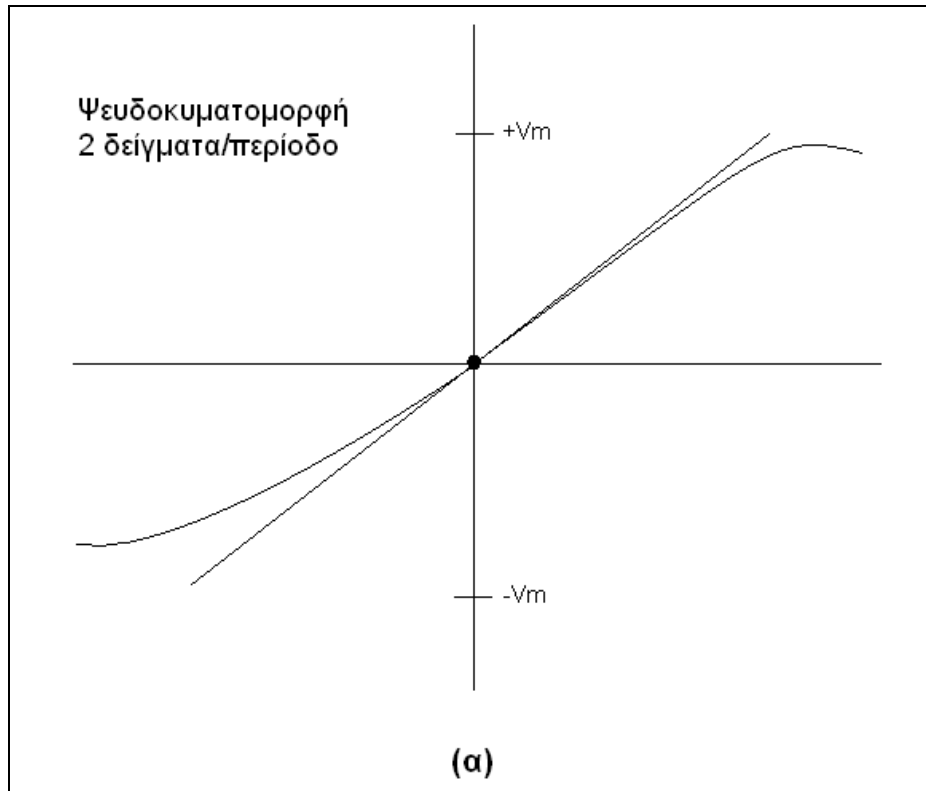
Έτσι θα είναι:

$$F = 2^{-n} \pi / \tau_c \quad (7.2)$$

Τελικά η συχνότητα  $f$  είναι μια απaráδεκτα μικρή συχνότητα. Αν θα μπορούσαμε να πάρουμε με ακρίβεια δείγματα της τάσης εισόδου και να τα διατηρήσουμε μέχρι την ακριβή στιγμή που θέλουμε και αν η μετατροπή θα γινόταν για όσο χρόνο αυτή η τιμή εισόδου ήταν σε αναμονή (hold) δε θα υπήρχε χρονική αβεβαιότητα, ανεξάρτητα από το πόσο χρόνο θα χρειαζόταν η μετατροπή.

Σχήμα 7.1

- α. Σχέση μεταξύ χρόνου μετατροπής και συχνότητας ημιτονοειδούς κυματομορφής για συγκεκριμένη διακριτικότητα  
β. Τροποποίηση που οφείλεται σε ανεπαρκή ταχύτητα δειγματοληψίας.





Ένα κύκλωμα δειγματοληψίας – αναμονής (σχήμα 7.2) περιέχει έναν πυκνωτή, έναν μεταγωγό διακόπτη, μια ενδιάμεση μονάδα εισόδου και μια ενδιάμεση μονάδα εξόδου. Για ταχύτητα και ακρίβεια κατά τη διάρκεια της ιχνηθέτησης, γίνεται συνδεσμολογία είτε κυκλώματος RC καθυστέρησης είτε κυκλώματος ολοκλήρωσης, που συνδέονται σε βρόχο ανάδρασης. Κατά την διάρκεια της δειγματοληψίας (ή ιχνηθέτησης) ο βρόχος προσπαθεί να ακολουθήσει το σήμα εισόδου, φορτίζοντας τον πυκνωτή όσο ταχύτερα μπορεί. Κατά τη διάρκεια της αναμονής, ο διακόπτης είναι ανοικτός και το φορτίο παραμένει στον πυκνωτή εκτός από τις διαρροές που προκαλούν μια αργή «πτώση». Δύο κρίσιμες δυναμικές παράμετροι είναι ο χρόνος πρόσκτησης όταν κλείνει ο διακόπτης και ο χρόνος ανοίγματος, όταν ανοίγει ο διακόπτης.

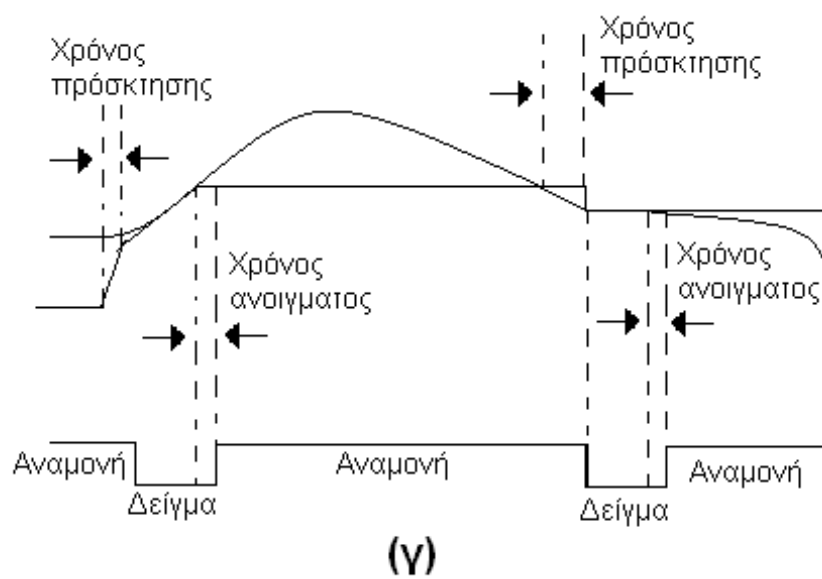
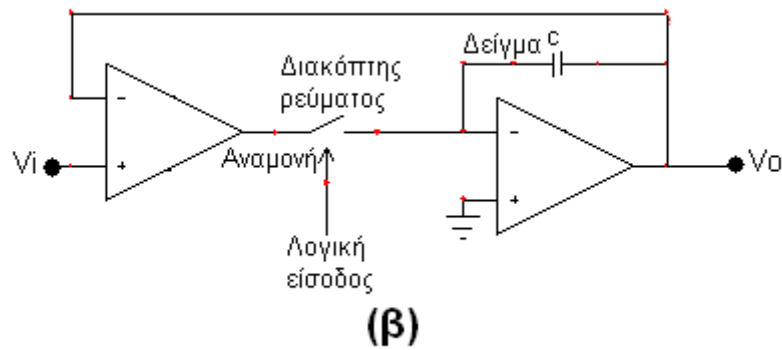
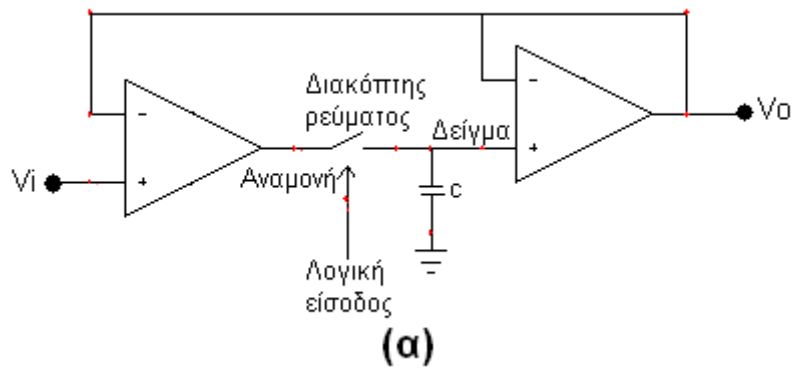
Ο χρόνος πρόσκτησης (σχήμα 7.2 c) είναι ο χρόνος που χρειάζεται για να αλλάξει η τάση του πυκνωτή (από την τιμή που ήταν σε αναμονή στην τιμή του τελευταίου σήματος) μέχρι ένα απαιτούμενο κλάσμα της πλήρους κλίμακας.

Ο χρόνος ανοίγματος είναι το χρονικό διάστημα μεταξύ της εφαρμογής της εντολής αναμονής και του πραγματικού ανοίγματος του διακόπτη. Αποτελείται από μια καθυστέρηση (που εξαρτάται από την λογική και από την μεταγωγική συσκευή, συνήθως είναι 50 nsec) και από μία αβεβαιότητα που οφείλεται στα jitter, και που για συσκευές γενικής χρήσης είναι συνήθως 5nsec.

Όταν σε μια εφαρμογή όπου είναι κρίσιμος ο χρονισμός χρησιμοποιείται κύκλωμα δειγματοληψίας – αναμονής, μπορεί να δοθεί νωρίτερα η χρονική στιγμή της εντολής αναμονής για να αντισταθμιστεί η γνωστή συνιστώσα της καθυστέρησης ανοίγματος. Όμως το jitter είναι εκείνο που επιβάλλει τον μεγαλύτερο περιορισμό στην ακρίβεια χρονισμού. Όταν χρησιμοποιείται κύκλωμα δειγματοληψίας – αναμονής με ADC, η χρονική αβεβαιότητα που οφείλεται στον χρόνο μετατροπής ελαττώνεται κατά τον λόγο του χρόνου μετατροπής προς το jitter ανοίγματος.

Με άλλα λόγια η αβεβαιότητα  $t_a$  αντικαθιστά την καθυστέρηση μετατροπής  $t_c$  στην (7.2).

Σχήμα 7.2  
 Κύκλωμα δειγματοληψίας – αναμονής  
 α. Ακόλουθος  
 β. Κύκλωμα ολοκλήρωσης  
 γ. Σφάλματα χρονισμού



Αν ληφθεί δείγμα σήματος με μικρή ταχύτητα και ανακατασκευαστεί αργότερα, ίσως εμφανιστεί παραμόρφωση λόγω τροποποίησης. Αυτή είναι η δημιουργία σημάτων σε άλλες συχνότητες που έχουν την ίδια μορφή δειγματοληψίας σχήμα 7.1 β.

Για να αποφύγουμε την τροποποίηση η ταχύτητα δειγματοληψίας πρέπει να είναι μεγαλύτερη από τουλάχιστον το διπλάσιο της μεγαλύτερης συχνότητας που μας ενδιαφέρει. Επιπλέον, όλες οι μεγαλύτερες συχνότητες πρέπει να φιλτραριστούν πριν από την δειγματοληψία. Αυτό, με μεγάλη απλούστευση είναι συνέπεια του θεωρήματος δειγματοληψίας.

## 8. ΣΧΕΣΗ ΜΕΤΑΤΡΟΠΗΣ ΚΑΙ ΣΦΑΛΜΑΤΑ ΣΤΑ ADC

Ανάλογα με ότι συμβαίνει στα DAC θα πρέπει να γνωρίζουμε δύο πράγματα προκειμένου να καθορίσουμε τι σημαίνει ο κώδικας εξόδου ενός ADC: τον κώδικα που χρησιμοποιείται και την σχέση μετατροπής. Γενικά, στα ADC και στα DAC συναντούμε τους ίδιους κώδικες. Επειδή θέλουμε να πάρουμε  $2^n$  κώδικες που να παριστάνουν την αναλογική περιοχή, πρέπει να κβαντίσουμε το αναλογικό συνεχές μέσο, δηλαδή να το διαχωρίσουμε σε  $2^n$  περιοχές, ή κβάντα το καθένα από τα οποία ορίζεται να παριστάνει μια ομάδα από αναλογικές τιμές. Όλες οι αναλογικές τιμές μέσα σε μια δεδομένη περιοχή παριστάνονται με τον ίδιο ψηφιακό κώδικα, που γενικά αντιστοιχεί στην τιμή της ονομαστικής τιμής στο μέσο της περιοχής. Αυτές οι τιμές του μέσου της περιοχής αντιστοιχούν στα ύψη των ράβδων της σχέσης μετατροπής του DAC. Κατά συνέπεια στην απόφαση να χρησιμοποιήσουμε ένα DAC υπάρχει συμφωνία να ανεχθούμε μια εσωτερική αβεβαιότητα κβάντισης ίση με  $+1/2$  LSB. Αυτή προστίθεται στα σφάλματα που συναντούμε όταν κάνουμε την μετατροπή. Ο μόνος σίγουρος τρόπος να ελαττώσουμε αυτήν την αβεβαιότητα κβάντισης είναι να αυξήσουμε τον αριθμό των bit.

Είναι ευκολότερο να καθορίσουμε την θέση της μετάβασης από τον ένα κώδικα στον επόμενο από το να καθορίσουμε την τιμή του μέσου της περιοχής. Έτσι, τα σφάλματα και οι ρυθμίσεις ενός DAC ορίζονται και μετρούνται σαν συνάρτηση των αναλογικών τιμών στις οποίες γίνονται οι μεταβάσεις σε σχέση με τις ιδανικές τιμές μετάβασης.

Όπως συμβαίνει στα DAC έτσι και ένα ADC έχει ένα σφάλμα offset: η πρώτη μετάβαση ίσως δεν συμβαίνει ακριβώς σε  $1/2$  LSB. Επιπλέον υπάρχουν ένα σφάλμα συντελεστή κλίμακας (απολαβής) [η διαφορά μεταξύ των τιμών στις οποίες συμβαίνουν η πρώτη

μετάβαση κατάστασης και η τελευταία μετάβαση δεν είναι ίση με FS (1-2 LSB)] και ένα σφάλμα γραμμικότητας (οι διαφορές μεταξύ τιμών μετάβασης δεν είναι όλες ίσες ή δεν μεταβάλλονται ομοιόμορφα). Αν η διαφορική γραμμικότητα είναι αρκετά μεγάλη, υπάρχει η πιθανότητα να χαθούν ένας ή περισσότεροι κώδικες, (το αντίστοιχο της μη μονότονης μετατροπής D/A).

Οι διαφορές μεταξύ των διαφορετικών τρόπων μετατροπής A/D είναι βασικότερες από τις διαφορές μεταξύ των DAC. Έτσι, μπορούμε να βρούμε ποιοτικές αποκλίσεις στην σχέση μετατροπής μεταξύ των διαφόρων τύπων ADC. Για παράδειγμα, οι τύποι διαδοχικών προσεγγίσεων και οι τύποι παράλληλης σύγκρισης γενικά δεν έχουν τρόπο σηματοδότησης υπέρβασης της περιοχής. Εξ άλλου, δεν μεταγόνται και δίνουν κώδικες που αν δεν ερμηνευθούν σωστά, μπορεί να θεωρηθούν λάθος σε συνθήκες υπέρβασης περιοχής. Οι τύποι που χρησιμοποιούν μετρητές, κυρίως τα κυκλώματα μετατροπής με ολοκλήρωση, μπορούν να μεταγόνται. Μπορούν, ακόμη, να σηματοδοτούν την υπέρβαση περιοχής με την εμφάνιση μεταφερόμενου ψηφίου.

Τα κυκλώματα μετατροπής με ολοκλήρωση δεν έχουν πρόβλημα διαφορικής γραμμικότητας, επειδή δεν χρησιμοποιούν DAC ή μεγάλο αριθμό εξαρτημάτων ακριβείας. Οι σχέσεις διαφοράς αυτών των εξαρτημάτων προκαλούν μια διαφορική μη γραμμικότητα. Έτσι, τα κυκλώματα μετατροπής με ολοκλήρωση, γενικά, δεν έχουν χαμένους κώδικες.

## 9. ΜΗ ΜΟΝΟΤΟΝΑ DAC ΚΑΙ ΧΑΜΕΝΟΙ ΚΩΔΙΚΕΣ ΣΕ ADC

Στο σχήμα 9.1 οι οριζόντιες ράβδοι παριστάνουν τις τιμές από μέτρηση της εξόδου του DAC που αντιστοιχούν σε έξι γειτονικούς κώδικες. Το DAC είναι μη γραμμικό, στο ότι το επόμενο LSB (010) είναι μεγαλύτερο κατά  $1 \frac{1}{2}$  LSB. Έτσι, τα πέντε κβάντα, ή βήματα, δεν είναι όλα ίσα με 1LSB. Το κβάντο 2 είναι  $2 \frac{1}{2}$  και το κβάντο 4 είναι  $-1/2$  LSB. Το σφάλμα διαφορικής γραμμικότητας, δηλαδή η διαφορά μεταξύ του πραγματικού πλάτους του κβάντου και του ιδανικού 1 LSB, είναι  $+1 \frac{1}{2}$  LSB για το κβάντο 2 και  $-1 \frac{1}{2}$  LSB για το κβάντο 4.

Σε ένα κύκλωμα μετατροπής με διαδοχικές προσεγγίσεις, οι συνδυασμοί των bit δοκιμάζονται στην σειρά, με αρχή το MSB. Στο σχήμα, αν το αναλογικό σήμα είναι μεγαλύτερο από 100 και 011, αλλά μικρότερο από 101, τότε δοκιμάζεται το 100. Θα είναι αποδεκτό γιατί είναι μικρότερο από την αναλογική είσοδο. Όταν στο 100 προστεθεί το επόμενο bit, το 010, το αποτέλεσμα θα είναι πάρα πολύ μεγάλο. Το 010 θα απορριφθεί. Τότε προστίθεται το

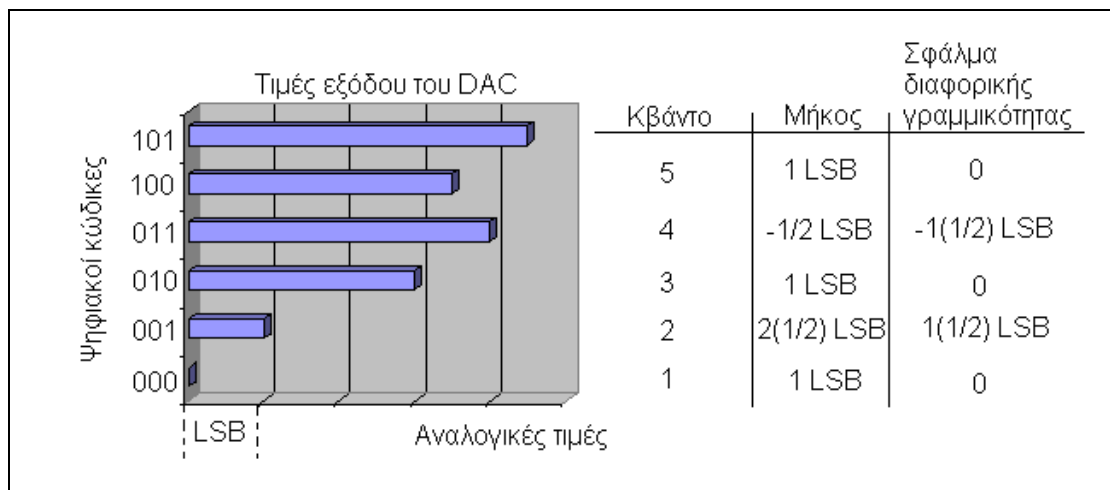
LSB 001, και δοκιμάζεται το 101. Είναι πάρα πολύ μεγάλο, και το 001 απορρίπτεται. Η τελική απάντηση είναι 100.

Αν το αναλογικό σήμα είναι μεταξύ 100 και 011, θα γίνει δεκτό το 100, επειδή είναι μικρότερο από την αναλογική είσοδο. Και πάλι, το επόμενο bit που θα δοκιμαστεί θα είναι το 010, που προστίθεται στο 100. Η τελική απάντηση θα είναι, με τον ίδιο τρόπο όπως προηγούμενα, 100.

Αν το αναλογικό σήμα έχει τιμή μεταξύ 100 και 010, όταν γίνει δοκιμή θα απορριφθεί το 100, επειδή είναι πάρα πολύ μεγάλο. Όταν δοκιμαστεί το 010, θα γίνει αποδεκτό, επειδή είναι μικρότερο από το αναλογικό σήμα. Στην συνέχεια στο 010 προστίθεται το 001. Επειδή ο συνδυασμός είναι μεγαλύτερος από το αναλογικό σήμα, θα απορριφθεί. Η απάντηση θα είναι 010.

Σχήμα 9.1

Ρόλος μη μονότονου DAC στην παραγωγή χαμένων κωδικών σε ADC.



## 10. ΠΡΟΔΙΑΓΡΑΦΕΣ ΤΩΝ ΚΥΚΛΩΜΑΤΩΝ ΜΕΤΑΤΡΟΠΗΣ A/D

Στον πίνακα 10.1 δίνεται μια περίληψη των όρων που χρησιμοποιούνται συνήθως για να χαρακτηρίσουν την απόδοση των κυκλωμάτων μετατροπής A/D.

Πίνακας 10.1

Ορισμοί σε μονάδες μετατροπής ADC

- Απόλυτη ακρίβεια: Το σφάλμα ενός ADC σε συγκεκριμένο κώδικα εξόδου είναι η διαφορά μεταξύ των θεωρητικής και

πραγματικής αναλογικών τάσεων εισόδου που χρειάζονται για να δημιουργηθεί ο κώδικας αυτός. Επειδή ο κώδικας μπορεί να παραχθεί από οποιαδήποτε αναλογική τάση σε μια περιορισμένη ζώνη η «είσοδος που χρειάζεται για να παραχθεί ο κώδικας αυτός» ορίζεται σαν το μέσο της ζώνης εισόδων που δίνουν τον κώδικα.

Το απόλυτο σφάλμα αποτελείται από το σφάλμα απολαβής, από το σφάλμα μηδενισμού και από την μη γραμμικότητα μαζί με τον θόρυβο. Θα πρέπει να γίνουν μετρήσεις απόλυτης ακρίβειας με μια ομάδα τυποποιημένων συνθηκών με πηγές και όργανα που ανιχνεύονται σύμφωνα με το διεθνώς αποδεκτό πρότυπο.

- Σχετική ακρίβεια: Το σφάλμα σχετικής ακρίβειας που εκφράζεται σε ποσοστό (%) σε μέρη ανά εκατομμύριο (ppm) ή σε κλάσμα του 1 LSB είναι η απόκλιση της αναλογικής τιμής οποιουδήποτε κώδικας (σε σχέση με την πλήρη αναλογική περιοχή της χαρακτηριστικής μεταφοράς της συσκευής) από την θεωρητική τιμή (σε σχέση με την ίδια περιοχή) αφού έχει ρυθμιστεί η περιοχή πλήρους κλίμακας (FSR). Επειδή τα διάκριτα σημεία της θεωρητικής χαρακτηριστικής μεταφοράς βρίσκονται σε ευθεία γραμμή, η απόκλιση αυτή μπορεί να ερμηνευθεί και σαν μέτρο της μη γραμμικότητας (πίνακας γραμμικότητας 10.). Τα «διάκριτα σημεία» μιας χαρακτηριστικής καμπύλης μεταφοράς A/D είναι τα μέσα των ζωνών κβάντισης κάθε κώδικας.
- Χρόνος μετατροπής: Ο χρόνος που χρειάζεται από ένα ADC για μια πλήρη μέτρηση. Συνήθως προεκτείνεται κατά το χρονικό διάστημα από την εφαρμογή της εντολής μετατροπής μέχρι την επιστροφή της γραμμής «status» σε κατάσταση «ΕΤΟΙΜΟΤΗΤΑ» αφού θα έχουν κλειδωθεί όλα τα bit.
- Κύκλωμα μετατροπής διπλής κλίσης: Ένα ADC ολοκλήρωσης στο οποίο το άγνωστο σήμα μετατρέπεται σε ένα ανάλογο χρονικό διάστημα και ύστερα μετρείται ψηφιακά. Αυτό πραγματοποιείται με ολοκλήρωση του αγνώστου για έναν προκαθορισμένο χρόνο. Κατόπιν, στο κύκλωμα ολοκλήρωσης μετάγεται μια είσοδος αναφοράς με αντίθετη πολικότητα, η οποία ολοκληρώνει «προς τα πίσω» από την τιμή που καθορίζεται από τον αγνώστο μέχρι να φθάσουμε στο σημείο εκκίνησης. Ο χρόνος της δεύτερης ολοκλήρωσης είναι ανάλογος με την μέση τιμή του αγνώστου σήματος για την προκαθορισμένη περίοδο ολοκλήρωσης.
- Απολαβή: Η τιμή του συντελεστή αναλογίας που δίνει τη σχέση κανονικής μετατροπής σε ένα κύκλωμα μετατροπής.

- **Θερμοκρασιακός συντελεστής:** Η μεταβολή της παραμέτρου δια της αντίστοιχης μεταβολής θερμοκρασίας. Γενικά η αστάθεια θερμοκρασίας εκφράζεται σε ποσοστό (%) ανά βαθμό Κελσίου, σε μέρη ανά εκατομμύριο ανά βαθμό Κελσίου, σε κλάσμα του 1 LSB ανά βαθμό Κελσίου ή σαν μεταβολή μιας παραμέτρου σε μια συγκεκριμένη περιοχή θερμοκρασιών. Συνήθως οι μετρήσεις γίνονται σε θερμοκρασία δωματίου και στις ακραίες τιμές της συγκεκριμένης περιοχής. Οι παράμετροι που ενδιαφέρουν είναι η απολαβή, η γραμμικότητα, το offset (διπολικό) και το μηδέν. Τα τελευταία τρία εκφράζονται σε ποσοστό ή μέρη ανά εκατομμύριο της περιοχής πλήρους κλίμακας (FSR) ανά βαθμό Κελσίου.
- **Λιγότερο σημαντικό ψηφίο:** Το bit με την μικρότερη τιμή, ή βάρος. Το αναλογικό βάρος του σε σχέση με την πλήρη κλίμακα είναι  $2^{-n}$  όπου  $n$  ο αριθμός των δυαδικών ψηφίων. Παριστάνει την μικρότερη αναλογική μεταβολή που μπορεί να αναλυθεί από ένα κύκλωμα μετατροπής με  $n$  bit.
- **Γραμμικότητα:** Το σφάλμα γραμμικότητας κυκλώματος μετατροπής (ονομάζεται και ολοκληρωμένη μη γραμμικότητα) σε ποσοστό (%) ή σε μέρη ανά εκατομμύριο της περιοχής πλήρους κλίμακας ή σε (υπο)πολλαπλασία του 1 LSB είναι μια απόκλιση των αναλογικών τιμών, σε γραφική παράσταση της μετρούμενης σχέσης μετατροπής, από την ευθεία γραμμή. Η ευθεία μπορεί να είναι η «άριστη ευθεία» που προσδιορίζεται εμπειρικά με τροποποίηση της απολαβής και/ ή του offset έτσι ώστε να ισοσταθμίσουν οι θετικές ή οι αρνητικές αποκλίσεις της πραγματικής χαρακτηριστικής μεταφοράς από αυτήν την ευθεία. Μπορεί να είναι και ευθεία που διέρχεται από τα ακραία σημεία της χαρακτηριστικής μεταφοράς αφού αυτά θα έχουν ρυθμιστεί («γραμμικότητα ακραίων σημείων»). Η δεύτερη είναι και συντηρητική και ευκολότερη να μετρηθεί και είναι όμοια με το σφάλμα σχετικής ακρίβειας. Σε μια συγκεκριμένη συσκευή του εμπορίου πρέπει να διευκρινιστεί ποιος ορισμός χρησιμοποιείται. Για DAC πολλαπλασιασμού, με τον ίδιο τρόπο όπως στα κυκλώματα πολλαπλασιασμού ορίζεται το αναλογικό σφάλμα γραμμικότητας για συγκεκριμένο ψηφιακό κώδικα. Είναι η απόκλιση από την «άριστη ευθεία» της γραφικής παράστασης της αναλογικής απόκρισης εξόδου –εισόδου. Παρ' όλα αυτά, DAC πολλαπλασιασμού με συγκεκριμένη μη γραμμική συνάρτηση (π.χ. DAC συστολής με μεταβλητή απολαβή) μπορεί να έχουν ορισμένη γραμμικότητα σε τμήματα της απόκρισης. Η μη γραμμικότητα «σε βήματα» αποτελείται από αποκλίσεις μεγέθους βήματος από την ιδανική περίπτωση μέσα

σε όρια χορδής, που είναι μια ομάδα βημάτων με γραμμική σχέση στην συνάρτηση μεταφοράς.

- Διαφορική γραμμικότητα: Δύο οποιοδήποτε γειτονικοί ψηφιακοί κώδικες θα πρέπει να καταλήγουν σε μετρούμενες τιμές εξόδου που έχουν απόσταση ακριβώς 1 LSB ( $2^{-n}$  πλήρους κλίμακας για κύκλωμα μετατροπής  $n$  bit). Οποιαδήποτε απόκλιση του μετρούμενου «βήματος» από την ιδανική διαφορά ονομάζεται διαφορική μη γραμμικότητα και εκφράζεται σε (υπο)πολλαπλάσια του 1 LSB. Αρνητική διαφορική μη γραμμικότητα μεγαλύτερη από το 1 LSB μπορεί να οδηγήσει σε μη μονότονη απόκριση του DAC.
- Θερμοκρασιακός Συντελεστής Γραμμικότητας: Η ευαισθησία της γραμμικότητας («ολοκληρωμένης» και / ή διαφορικής γραμμικότητας) σε μια συγκεκριμένη περιοχή. Η μονότονη συμπεριφορά απαιτεί η αρνητική διαφορική μη γραμμικότητα να είναι μικρότερη από 1 LSB σε οποιαδήποτε θερμοκρασία στην περιοχή που ενδιαφέρει. Ο διαφορικός θερμοκρασιακός συντελεστής μη γραμμικότητας μπορεί να εκφραστεί σαν λόγος, σαν μέγιστη μεταβολή σε μια περιοχή θερμοκρασιών και / ή σαν πρόταση ότι η συσκευή είναι μονότονη στην συγκεκριμένη περιοχή θερμοκρασιών.
- Θερμοκρασιακός Συντελεστής Offset (Μηδενισμού): Ο συντελεστής θερμοκρασίας του σημείου όλοι οι μεταγωγικοί διακόπτες του DAC σε κατάσταση OFF (αρνητική πλήρης κλίμακα), ενός διπολικού κυκλώματος μετατροπής με διαδοχικές προσεγγίσεις εξαρτάται από τον συντελεστή θερμοκρασίας της πηγής αναφοράς, από την σταθερότητα της ενδιάμεσης μονάδας εισόδου και από το κύκλωμα σύγκρισης και από την ικανότητα ανεύρεσης ίχνους των αντιστάσεων διπολικού offset και των αντιστάσεων απολαβής.
- Ευαισθησία Τροφοδοσίας: Η ευαισθησία κυκλώματος μετατροπής σε μεταβολές των τάσεων τροφοδοσίας σε ποσοστό της μεταβολής πλήρους κλίμακας της αναλογικής τιμής εξόδου (ή σε κλάσμα του 1 LSB) για μεταβολή 1% του dc στην τροφοδοσία, για παράδειγμα  $0.05 \Delta v_s$ . Η ευαισθησία τροφοδοσίας μπορεί να δοθεί και σε σχέση με μια συγκεκριμένη μετατόπιση dc της τροφοδοσίας. Ένα κύκλωμα μετατροπής θεωρείται «καλό» αν η μεταβολή ανάγνωσης σε πλήρη κλίμακα δεν ξεπερνά το  $+1/2$  LSB για μεταβολή 3% στην τροφοδοσία. Για κυκλώματα μετατροπής που είναι σχεδιασμένα για λειτουργία με μπαταρία χρειάζονται ακόμη μεγαλύτερες προδιαγραφές.



- Κύκλωμα μετατροπής τετραπλής κλίσης ADC ολοκλήρωσης που περνά από δύο κύκλους μετατροπής διπλής κλίσης, μια φορά με είσοδο μηδέν και μια φορά με μέτρηση της αναλογικής εισόδου. Τα σφάλματα που προσδιορίζονται κατά την διάρκεια του πρώτου κύκλου αφαιρούνται ψηφιακά από τα αποτελέσματα στον δεύτερο κύκλο. Το αποτέλεσμα είναι ένα εξαιρετικά ακριβές κύκλωμα μετατροπής. Οι συνηθισμένες τιμές του συντελεστή θερμοκρασίας για μονολιθικό IC που χρησιμοποιεί αυτή την τεχνική είναι  $1 \text{ ppm}/^{\circ}\text{C}$  μέγιστο για απολαβή offset μαζί.
- Αβεβαιότητα ή Σφάλμα Κβάντισης: Το αναλογικό συνεχές μέσο διαχωρίζεται σε  $2^n$  διακριτές περιοχές για επεξεργασία  $n$  bit. Όλες οι αναλογικές τιμές σε μια δεδομένη περιοχή εξόδου (ενός DAC) παριστάνονται με τον ίδιο ψηφιακό κώδικα που συνήθως καθορίζεται στην ονομαστική τιμή του μέσου της κλίμακας. Για εφαρμογές στις οποίες πρέπει να επιστρέψουμε σε συνεχές μέσο υπάρχει μια ενδογενής αβεβαιότητα κβάντισης  $+1/2 \text{ LSB}$  (λόγω περιορισμένης διακριτικότητας) εκτός από τα πραγματικά σφάλματα μετατροπής. Σε εφαρμογές όπου θέλουμε διακριτές τιμές εξόδου (π.χ. τροφοδοτικά που ελέγχονται ψηφιακά ή απολαβές που ελέγχονται ψηφιακά) τα παραπάνω δεν είναι σημαντικά.
- Κύκλωμα μετατροπής μέτρησης αναλογίας: Η έξοδος ενός ADC είναι ένας ψηφιακός αριθμός που είναι ανάλογος με το λόγο της εισόδου προς μια αναφορά. Σε μερικές περιπτώσεις, όπου η μέτρηση επηρεάζεται από μια τάση αναφοράς που μπορεί να αποκλίνει (π.χ. την τάση που εφαρμόζεται σε μια γέφυρα) για να απαλείψουμε την επίδραση των διακυμάνσεων, η χρήση της ίδιας αναφοράς σαν αναφοράς μετατροπής παρουσιάζει πλεονεκτήματα. Η μετατροπή αναλογίας εξυπηρετεί και σαν υποκατάστατο για την αναλογική διαίρεση του σήματος (όπου ο παρονομαστής μεταβάλλεται λιγότερο από  $1\text{LSB}$  κατά τη διάρκεια της μετατροπής).
- Θερμοκρασιακός συντελεστής απολαβής: Δύο είναι οι παράγοντες που επηρεάζουν κύρια την αστάθεια απολαβής του κυκλώματος μετατροπής με την θερμοκρασία. Σε κυκλώματα μετατροπής σταθερής αναφοράς η πηγή αναφοράς μεταβάλλεται με την θερμοκρασία. Αυτή η διακύμανση προστίθεται στην εσωτερική ευαισθησία στην θερμοκρασία της βασικής συσκευής μέτρησης αναλογίας.
- Θερμοκρασιακός Συντελεστής Μονοπολικού Μηδενισμού: Ο συντελεστής θερμοκρασίας μηδενισμού ενός ADC εξαρτάται μόνο από την σταθερότητα μηδενισμού του κυκλώματος

ολοκλήρωσης και / ή από την ενδιάμεση μονάδα εισόδου και από το κύκλωμα σύγκρισης. Μπορεί να εκφραστεί σε  $\mu\text{V}/^\circ\text{C}$  ή σε ποσοστό (%) ή σε μέρη ανά εκατομμύριο (ppm) πλήρους κλίμακας ανά βαθμό κελσίου.

- Αρχές ρύθμισης μηδέν και απολαβής: Η ρύθμιση του μηδέν σε ένα μονοπολικό ADC γίνεται έτσι ώστε η μετάβαση από την κατάσταση όλα τα bit σε θέση OFF σε κατάσταση το LSB σε θέση ON να γίνεται σε  $+1/2 \text{ LSB} : 2^{-(n+1)}$  της πλήρους κλίμακας. Η απολαβή μπαίνει έτσι ώστε η τελική μετάβαση σε κατάσταση όλα τα bit σε θέση ON να γίνεται σε FS  $[1-(3/2)2^{-n}]$ . Το μηδέν ενός διπολικού ADC δυαδικού offset ή συμπληρώματος του 2 μπαίνει έτσι ώστε η πρώτη μετάβαση κατάστασης να γίνεται σε  $-FS (1-2^{-n})$  και η τελευταία μετάβαση σε  $+FS (1-3 \times 2^{-n})$ .

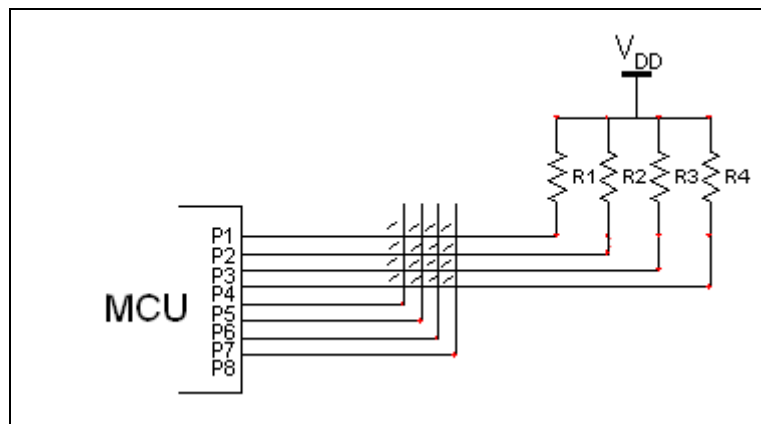
## ΤΡΙΤΟ ΜΕΡΟΣ

### Γ. ΕΦΑΡΜΟΓΕΣ

#### 1. ΑΠΟΚΩΔΙΚΟΠΟΙΗΣΗ ΠΛΗΚΤΡΟΛΟΓΙΟΥ ΜΕΣΩ ΤΗΣ ΑΝΑΛΟΓΙΚΗΣ ΕΙΣΟΔΟΥ

Παρακάτω θα περιγράψουμε πώς χρησιμοποιώντας μόνο μία είσοδο ενός μικροελεγκτή μπορούμε να ελέγξουμε περισσότερα από ένα πλήκτρα. Η εφαρμογή αυτή αναφέρεται πάνω στον μικροελεγκτή ST-6 της SGS-THOMSON, αλλά μπορεί να εφαρμοστεί το ίδιο και σε άλλους μικροελεγκτές που διαθέτουν αναλογικές εισόδους. Στο σχήμα 1.1 φαίνεται η κλασική μέθοδος ανάγνωσης πληκτρολογίου, με μήτρα που συνδέεται σε κάποια παράλληλη θύρα.

Σχήμα 1.1  
Μήτρα πληκτρολογίου 4x4



Σε μία παράλληλη θύρα 8 εισόδων μπορούμε να φτιάξουμε έναν πίνακα με το πολύ 16 πλήκτρα. Φυσικά μπορούμε με το κατάλληλο software να δώσουμε σε κάθε πλήκτρο μία και δύο λειτουργίες. Με το κύκλωμα του σχήματος 1.1 χρειάζεται μια συνεχής σάρωση του πληκτρολογίου για να μπορέσουμε να ανιχνεύσουμε το πάτημα κάποιου πλήκτρου. Για να μην απασχολείται συνεχώς ο μ/ε, μπορούμε με μια μικρή μετατροπή να χρησιμοποιήσουμε μία ακόμα είσοδο για να δίνουμε interrupt σε

κάποιο πάτημα πλήκτρου και ενεργοποιούμε τότε τη ρουτίνα σάρωσης του πληκτρολογίου.

Αν όμως ο μικροελεγκτής διαθέτει μετατροπέα αναλογικού σήματος σε ψηφιακό τότε μπορεί να γίνει μία διαφορετική σχεδίαση. Σ' ένα κανάλι του A/D μετατροπέα μπορεί να συνδεθεί ένας διαιρετής τάσεων με μερικές αντιστάσεις. Όπως θα δούμε παρακάτω μπορούμε εύκολα να συνδέσουμε δέκα πλήκτρα ή και παραπάνω. Χρησιμοποιώντας αυτή τη μέθοδο δεν χρειάζεται στατικό ρεύμα και δεν υπάρχει περίπτωση για λάθος ανίχνευσης πλήκτρου.

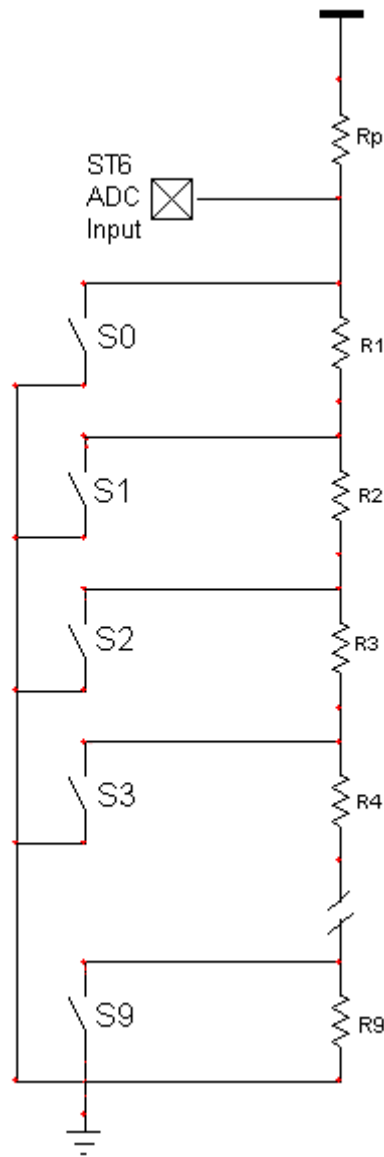
### ΑΝΑΛΥΣΗ ΤΟΥ ΚΥΚΛΩΜΑΤΟΣ

Το βασικό κύκλωμα φαίνεται στο σχήμα 1.2 και αποτελείται από μερικές pull –up αντιστάσεις που σχηματίζουν ένα διαιρέτη τάσης ο οποίος συνδέεται σε μια είσοδο του A/D μετατροπέα.

Τα άλλα πλήκτρα συνδέονται στις εν σειρά αντιστάσεις που σχηματίζουν το διαιρέτη. Ο αριθμός των πλήκτρων που μπορεί να ανιχνευτεί, εξαρτάται από την ανάλυση του μετατροπέα και τις ανοχές των αντιστάσεων.

## Σχήμα 1.2

Σύνδεση δέκα πλήκτρων στην αναλογική είσοδο του ST-6



Η συνδεσμολογία αυτή έχει και ένα έμμεσο αποτέλεσμα το οποίο μπορεί να χρησιμοποιηθεί κατάλληλα. Σε περίπτωση που πατηθούν δύο ή περισσότερα πλήκτρα ταυτόχρονα, τότε ανιχνεύεται αυτό που είναι πιο κοντά στην είσοδο του μετατροπέα. Η πρακτική του εφαρμογή είναι να χρησιμοποιηθεί για κωδικοποίηση προτεραιότητας του πληκτρολογίου.

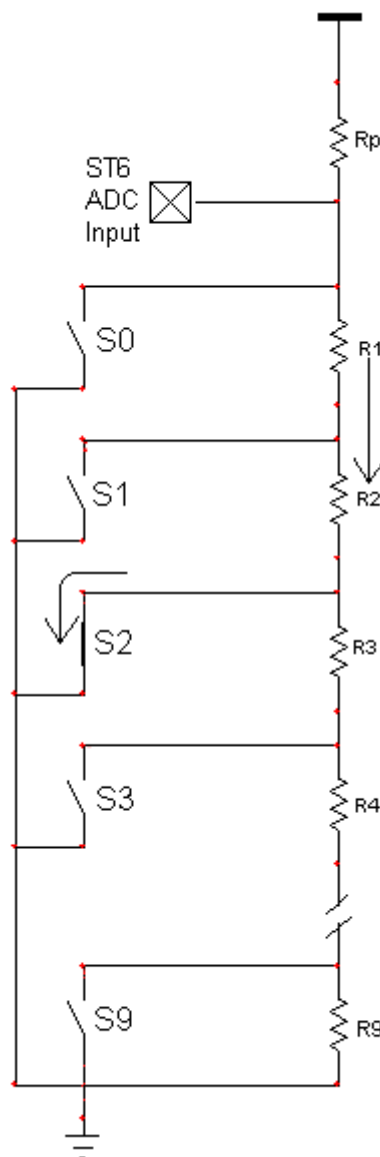
Η αρχή λειτουργίας του κυκλώματος είναι πολύ απλή. Όπως έχουμε ήδη αναφέρει οι σε σειρά συνδεδεμένες αντιστάσεις του κυκλώματος σχηματίζουν ένα διαιρέτη τάσης. Οι τάσεις που φτάνουν στον μετατροπέα από κάθε διαφορετικό διαιρέτη, θα

πρέπει να είναι ισοδύναμα μοιρασμένες ανάμεσα στις  $V_{dd}$ - $V_{ss}$ . Αυτό δίνει το καλύτερο περιθώριο θορύβου στο επόμενο πλήκτρο.

Αν πατηθεί ένα πλήκτρο τότε ενεργοποιείται ο αντίστοιχος διαιρέτης και τροφοδοτεί το μετατροπέα, όπως φαίνεται στο σχήμα 1.3.

### Σχήμα 1.3

Με το πάτημα του τρίτου πλήκτρου ενεργοποιείται ο ακροδέκτης με τις αντιστάσεις  $R_1$  και  $R_2$ .



Κατόπιν η τάση αυτή μετατρέπεται από αναλογική σε ψηφιακή. Η ψηφιακή αυτή τάση προσδιορίζει το ποιο πλήκτρο πατήθηκε. Για αποφυγή λάθους ανίχνευσης και διπλοπατήματος (debouncing), πρέπει να γίνουν δύο μετατροπές του αναλογικού σήματος.

Αν πατηθεί το πάνω πλήκτρο, η τάση που θα φτάσει στο μετατροπέα θα είναι πάντα μηδέν. Για  $n$  αριθμό πλήκτρων οι τιμές των αντιστάσεων πρέπει να διαλεχτούν έτσι ώστε η τάση για το επόμενο πλήκτρο από την κορυφή να είναι  $V_{dd}/n$ , για το τρίτο πλήκτρο να είναι  $2V_{dd}/n$  και για το  $n$ -οστό να είναι  $(n-1) V_{dd}/n$ .

Δηλαδή για το παράδειγμά μας με τα δέκα πλήκτρα πρέπει στην δεύτερη από την κορυφή αντίσταση να εφαρμόζεται το 1/10 της τάσης, για την Τρίτη αντίσταση πρέπει να είναι τα 2/10 της τάσης κλπ. Βέβαια οι τιμές των αντιστάσεων πρέπει να προσαρμοστούν ανάλογα με τις τιμές που υπάρχουν στο εμπόριο για κάποια συγκεκριμένη τιμή ανοχής.

## ΑΚΡΙΒΕΙΑ ΚΑΙ ΠΕΡΙΟΡΙΣΜΟΙ

Στην ιδανική περίπτωση που η τροφοδοσία είναι εξαιρετικά σταθερή, οι αντιστάσεις έχουν ακρίβεια καλύτερη από 1% και ο 8-bit A/D μετατροπέας δεν παρουσιάζει σφάλμα, μπορούμε να ανιχνεύσουμε 255 πλήκτρα. Επειδή όμως η πραγματικότητα διαφέρει πρέπει να λάβουμε υπόψη τους παρακάτω παράγοντες:

- Το τροφοδοτικό
- Την αντίσταση των πλήκτρων
- Την ανοχή των αντιστάσεων
- Το σφάλμα μετατροπής του ADC

Η ανοχή του τροφοδοτικού μπορεί κανονικά να αγνοηθεί, όσο δεν υπάρχει αξιοσημείωτος θόρυβος μέσα στα όρια συχνότητας που καθορίζονται από την RC καθυστέρηση του διαιρέτη. Εξάλλου η τάση τροφοδοσίας είναι η τάση αναφοράς για τον μετατροπέα στα περισσότερα μέλη της οικογένειας του ST-6.

Επίσης και η ωμική αντίσταση των πλήκτρων μπορεί να αγνοηθεί, όσο η αντίσταση του διαιρέτη είναι πολύ υψηλή σε σχέση με αυτήν. Αν θα πρέπει να υπολογιστεί, τότε θα πρέπει να προστεθεί στις εν σειρά pull-down αντιστάσεις των επιμέρους διαιρετών.

Η ανοχή των αντιστάσεων επιδρά και στην ανοχή των διαιρετών τάσης. Δύο καταστάσεις πρέπει να ληφθούν υπόψη:

1. Η ελάχιστη τιμή των pull-up αντιστάσεων (από τον διαιρέτη μέχρι τη  $V_{dd}$ ) σε συνδυασμό με τη μέγιστη τιμή των pull-down

αντιστάσεων δίνει τη μέγιστη τάση του διαιρέτη στην είσοδο του μετατροπέα.

2. Η μέγιστη τιμή των pull-up αντιστάσεων σε συνδυασμό με την ελάχιστη τιμή των pull-down αντιστάσεων δίνει την ελάχιστη τάση του διαιρέτη στην είσοδο του μετατροπέα.

Στον παρακάτω πίνακας (πίνακας 1) φαίνονται οι αντιστάσεις που έχουν χρησιμοποιηθεί για το παράδειγμα καθώς και οι μέγιστες και οι ελάχιστες τιμές τους.

Πίνακας 1.1

Οι τιμές των αντιστάσεων του κυκλώματος με ανοχή  $\pm 2\%$ .

Resistor	Value ( $\Omega$ )	-2% ( $\Omega$ )	+2% ( $\Omega$ )
R0	10000	9800	10200
R1	1100	1078	1122
R2	1300	1274	1326
R3	1800	1764	1838
R4	2400	2352	2448
R5	3300	3234	3306
R6	5100	4998	5202
R7	8200	8036	8364
R8	16000	15680	16320
R9	51000	49980	52020

Είναι ανοχής 2% και με pull up αντίσταση 10K $\Omega$ .

Στον πίνακα 1.2 φαίνεται η μέγιστη και η ελάχιστη (με ανοχή  $\pm 2\%$ ) τιμή της pull down αντίστασης του διαιρέτη. Όπως είναι γνωστό, σ' ένα διαιρέτη τάσης με  $R_1$  σαν pull up αντίσταση και  $R_2$  σαν pull down αντίσταση, η τάση στο μέσον ισούται με  $R_2/(R_1+R_2)$  κλάσματα της τάσης τροφοδοσίας. Έτσι στο συγκεκριμένο παράδειγμα και σύμφωνα με τον πίνακα 1.2 για πάτημα του δεύτερου πλήκτρου S2 η pull down αντίσταση είναι 1978  $\Omega$  έως 1122  $\Omega$ . Συνεπώς η τάση που φτάνει στο μετατροπέα είναι  $9800/(9800+1978) = 0,900$  της τάσης  $V_{dd}$ . Είναι δηλαδή περίπου το 1/10 της τάσης όπως έχουμε ήδη αναφέρει. Στην μέγιστη περίπτωση σφάλματος είναι

$$R_{pmax} / (R_{pmax} - R_{xmin})$$

Δηλαδή

$$10200 / (10200+1078) = 0,904 \text{ της τάσης } V_{dd}$$



Πίνακας 1.2

Οι τιμές των αντιστάσεων για κάθε πιεζόμενο πλήκτρο.

Active Key	R -2% (Ω)	R +2% (Ω)
S0	0	0
S1	1078	1122
S2	2352	2448
S3	4116	4284
S4	6468	6732
S5	9702	10098
S6	14700	15300
S7	22736	23664
S8	38416	39984
S9	88396	92004

Οι δύο περιπτώσεις που μόλις αναφέραμε πρέπει να λαμβάνονται σοβαρά υπόψη, γιατί δίνουν τη μέγιστη μεταβολή τάσης του κάθε διαιρέτη. Αν αμεληθούν τότε ακόμα και αν ιδανικός ο μετατροπέας δεν πρόκειται να αποκωδικοποιήσει τα πλήκτρα. Όλες οι περιπτώσεις των μέγιστων και ελάχιστων τιμών αντιστάσεων με τις δεξαεξαδικές και δεκαδικές μετατροπές φαίνονται στον πίνακα 1.3. Ο A/D μετατροπέας του ST-6 έχει σφάλμα  $\pm 2$  LSB πράγμα που σημαίνει ότι μεταξύ των άκρων των ανοχών των αντιστάσεων πρέπει να υπάρχει μία απόσταση 4 LSB.

Πίνακας 1.3

Οι τιμές των τάσεων που προκαλεί η πίεση του καθενός πλήκτρου. Στις διπλανές στήλες φαίνονται οι δεκαεξαδικές και οι δεκαδικές τιμές που προκύπτουν στην έξοδο του ADC.

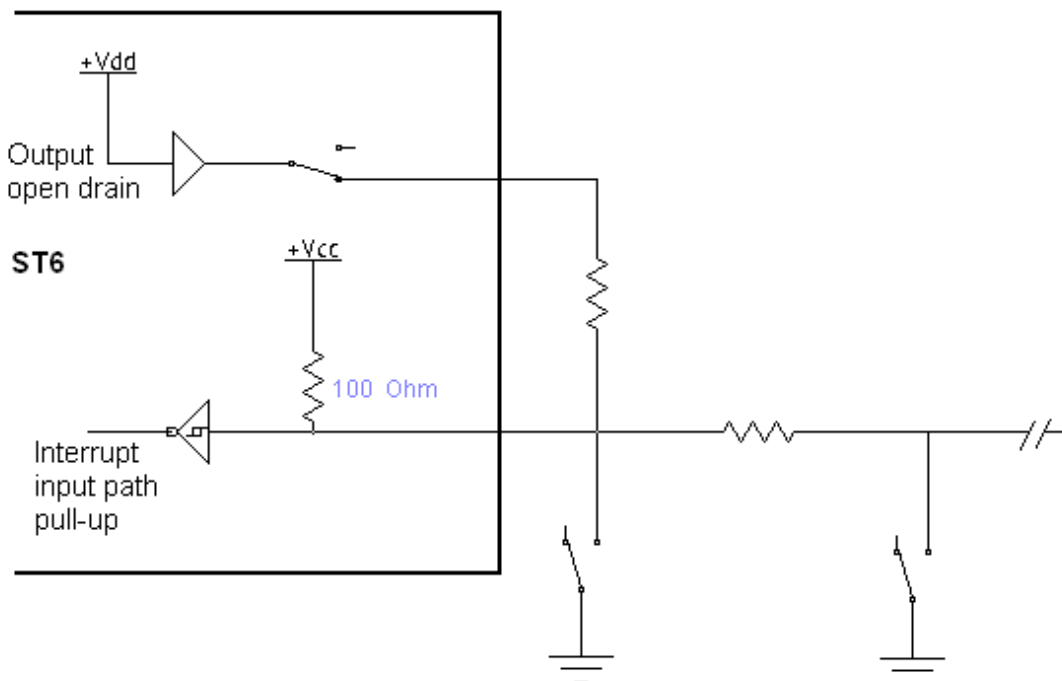
Active Key	V (Rxmin - Rpmax)			V (Rxmax - Rpmin)		
	V	hex	dec	V	hex	dec
S0	0.00	00	0	0.00	00	0
S1	0.48	18	24	0.51	1A	26
S2	0.94	30	48	1.00	33	51
S3	1.44	49	73	1.52	4E	78
S4	1.94	63	99	2.04	68	104
S5	2.44	7C	124	2.54	81	129
S6	2.95	97	151	3.05	9B	155
S7	3.45	B0	176	3.54	B4	180
S8	3.95	C9	201	4.02	CD	205
S9	4.48	E9	229	4.52	E6	230

## POWER DOWN ΚΑΙ ΑΦΥΠΝΙΣΗ

Όπως είναι γνωστό ο ST-6 έχει δύο τρόπους λειτουργίας για χαμηλή κατανάλωση, την WAIT και την STOP. Για να «ξυπνήσει» ο μ/ε πρέπει να γίνει reset ή να έρθει κάποιο interrupt. Για να χρησιμοποιήσουμε το αναλογικό πληκτρολόγιο σε power down κατάσταση, πρέπει να κάνουμε μία τροποποίηση στο κύκλωμα. Αντί να συνδέσουμε την pull up αντίσταση στην τάση, την συνδέουμε σε κάποιο I/O bit μιας πόρτας. Το bit πρέπει να είναι αρκετά μεγάλη για να δημιουργεί μεγάλη πτώση τάσης. Η είσοδος του μετατροπέα παραμένει ακριβώς η ίδια όπως και στο άλλο κύκλωμα.

Στην κατάσταση αναμονής για το πάτημα ενός πλήκτρου το πρώτο I/O pin που θα δώσει την  $V_{dd}$  κρατιέται σε κατάσταση υψηλής σύνθετης αντίστασης. Το άλλο που είναι συνδεδεμένος ο μετατροπέας, γίνεται είσοδος Interrupt σε κατάσταση pull-up όπως φαίνεται στο σχήμα 1.4. Η εσωτερική pull up είναι γύρω στα 100KΩ που είναι αρκετά μεγάλη σε σχέση με τα 10KΩ που είναι η εξωτερική.

Σχήμα 1.4  
Συνδεσμολογία για interrupt mode.



Αν πατηθεί τώρα κάποιο πλήκτρο θα δημιουργηθεί ένα interrupt αν η τάση στην είσοδο του μετατροπέα πέσει κάτω από το επίπεδο του Schmitt trigger. Οι εν σειρά pull down αντιστάσεις δεν πρέπει να έχουν μεγάλη τιμή για να γίνεται η ανίχνευση του πατήματος. Άρα το μειονέκτημα αυτής της συνδεσμολογίας είναι ότι πρέπει να έχουμε μειωμένο αριθμό πλήκτρων σε σύγκριση με τον κανονικό τρόπο.

Τελικά η χρησιμοποίηση μιας αναλογικής εισόδου για την ανίχνευση του πληκτρολογίου είναι μια όχι και πολύ δύσκολη υπόθεση, η οποία μας εξυπηρετεί αρκετά σε περιπτώσεις που έχουμε λιγοστά I/O στη διάθεσή μας. Την κάνει δηλαδή ιδανική λύση για ένα μ/ε με περιορισμένο αριθμό ports όπως η ST-6 οικογένεια. Φυσικά αν θέλουμε πολλά περισσότερα πλήκτρα μπορούμε να συνδέσουμε και δεύτερη αναλογική είσοδο. Για να μην έχουμε σφάλματα στην αναγνώριση των πλήκτρων καλό είναι να μην συνδέσουμε περισσότερα από δέκα πλήκτρα σε κάθε είσοδο.

## 2. MINI ΑΝΑΛΟΓΙΚΗ ΕΙΣΟΔΟΣ ΓΙΑ PC

Η παρακάτω κατασκευή μετατρέπει την παράλληλη θύρα (centronics) του υπολογιστή σε αναλογική είσοδο. Είναι αρκετά μικρή, φτηνή και απλή.

Ο υπολογιστής ως ένα καθαρά ψηφιακό σύστημα μπορεί να αναγνωρίσει δύο μόνο καταστάσεις. Η πρώτη κατάσταση, το λογικό μηδέν, αντιστοιχεί σε μηδενική τάση εισόδου ενώ η δεύτερη, το λογικό ένα, σε τάση εισόδου +5V. Αν και σε μερικές εφαρμογές οι δύο αυτές καταστάσεις ίσως επαρκούν στις περισσότερες εφαρμογές σίγουρα δεν μας καλύπτουν.

Τα φυσικά φαινόμενα μεταβάλλονται αναλογικά, δε μεταβαίνουν δηλαδή απότομα από τη μια κατάσταση στην άλλη. Αν απορρίψουμε τις ενδιάμεσες καταστάσεις χάνουμε τη δυνατότητα επεξεργασίας του αναλογικού σήματος από τον υπολογιστή. Για να γίνει κατανοητό αυτό ας δούμε ένα απλό παράδειγμα.

Έστω ότι θέλουμε ο υπολογιστής να μας ειδοποιεί όποτε κάποιος μπαίνει ή βγαίνει από το χώρο που ελέγχουμε. Στην είσοδο του χώρου αυτού τοποθετούμε μια φωτοαντίσταση. Η φωτοαντίσταση αυτή έχει τοποθετηθεί σε σημείο τέτοιο ώστε όταν περνά ο άνθρωπος να σκιάζεται από το σώμα του. Αν συνδέσουμε απ' ευθείας την έξοδο της φωτοαντίστασης σε κάποια είσοδο του υπολογιστή (μέσω ενός κυκλώματος (Schmitt trigger) είναι σίγουρο

πως θα αποτύχουμε. Ο λόγος είναι πολύ απλός. Ο φωτισμός του δωματίου δεν μπορεί να είναι σταθερός. Έτσι, αν είναι δυνατός η έξοδος της φωτοαντίστασης θα βρίσκεται μόνιμα σε λογικό «1» ακόμα και όταν περνά από μπροστά της ο άνθρωπος. Το ίδιο θα συμβεί και όταν είναι χαμηλός ο φωτισμός, με τη διαφορά ότι η έξοδός της θα έχει λογικό «0». Το σύστημα με αυτή τη μορφή θα λειτουργεί μόνο αν ο φωτισμός έχει κατάλληλη ένταση και δεν μεταβάλλεται.

Αν τώρα στην έξοδο της φωτοαντίστασης την οδηγήσουμε στην είσοδο ενός μετατροπέα αναλογικού σήματος σε ψηφιακό (analog to digital converter- ADC) θα έχουμε στην έξοδό του μία ψηφιακή λέξη (ένα byte) που θα αντιστοιχεί στην ένταση του φωτισμού. Ο υπολογιστής εντοπίζει διέλευση του ανθρώπου ως εξής. Αν η τιμή που παίρνει από το ADC είναι σταθερή για χρόνο π.χ. 10sec την λαμβάνει ως σημείο αναφοράς. Μετά τα 10sec οι τιμές που δίνει ο ADC συγκρίνονται με τη τιμή αναφοράς. Αν είναι μικρότερη ή μεγαλύτερη, τότε μετρά το χρόνο που μεσολαβεί ως να ξαναγίνει ίση με την τιμή αναφοράς. Αν ο χρόνος είναι κάτω από 10sec, ειδοποιεί (με ένα beep) ότι κάποιος περνά. Αν όμως είναι μεγαλύτερη την λαμβάνει ως νέο σημείο αναφοράς (σημαίνει ότι άλλαξε η ένταση φωτισμού του χώρου). Βέβαια, αν κάποιος καθίσει μπροστά στη φωτοαντίσταση για χρόνο πάνω από δέκα sec θα ξεγελάσει το σύστημα. Η περίπτωση αυτή μπορεί να αντιμετωπιστεί τοποθετώντας και δεύτερη φωτοαντίσταση μισό μέτρο πιο πέρα από την πρώτη. Στην περίπτωση αυτή ο υπολογιστής θα καθορίζει το σημείο αναφοράς μόνο αν λαμβάνει και από τις δύο φωτοαντίστασης την ίδια τιμή. Μάλιστα, τώρα γίνεται δυνατή και η ανίχνευση της κατεύθυνσης του ανθρώπου (αν μπαίνει ή αν βγαίνει από το χώρο) εξετάζοντας ποια φωτοαντίσταση μεταβλήθηκε πρώτη.

Η διαδικασία αυτή που εκτελείται από τον υπολογιστή ονομάζεται επεξεργασία δεδομένων. Αν και το παράδειγμα είναι σύντομο γίνεται φανερό τι πλεονέκτημα έχει να προσφέρει η επεξεργασία αυτή. Η ύπαρξη της αναλογικής εισόδου μας εισάγει στον περίφημο κόσμο της τεχνητής νοημοσύνης. Εδώ όλα εξαρτώνται από την αξιολόγηση της αναλογικής πληροφορίας. Η καλή επεξεργασία δεν πρέπει να αφήνει κενά ή περιθώρια για λάθη. Οι τομείς όπου μπορούμε να έχουμε εφαρμογή της αναλογικής εισόδου είναι αμέτρητοι. Στο εμπόριο υπάρχει μεγάλη ποικιλία από αισθητήρια που καλύπτουν κάθε ιδέα.

## ΤΟ ΚΥΚΛΩΜΑ

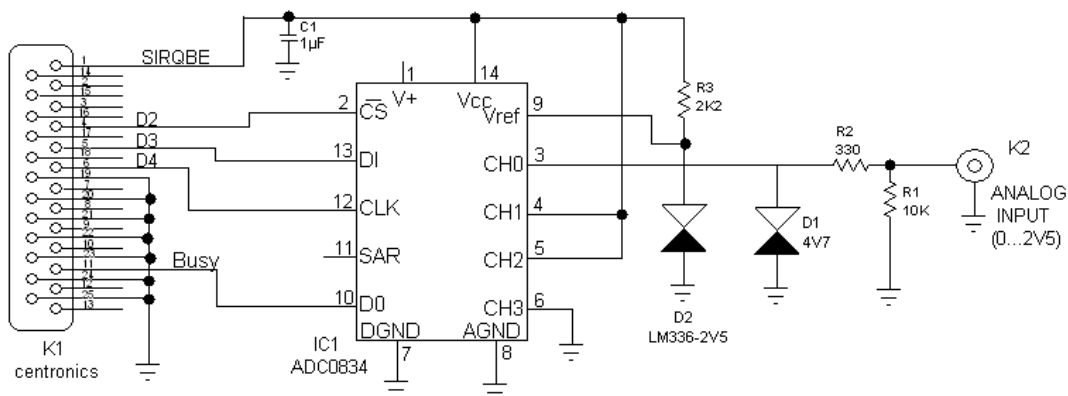
Στο σχήμα 2.1 φαίνεται το κύκλωμα της αναλογικής εισόδου.

Πραγματικά πιο απλό δε γινόταν. Όλα εκτελούνται από το μετατροπέα αναλογικού σε ψηφιακό IC1 ο οποίος παρέχει τα δεδομένα μέσω παράλληλης θύρας σε σειριακή μορφή.

Εκτός από το IC1 στο κύκλωμα βρίσκεται η διόδος D2 η οποία παρέχει τάση αναφοράς ίση με 2,5 V. Η τάση αναφοράς καθορίζει την περιοχή διακύμανσης της αναλογικής τάσης εισόδου από 0 έως 2.5V. Η διόδος D1 γίνεται αγωγίμη όταν η τάση εισόδου ξεπεράσει τα 4,5V περίπου. Δουλειά της είναι να προστατεύει την είσοδο του μετατροπέα από τυχόν υπερτάσεις ή από ανάστροφη τάση εισόδου. Η αντίσταση R2 περιορίζει το ρεύμα που θα περάσει μέσω της D1 σε τυχόν αγωγιμότητά της.

### Σχήμα 2.1

Το θεωρητικό διάγραμμα της κατασκευής.



Η R1 παρέχει στην είσοδο του IC1 τάση 0V όταν δεν έχουμε συνδέσει τάση στην είσοδο K2. Εκφράζει επίσης την είσοδο του μετατροπέα (10KΩ).

Ο ADC0834 είναι ένας 8 bit μετατροπέας, αρκετά γρήγορος (χρόνος μετατροπής 32µS) με τέσσερα πολυπλεγμένα κανάλια εισόδου. Από τα τέσσερα χρησιμοποιούμε μόνο το πρώτο (CH0). Το σφάλμα μετατροπής είναι μικρότερο από 1 LSB ενώ το ρεύμα που καταναλώνει δεν ξεπερνά τα 2,5mA. Η επικοινωνία με τον υπολογιστή γίνεται σειριακά, μέσω τεσσάρων γραμμών. Η τάση τροφοδοσίας λαμβάνεται από τη γραμμή strobe της centronics.

Έτσι, δεν χρειαζόμαστε εξωτερικό τροφοδοτικό. Όμως υπάρχει περίπτωση σε μερικούς υπολογιστές να μην είναι δυνατή η τροφοδότηση με αυτό τον τρόπο, κάποιων ιδιομορφιών του BIOS ή της κάρτας I/O του υπολογιστή. Το πρόβλημα αυτό λύνεται μόνο με εξωτερική τροφοδότηση +5V.

Ο χρονισμός του μετατροπέα γίνεται από τον υπολογιστή μέσω της γραμμής CLK.

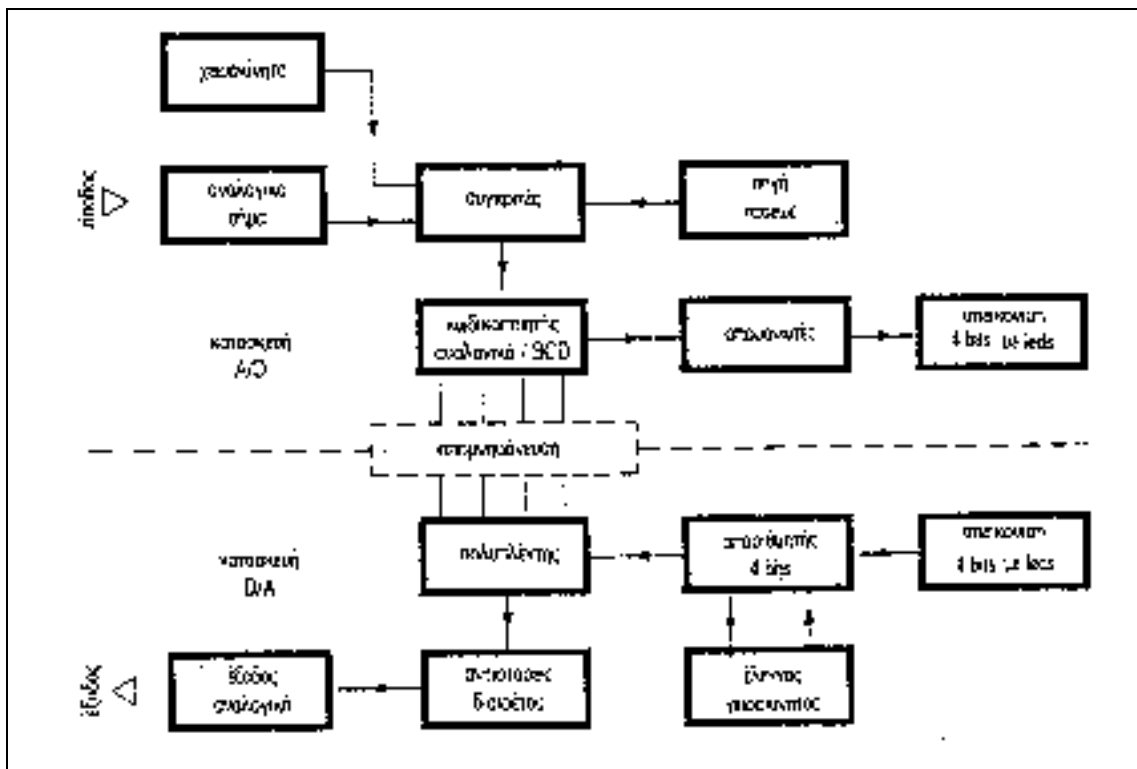
Για τη μετατροπή της τάσης εισόδου χρειάζεται μόνο 8 παλμούς clk. Ταυτόχρονα, αυτοί οι παλμοί εξάγουν σειριακά τα 8 bits της προηγούμενης μετατροπής. Έτσι γλυτώνουμε το γνωστό waiting loop από την πλευρά του υπολογιστή. Η συχνότητα των παλμών clk μπορεί να φτάσει ως 499KHz.

### 3. ΚΑΤΑΣΚΕΥΗ ΜΕΤΑΤΡΟΠΕΩΝ A/D ΚΑΙ D/A

Η αρχή λειτουργίας ενός μετατροπέα A/D και D/A φαίνεται στο σχήμα 3.1

Σχήμα 3.1

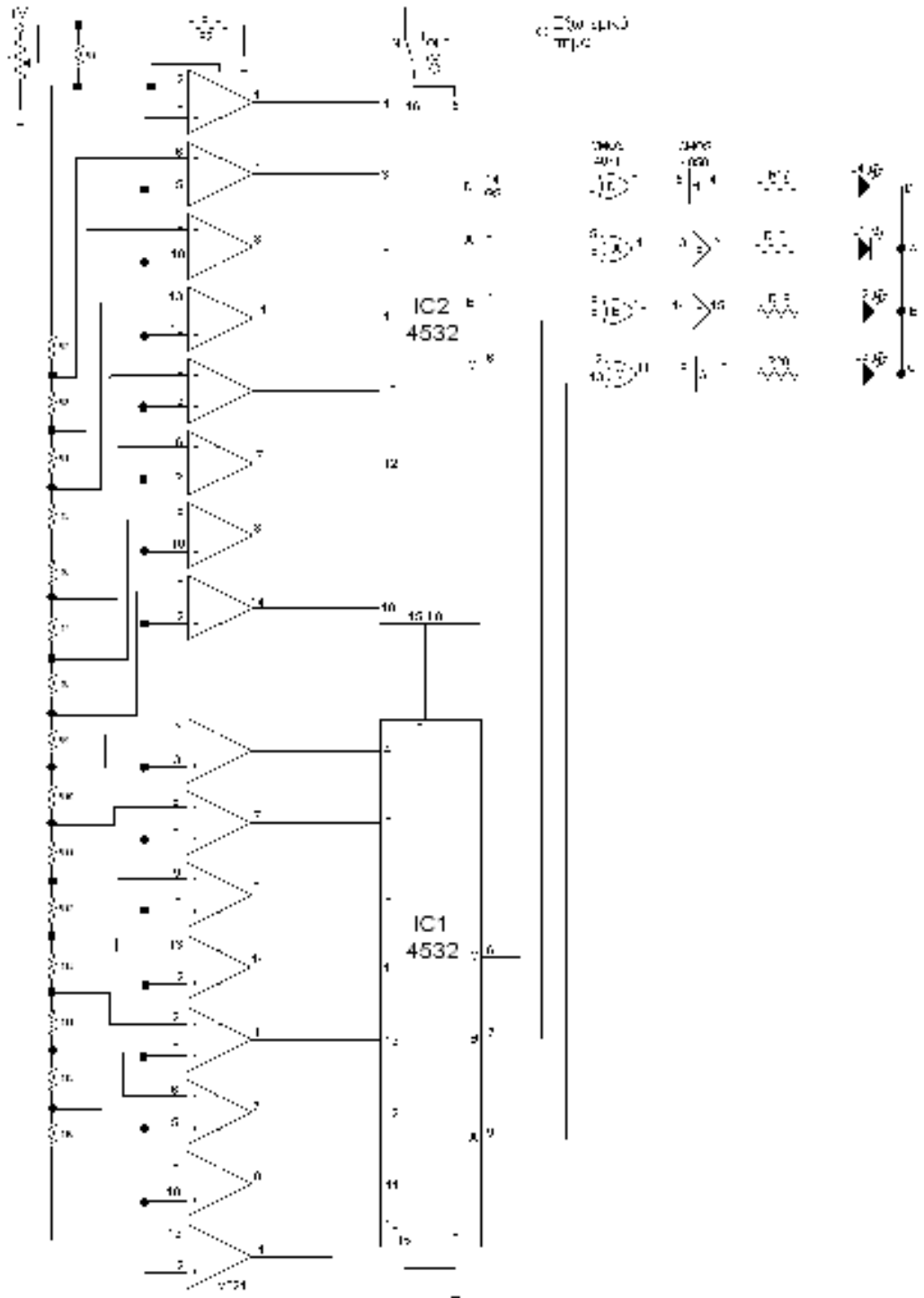
Το γενικό (block) διάγραμμα των μετατροπέων.



## ΜΕΤΑΤΡΟΠΕΑΣ A/D

Το κύκλωμα του μετατροπέα A/D φαίνεται στο σχήμα 3.2. Όπως βλέπουμε στο παρακάτω σχήμα δεκαέξι απλοί τελεστικοί σε διάταξη συγκριτή τάσης, μετατρέπουν την τάση σε ψηφιακή πληροφορία. Τέσσερα ολοκληρωμένα LM-324, περιέχουν τους δεκαέξι συγκριτές τάσης. Ο κάθε συγκριτής δουλεύει ως εξής: όταν η είσοδος (+) έχει μεγαλύτερη τάση από την είσοδο (-) τότε η έξοδος περνά σε υψηλό δυναμικό. Στην αντίθετη περίπτωση η έξοδος έχει πολύ μικρή τάση, περίπου 0 Volt.

Σχήμα 3.2  
Μετατροπέας A/D με τελεστικούς ενισχυτές.





Όλες οι είσοδοι (+) των τελεστικών ενισχυτών είναι ενωμένες μαζί και σε αυτές εφαρμόζεται το προς μεταβολή σήμα. Η είσοδος του κυκλώματος A/D δέχεται κάποιο αναλογικό ψηφιακό σήμα ή με την χρήση ενός βραχυκυκλωτήρα μπορούμε να παίρνουμε μια εσωτερικά μεταβαλλόμενη τάση για να ελέγξουμε το κύκλωμά μας. Στην περίπτωση αυτή, δεν χρησιμοποιούμε κάποιο εξωτερικό σήμα. Η μέγιστη τάση εισόδου, καθορίζεται από το trimmer  $P_1$ . Η γραμμικότητα των βημάτων εξασφαλίζεται με την χρήση αντιστάσεων που έχουν την ίδια τιμή. Όταν εφαρμοστεί μια τάση στην είσοδο (+) των τελεστικών τότε η έξοδός τους θα περάσει σε υψηλή τάση, εφόσον η (-) είσοδος έχει χαμηλότερη τάση.

Η έξοδος των τελεστικών ενισχυτών δεν χρησιμοποιείται απ' ευθείας αλλά χρειάζεται μια επιπλέον κωδικοποίηση από γραμμική σε BCD. Αυτή η μετατροπή γίνεται με δύο ολοκληρωμένα CMOS τύπου CD-4532. Είναι προφανές ότι χρειάζονται δύο ολοκληρωμένα για να πάρουμε τα 4 bits.

Αν η είσοδος 1 του ολοκληρωμένου  $IC_1$  έχει υψηλό δυναμικό, τότε θα έχουν και οι κατώτερες είσοδοι 13, 12, 11 και 10. Η εφαρμογή του δυαδικού 00011111 στην είσοδο του ολοκληρωμένου 4532 έχει σαν αποτέλεσμα την εμφάνιση του δυαδικού «100» στην έξοδο.

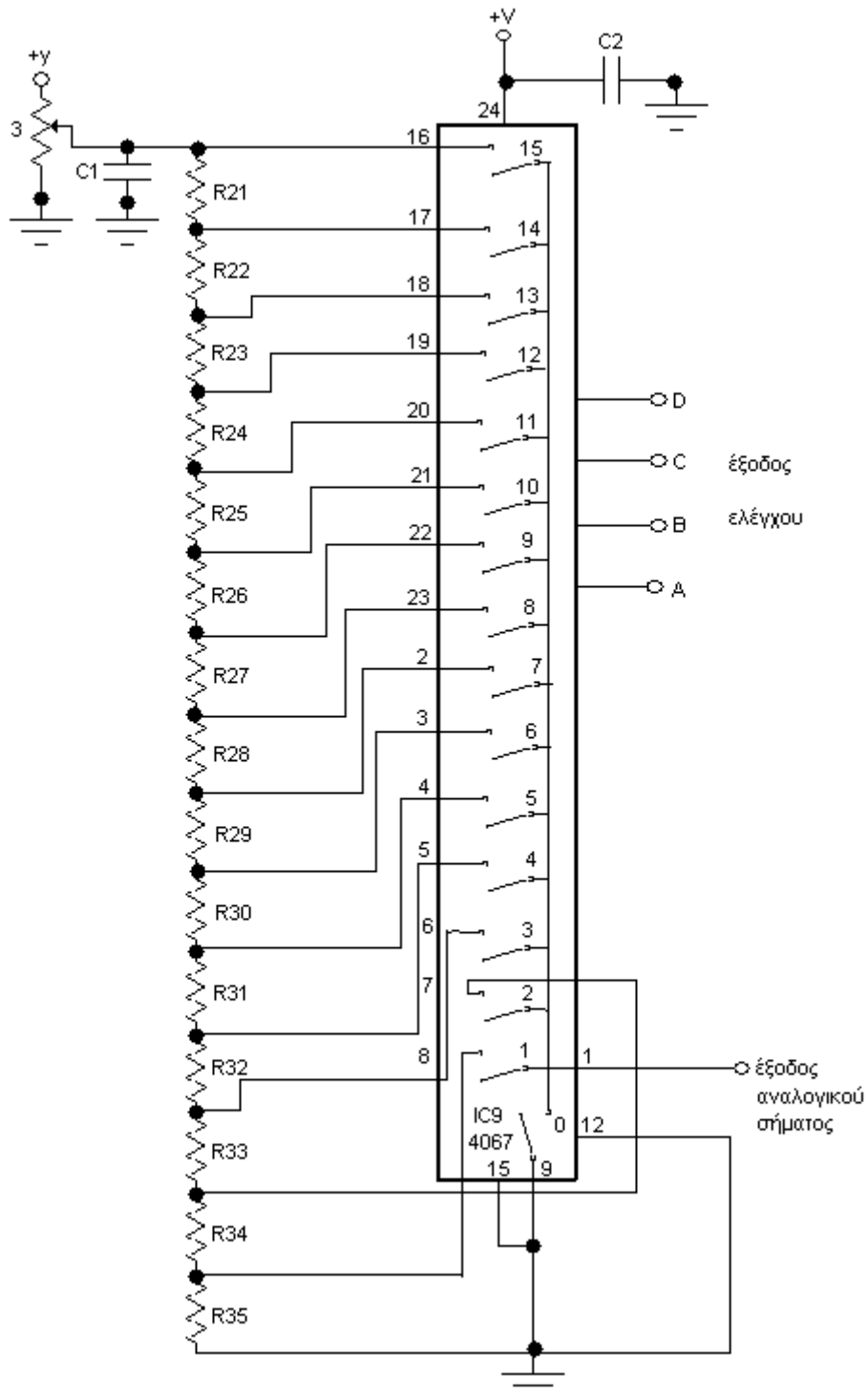
Το  $IC_1$  και το  $IC_2$  έχουν 4 εξόδους A,B,C,D από το  $IC_1$  χρησιμοποιούμε μόνο τις τρεις εξόδους A,B,C. Το  $IC_2$  δεν λειτουργεί, αν οι εξόδους του  $IC_1$  δεν βρίσκονται στην κατάσταση «11». Ακολούθως μερικές πύλες OR οδηγούν μέσω των κυκλωμάτων τα Leds  $L_1$ ,  $L_2$ ,  $L_3$  και  $L_4$ .

## ΜΕΤΑΤΡΟΠΕΑΣ D/A

Ο μετατροπέας D/A βασίζεται σε έναν δυναμικό διαιρέτη με αντιστάσεις.

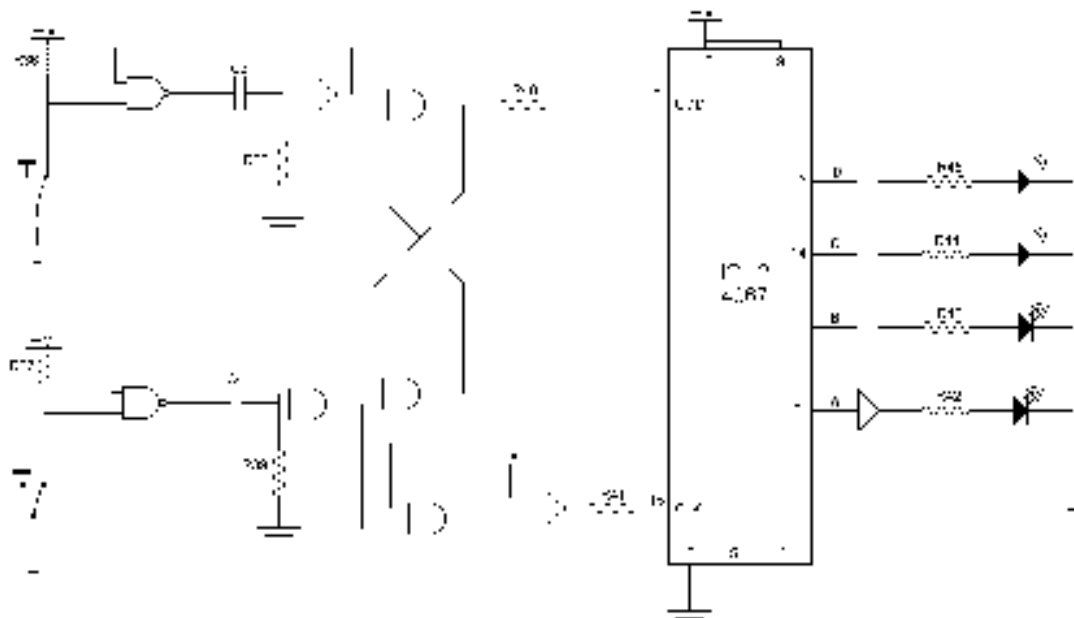
Με τη βοήθεια ενός διαιρέτη μπορούμε εύκολα να πάρουμε διαφορετικές τάσεις, σε σχέση με την θέση του διαιρέτη. Το κύκλωμα φαίνεται στο σχήμα 3.3.

Σχήμα 3.3  
 Ο μετατροπέας D/A λειτουργεί με το CD 4067.



Αυτό βασίζεται σε ένα ολοκληρωμένο τύπου 4067. Το ολοκληρωμένο αυτό είναι πολυπλέκτης / αποπολυπλέκτης με 16 κανάλια και έχει 4 εισόδους ελέγχου A,B,C και D, επιλέγεται μια είσοδος από τις 16 και συνδέεται στην κοινή έξοδο. Για παράδειγμα αν εφαρμοστεί η λέξη 0101 τότε στην έξοδο θα συνδεθεί η είσοδος 5. Η εσωτερική αντίσταση του κάθε διακόπτη σε κατάσταση ON είναι 100Ω και αρκετά ΜΩ σε κατάσταση OFF. Οι αντιστάσεις  $R_{21}$  έως  $R_{35}$ , αποτελούν το δυναμικό διαιρέτη. Η μέγιστη τάση εξόδου ρυθμίζεται από το  $P_3$ .

Σχήμα 3.4  
Απαριθμητής 4 bits up/ down.

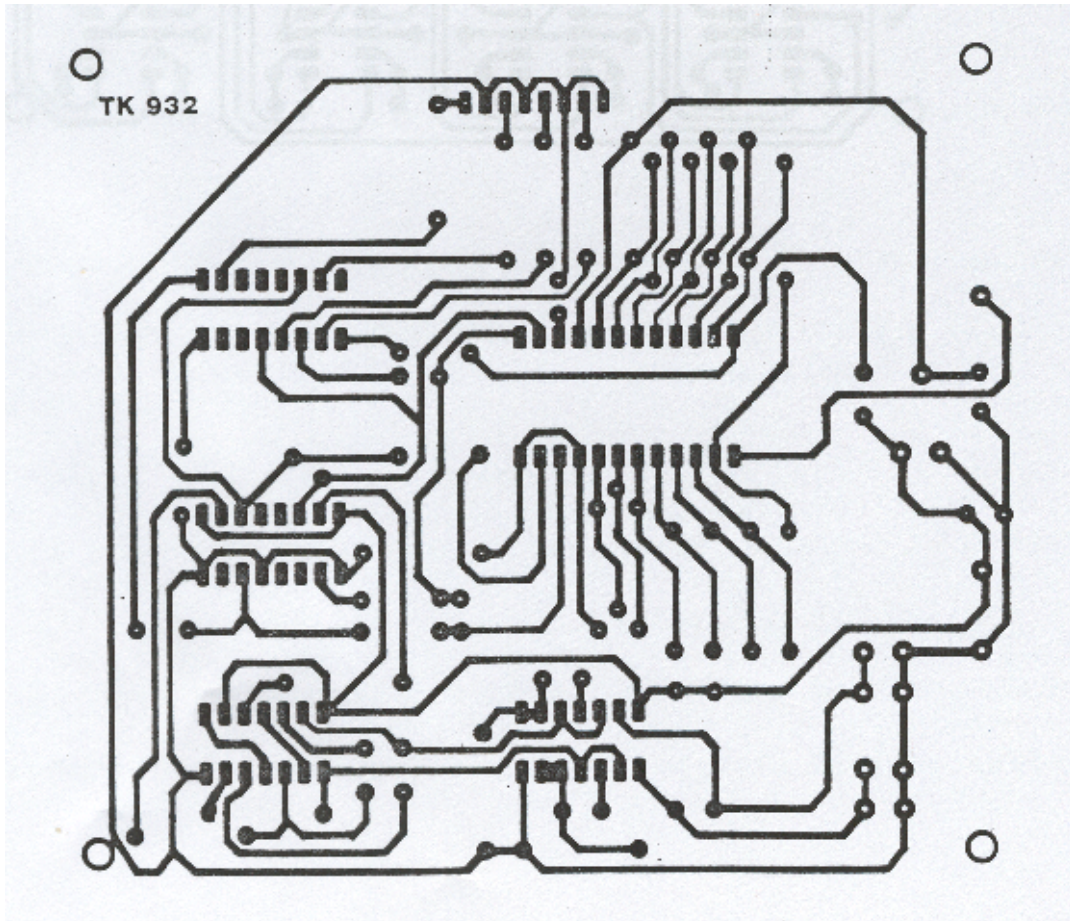


Για να συμπληρώσουμε αυτήν την κατασκευή θα χρησιμοποιήσουμε το κύκλωμα που φαίνεται στο σχήμα 3.4.

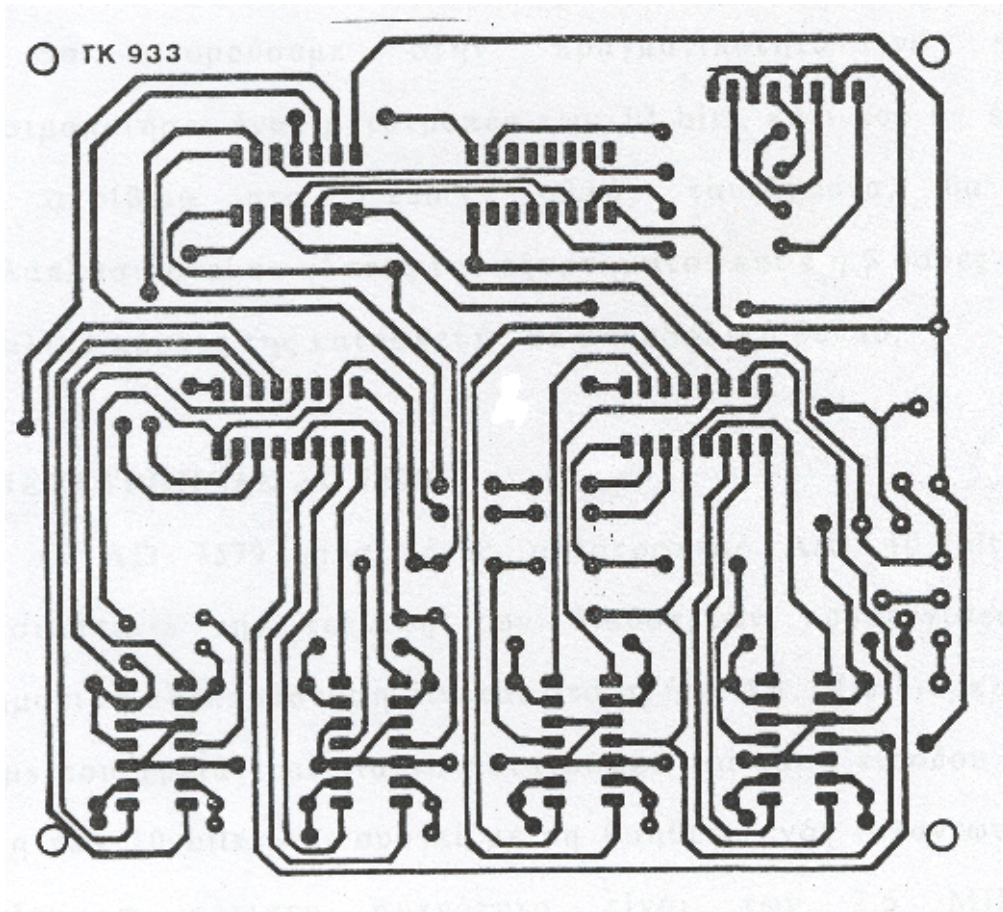
Χρησιμοποιούμε έναν απαριθμητή το IC12 με κωδικό 4029. Στην είσοδο υπάρχει ένα flip-flop τύπου RS. Με τη βοήθεια δύο μπουτόν και δύο μονοδονητών, το 4029 απαριθμεί προς τα πάνω και προς τα κάτω. Οι έξοδοι του 4029 επιλέγουν μέσω του 4067 την τάση εξόδου και επιπλέον απαριθμούν σε δυαδικό τρόπο. Οι δύο κατασκευές μπορούν να δουλέψουν και με μπαταρίες 9Volt.

Στα σχήματα 3.5 και 3.6 φαίνονται τα τυπωμένα κυκλώματα των μετατροπών D/A και A/D αντίστοιχα.

Σχήμα 3.5  
Το τυπωμένο κύκλωμα του μετατροπέα D/A σε φυσικό μέγεθος.



Σχήμα 3.6  
Το τυπωμένο κύκλωμα του μετατροπέα A/D σε φυσικό μέγεθος.



#### 4. ΓΕΦΥΡΑ RLC ΓΙΑ PC

Η κάρτα αυτή τοποθετείται μέσα στο bus ενός pc και το μετατρέπει σε γέφυρα RLC. Χρησιμοποιεί έναν μετατροπέα 10 bits που δίνει ακρίβεια 4.88mV στην χειρότερη περίπτωση.

Θα μπορούσαμε στην πραγματικότητα να είχαμε χρησιμοποιήσει έναν μετατροπέα των 12bits κάτι που θα έφερνε την ακρίβεια στα 1.22mV, αλλά, ταυτόχρονα θα είχε πολλαπλασιαστεί το κόστος εξαρτήματος επί 4 ή 5 φορές και το συνολικό κόστος της κατασκευής σε υπερβολικό βαθμό.

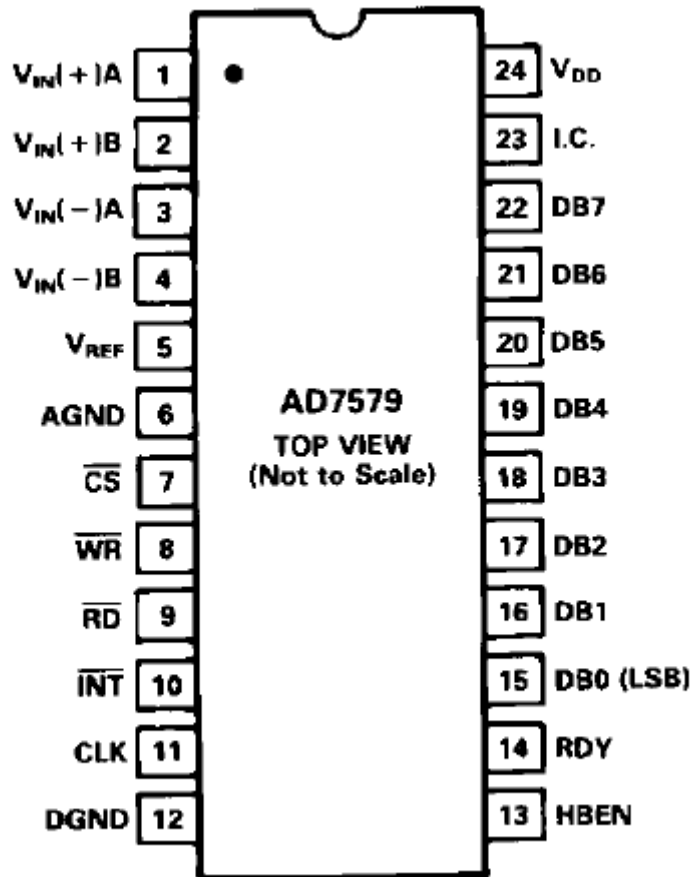
#### Ο ΜΕΤΑΤΡΟΠΕΑΣ AD 7579

Ο AD 7579 είναι ένας μετατροπέας A/D 10 bits που χρησιμοποιεί την τεχνική των διαδοχικών προσεγγίσεων. Η σχηματική αναπαράσταση δίνεται στο σχήμα 4.1. Μια διάρκεια των 20μs του χρειάζεται για να μετατρέψει μια τάση εισόδου σε μια λέξη των 20 bits. Λειτουργεί με τη βοήθεια ενός ταλαντωτή, του οποίου η μέγιστη συχνότητα είναι των 2.5MHz. Η δειγματοληπτική του ταχύτητα είναι των 50Khz πράγμα που επιτρέπει την ψηφιακή μετατροπή ενός σήματος εισόδου μέγιστης συχνότητας 25Khz.

Είναι εντελώς προσαρμόσιμος με διάφορους μικροεπεξεργαστές αφού φέρει 5 ακροδέκτες ελέγχου: /WR, /RD, /CS, RDY και INT. Οι δύο τελευταίες λειτουργίες δεν θα χρησιμοποιηθούν σε αυτή την κάρτα, αλλά παρουσιάζουν κάποιο ενδιαφέρον όταν ζητείται η μέγιστη ταχύτητα δειγματοληψίας.

Πράγματι, η έξοδος RDY παρουσιάζει μια χαμηλή στάθμη σε όλη τη διάρκεια του κύκλου μετατροπής και μια κατάσταση υψηλής σύνθετης αντίστασης όταν η μετατροπή τερματισθεί. Αντιστρόφως, η έξοδος /INT παρουσιάζει μια κατάσταση υψηλής σύνθετης κατά τη διάρκεια του κύκλου μετατροπής, και επανέρχεται κατόπιν σε χαμηλή στάθμη. Αυτό επιτρέπει στον μικροεπεξεργαστή να εκτελεί τις πράξεις μετατροπής και αναγνώρισης των αποτελεσμάτων χωρίς αργοπορία καθώς και να επιτρέπει τη μέγιστη ταχύτητα μετατροπής.

Σχήμα 4.1  
Ακροδέκτες του AD 7579.



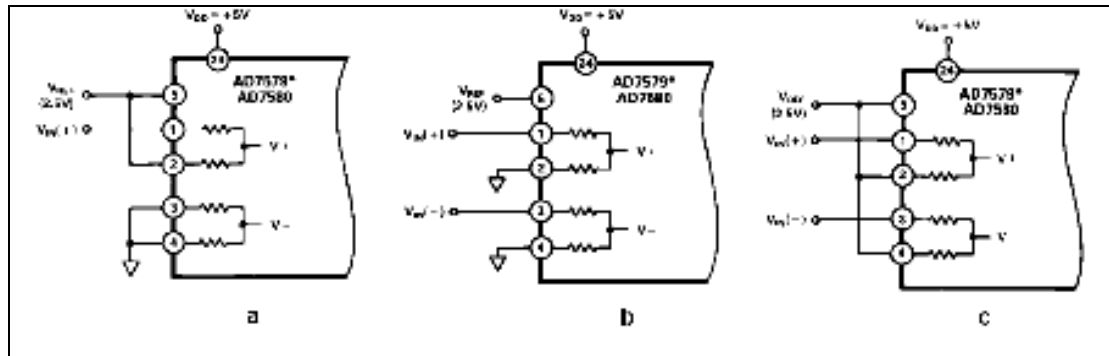
Επειδή ο AD 7579 δε διαθέτει παρά μόνο οκτώ γραμμές δεδομένων, του προστέθηκε μια συμπληρωματική γραμμή εισόδου αποκαλούμενη HBEN (High Bits Enable). Κατά τη διαδικασία της ανάγνωσης, όταν επί της γραμμής αυτής παρουσιάζεται μια χαμηλή στάθμη, διαβάζονται τα 8 bits LSB (D0- d7). Όταν του εφαρμοστεί μια υψηλή στάθμη, πάντοτε κατά τη φάση της ανάγνωσης, η τελευταία αφορά τα δύο MSB (D8-D9). Αυτό είναι πολύ πρακτικό όταν ο μετατροπέας χρησιμοποιείται επί ενός bus των οκτώ bits.

Ο μετατροπέας παρουσιάζει δύο εισόδους ( $V_{in+}$  και  $V_{in-}$ ) που μπορούν να χρησιμοποιηθούν σε διαφορικό τρόπο λειτουργίας (differential mode) δυνατότητα που εμείς δεν θα χρησιμοποιήσουμε στην πλακέτα μας. Διαθέτει εξάλλου -και αυτό είναι πολύ ενδιαφέρον χαρακτηριστικό- ένα εξασθενητή σε κάθε

είσοδο, γεγονός που επιτρέπει την τροποποίηση χωρίς εξωτερικά εξαρτήματα, της γκάμας των τάσεων εισόδου.

#### Σχήμα 4.2

Οι διάφοροι τρόποι λειτουργίας του AD7579



Στο σχήμα 4.2a οι δύο αντιστάσεις έχοντας τοποθετηθεί σε παράλληλη διάταξη, καμία εξασθένιση δεν πραγματοποιείται και η μέγιστη τάση εισόδου ορίζεται στα 2,5V και η χρησιμοποιούμενη τάση αναφοράς από το ολοκληρωμένο παρουσιάζει την ίδια αυτή τιμή. Στο σχήμα 4.2b με τη διαίρεση της τάσης δια δύο, η μέγιστη αποδεκτή τάση φέρεται στα 5V. Στο σχήμα 4.2c η μία από τις αντιστάσεις είναι συνδεδεμένη με την τάση αναφοράς, πράγμα που επιτρέπει την είσοδο διαφορικών τάσεων.

Στις τρεις αυτές περιπτώσεις, η είσοδος  $V_{in-}$  είναι βέβαια, συνδεδεμένη με τη γείωση αφού δεν χρησιμοποιούμε το διαφορικό τρόπο λειτουργίας.

Η σύνθετη αντίσταση εισόδου του μετατροπέα είναι των 10 MΩ όταν χρησιμοποιούνται οι εξασθενητές αυτή η αντίσταση πέφτει στα 20KΩ.

Οι τρεις αυτές δυνατότητες θα τύχουν εκμετάλλευσης από την κάρτα μας, πράγμα που μας φάνηκε μια πολύ ενδιαφέρουσα επιλογή. Για να κλείσουμε αυτή την παρουσίαση επισημαίνουμε ένα σημαντικό σημείο. Ο ακροδέκτης 23 (IC) χρησιμοποιείται ως εσωτερικός από τον μετατροπέα και δεν πρέπει να συνδεθεί πουθενά.

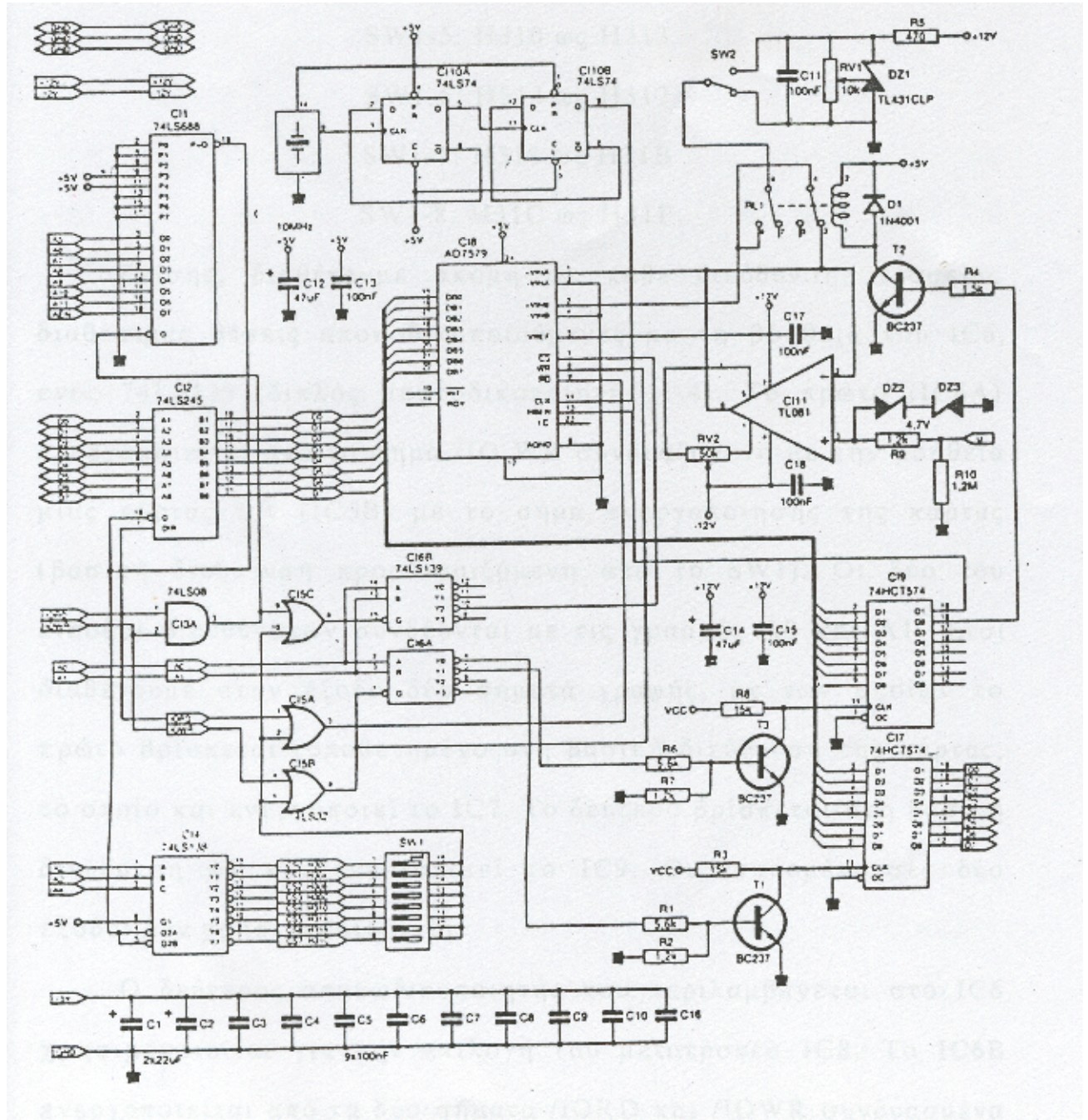


## Το θεωρητικό σχηματικό διάγραμμα

Αυτό παρουσιάζεται στο σχήμα 4.3. Η κάρτα χρησιμοποιεί μία μόνο διεύθυνση στο bus του PC. Η αποκωδικοποίηση έχει ανατεθεί σε δύο ολοκληρωμένα. Το IC1 δέχεται στις εισόδους του Q0 έως Q7 τις γραμμές διευθύνσεων A5 έως A11 καθώς και τη γραμμή AEN (Address Enable) και συγκρίνει τις λογικές στάθμες κάθε γραμμής με τις εφαρμοσμένες στάθμες στις οκτώ άλλες του εισόδους P0 έως P7. Όταν τα δύο Bytes είναι πανομοιότυπα, η γραμμή του P=Q περνάει στη χαμηλή στάθμη.

Αυτό το κύκλωμα ενεργοποιείται από την έξοδο της θύρας AND (IC3A) σε κάθε ανάγνωση ή γραφή. Η γραμμή P=Q επικυρώνει αφενός το IC2 (buffer διπλής κατεύθυνσης του bus δεδομένων) και αφετέρου ένα δεύτερο αποκωδικοποιητή διευθύνσεων, IC4 (74 LSB 138). Οι τρεις αυτές εισόδου δέχονται τις γραμμές διευθύνσεων A2, A3 και A4.

Σχήμα 4.3  
Πλήρες σχηματικό διάγραμμα της κάρτας.



Έτσι, οι οκτώ διαθέσιμες γραμμές εξόδων /Y0 έως /Y7 επιτρέπουν τον προσδιορισμό της διεύθυνσης στην οποία θα τοποθετηθεί η κάρτα:

SW-1: H300 ως H303  
SW-2: H304 ως H307  
SW-3: H308 ως H30B  
SW-4: H30C ως H30F  
SW-5: H310 ως H313  
SW-6: H314 ως H317  
SW-7: H318 ως H31B  
SW-8: H31C ως H31F

Επίσης διαθέτουμε ακόμη σε κάθε διεύθυνση, τέσσερις διαθέσιμες θέσεις αποκωδικοποιούμενες με τη βοήθεια του IC6, ενός 74LS139 (διπλός αποκωδικοποιητής 1-4). Το πρώτο (IC6A) ενεργοποιείται από το σήμα /IO WR συνδυαζόμενο με τη βοήθεια μιας πόρτας OR (IC5B) με το σήμα ενεργοποίησης της κάρτας (βασική διεύθυνση προσδιοριζόμενη από το SW1). Οι δύο του είσοδοι διευθύνσεων συνδέονται με τις γραμμές A0 και A1. Έτσι διαθέτουμε στην έξοδο δύο σήματα γραφής, εκ των οποίων το πρώτο βρίσκεται τοποθετημένο στη βασική διεύθυνση της κάρτας, το οποίο και ενεργοποιεί το IC7. Το δεύτερο βρίσκεται στη βασική διεύθυνση +1 και ενεργοποιεί το IC9. Οι εναπομένουσες δύο έξοδοι δεν χρησιμοποιούνται.

Ο δεύτερος αποκωδικοποιητής που περιλαμβάνεται στο IC6 χρησιμοποιείται για την επιλογή του μετατροπέα IC8. Το IC6B ενεργοποιείται από τα δύο σήματα /IORD και /IOWR συνδυασμένα με τη βοήθεια της θύρας AND IC3A και συνδυασμένα εκ νέου με τη βασική διεύθυνση μέσω της θύρας ORIC5C. Επειδή το IC6B δέχεται εξίσου επί των γραμμών διευθύνσεων τα σήματα A0 και A1, ο μετατροπέας θα επιλεγεί όταν θα ζητήσουμε μία γραφή ή ανάγνωση στη βασική διεύθυνση +2. Για παράδειγμα εάν η βασική διεύθυνση είναι H3000:

το IC7 βρίσκεται στο H300  
το IC9 βρίσκεται στο H301  
το IC8 βρίσκεται στο H302

Η κάρτα διαθέτει μια πύλη εξόδου των 8 bits που παρέχονται από ένα οκταπλό flip-flop. Τα transistors T1 και T3 χρησιμοποιούνται για την αναστροφή των σημάτων ενεργοποίησης, του 74HCT574. Αυτή η πύλη εξόδου θα χρησιμοποιηθεί στην περίπτωση καθοδήγησης της πλακέτας μετρήσεων, για τη μεταγωγή των διαφόρων κλιμάκων. Εάν η κάρτα A/D χρησιμοποιηθεί μόνη της αυτή η πύλη μπορεί να

χρησιμεύσει είτε για τη μεταγωγή διαφόρων πηγών προς μέτρηση, είτε για την μεταγωγή εξασθενητών τάσης.

Το δεύτερο οκταπλό flip –flop IC9 του οποίου μόνο δύο έξοδοι είναι συνδεδεμένες, έχει μια εσωτερική λειτουργία στην κάρτα: αφενός επιτρέπει την αλλαγή της γκάμας μέτρησης στην είσοδο του μετατροπέα και αφετέρου την επιλογή στο mode ανάγνωσης του μετατροπέα είτε των δύο MSB είτε των οκτώ LSB ελαφρού βάρους. Επί του προκειμένου θα μπορούσαμε να ενεργήσουμε κατά διαφορετικό τρόπο. Πραγματικά, με τη συμπληρωματική βοήθεια μιας θύρας και μιας γραμμής ενεργοποίησης προεχόμενης από το κύκλωμα IC6B θα μπορούσαμε να προβούμε στην επιλογή των MSB ή LSB ευρισκόμενων τότε σε δύο διαφορετικές διευθύνσεις. Διαλέξαμε την ευκολότερη λύση, τουλάχιστον σε ό,τι αφορά το σχέδιο του τυπωμένου κυκλώματος αφού με τον τρόπο που ενεργήσαμε δύο πρόσθετες εντολές απαιτούνται για κάθε ανάγνωση.

Η είσοδος της προς μέτρηση τάσης δε γίνεται απ' ευθείας στην είσοδο του μετατροπέα, αλλά μέσω ενός τελεστικού ενισχυτή (IC11) διαμορφωμένου σε ακολουθητή τάσης. Η είσοδος του προστατεύεται από δύο διόδους, zener τοποθετημένες αντιστρόφως η μία προς την άλλη που περιορίζουν σε περίπου 5,4V την τάση που εφαρμόζεται στη μη-αναστρεφόμενη είσοδό του. Έχει προβλεφθεί ρύθμιση της τάσης offset του ενισχυτή προς το σκοπό της ακύρωσης κάθε ανεπιθύμητης τάσης στην έξοδο.

Ο ηλεκτρονόμος RL1 χρησιμοποιείται για την μεταγωγή της κλίμακας τάσης εισόδου. Όταν βρίσκεται σε ηρεμία η είσοδος +VinB τίθεται παράλληλα επί της εισόδου +VinA και η κλίμακα εκτείνεται από 0V στα +2,5V. Όταν βρίσκεται εν δράσει, η είσοδος +VinB τίθεται είτε στη γείωση (γκάμα από 0V έως +5V), είτε συνδέεται με την τάση αναφοράς (γκάμα από -2,5V έως +2,5V), σύμφωνα με την θέση του αναστροφέα SW2.

Η τάση αναφοράς παράγεται με τη βοήθεια μιας ρυθμιζόμενης διόδου zener της TL431, και ρυθμίζεται επακριβώς στα +2,5V. Το σήμα του clock που είναι αναγκαίο για τη λειτουργία του μετατροπέα προέρχεται από έναν ταλαντωτή των 10MHz του οποίου το σήμα εξόδου διαιρείται διά 4 με τη βοήθεια του διπλού flip-flop D, IC 10, ένα 74LS74. Με αυτή τη συχνότητα, ο μέγιστος χρόνος μετατροπής είναι 18,5μsec. Αν υποθέσουμε ότι ο χρόνος ανάγνωσης είναι 1μsec, τότε η μέγιστη συχνότητα δειγματοληψίας είναι, όπως είδαμε παραπάνω, των 59KHz.

Κάθε κύκλωμα αποζύγνυται από έναν πυκνωτή των 100nF. Η απόξευση της γραμμής τροφοδότησης του μετατροπέα

εξασφαλίζεται, ως προς αυτόν, από έναν πρόσθετο πυκνωτή των 47μF. Το ίδιο και για την τάση αναφοράς.

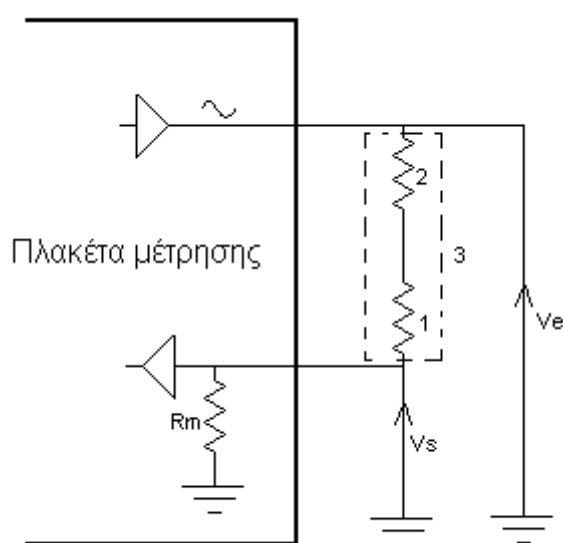
### Εφαρμογή σε γέφυρα RLC

Καθώς περιγράψαμε η κάρτα μετρήσεων για PC επιτρέπει πολλαπλές εφαρμογές μεταξύ των οποίων και τη χρήση ως γέφυρας RLC. Βρίσκουμε στο σχήμα 4.4 τις προ εκτέλεση συνδέσεις για να προσδιορίσουμε την τιμή αντίστασης μιας επαγωγής ή της χωρητικότητας και του συντελεστή της ποιότητας ή απώλειας. Αυτά τα στοιχεία απλώς θα συνδεθούν με την έξοδο του ενισχυτή που παρέχει το ημιτονοειδές σήμα και αφετέρου με την είσοδο του ενισχυτή μέτρησης.

Η έξοδος του ενισχυτή της πλακέτας πολλών λειτουργιών θα ρυθμιστεί στα 200mV ή στα 2V, ενώ η απολαβή του ενισχυτή μέτρησης θα ρυθμιστεί στα 5, της πλακέτας – μετατροπέας, δεχόμενης 5V ως ανώτατο όριο θα πρέπει λοιπόν να επιλέξουμε τις κλίμακες και τις αντιστάσεις R4 μέτρησης. Μια μέτρηση θα γίνει πρώτα σε βραχυκύκλωμα για να καταγράψει τις τιμές των παρασιτικών στοιχείων, και το επιτευχθέν αποτέλεσμα πρέπει τότε να επεξεργαστεί με υπολογισμούς.

#### Σχήμα 4.4

Παράσταση της μετατόπισης της φάσης σύμφωνα με τον τύπο της σύνθετης αντίστασης.



Ακολουθως πρέπει να γίνουon δύο μετρήσεις, η μία θα επιτρέψει τον καθορισμό της τάσης  $V_s$ , στα όρια της αντίστασης  $R_m$  μεταγωγικής μέτρησης η άλλη θα υποδείξει τη γωνία μετατόπισης της φάσεως  $\Phi$ , που προκύπτει από την εφαρμογή του ημιτονοειδούς σήματος στο συνδεδεμένο εξάρτημα. Τα υπόλοιπα είναι πλέον υπόθεση υπολογισμών των οποίων υπενθυμίζουμε τα πλέον σημαντικά σημεία.

Αναφερόμενοι στο σχήμα 4.4

$$V_s = V_e [R_m / (Z + R_m)]$$

εξού

$$Z = R_m [V_e / V_s - 1]$$

Καθώς

$$Z = r + jx$$

$$V_s / V_e = R_m / (R_m + r + jx)$$

$$V_s / V_e = (R_m / (R_m + r))$$

$$1 / [1 + j(x / (R_m + r))]$$

Για μια επαγωγή:

$$V_s / V_e = (R_m / (R_m + r)) \cdot 1 / j$$

$$[L\omega / (R_m / r)]$$

$$\text{tg}\Phi = L\omega / (R_m + r)$$

Για έναν πυκνωτή:

$$V_s / V_e = (R_m / (R_m + r)) \cdot [1 / (1 - j / (R_m + r) C\omega)]$$

$$\text{tg}\Phi = -[1 / ((R_m + r) C\omega)]$$

Γενικά:

$$\text{tg}\Phi = -x / (R_m + r)$$

Στην πρακτική το λογισμικό θα σχεδιαστεί κατά αυτόν τον τρόπο, καθώς:

Το  $V_e$  είναι γνωστό

Το  $V_s$  είναι γνωστό γιατί μετρήθηκε

Το  $R_m$  είναι γνωστό

Το  $\Phi$  είναι γνωστό γιατί μετρήθηκε

Και το  $\omega = 2\pi f$  είναι γνωστό

Μπορούμε ξεκινώντας από το

$$|Z| = (r^2 + x^2)^{1/2} = R_m [(V_e / V_s) - 1]$$

και

$$\text{tg}\Phi = x / (R_m + r)$$

να υπολογίσουμε τις τιμές του  $x$  και του  $r$ , άρα και όλες τις παραμέτρους του εξαρτήματος.

Αλλά όταν τερματιστούν οι υπολογισμοί, πρέπει να κάνουμε μια διόρθωση σε σχέση με την μετρηθείσα τιμή του  $\Phi$ . Πράγματι,

$$Q = \text{tg}\Phi = x / r = 1/D$$

Και μετρούμε την

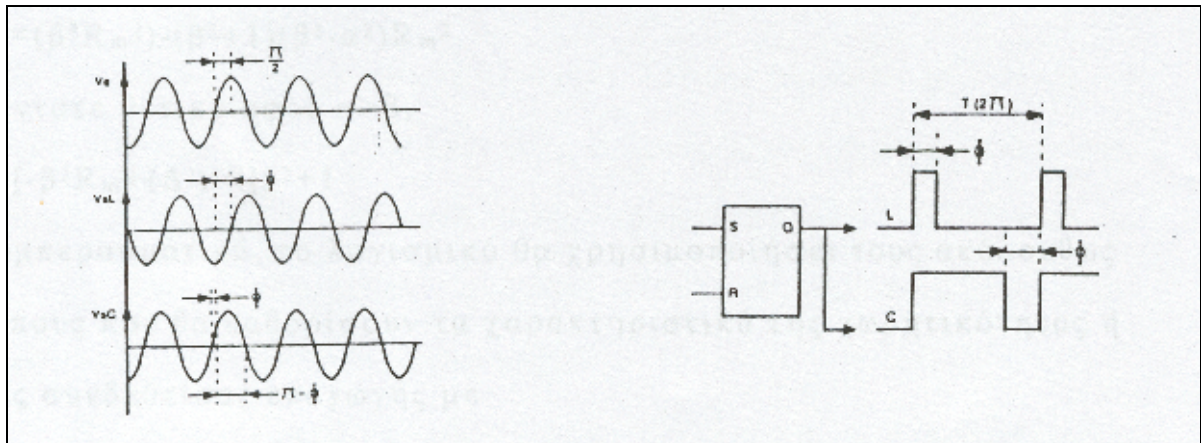
$$\operatorname{tg}\Phi = x/(r+R_m)$$

Αρκεί λοιπόν όταν τα  $L\omega$ ,  $C\omega$  και  $r$  γίνουν γνωστά να ξαναεφαρμόσουμε τον πλήρη τύπο.

Για τη μέτρηση της γωνίας μετατόπισης φάσης, μετρούμε την τάση RMS επί μιας περιόδου (σχήματα 4.5 και 4.6)

Σχήματα 4.5 και 4.6

Τα σήματα μετατόπισης φάσης που επιτεύχθηκαν επεξεργασθέντα από τον μετατροπέα RMS



Για μια χωρητικότητα:

$$\Phi = 2\pi - (V_{\text{rms}}^2 / V_{\text{max}}^2) 2\pi$$

Για μια επαγωγή:

$$\Phi = (V_{\text{rms}}^2 / V_{\text{max}}^2) 2\pi$$

Για τον υπολογισμό του  $x$  και του  $r$ :

$$Z = R_m [(V_e / V_s) - 1]$$

Θέτουμε

$$A = [(V_e / V_s) - 1]$$

Τότε

$$\alpha R_m = (r^2 + x^2)^{1/2} \quad (1)$$

ακόμα θέτουμε

$$B = \operatorname{tg}\Phi = x / (R_m + r)$$

Τότε

$$x = \beta' (R_m + r) \quad (2)$$

Μεταφέροντας αυτή την τιμή του  $x$  στο (1) έχουμε:

$$\alpha R_m = [r^2 + \beta^2 (R_m + r)^2]^{1/2}$$

$$\begin{aligned} \text{ή} \\ \alpha^2 R_m^2 + r^2 + \beta R_m^2 + 2\beta^2 R_m r + \beta^2 r^2 - \alpha^2 R_m^2 + r^2 + B^2 + R_m^2 + 2B^2 R_m r + B^2 r^2 = 0 \\ (\beta^2 + 1)r^2 + 2\beta^2 R_m r + (\beta^2 - \alpha^2)R_m^2 = 0 \end{aligned}$$

$$\Delta' = (\beta^2 R_m^2) - (\beta^2 + 1)(\beta^2 - \alpha^2)R_m^2$$

Πάντοτε θετικό αφού  $\alpha > \beta$ ,

$$r = [-\beta^2 R_m + (\Delta')^{1/2}] \beta^2 + 1$$

Συμπερασματικά το λογισμικό θα χρησιμοποιήσει τους ακόλουθους τύπους που θα καθορίσουν τα χαρακτηριστικά της χωρητικότητας ή της συνδεθείσας επαγωγής με

$$\alpha = [(V_e/V_s) - 1]$$

και

$$\beta = \text{tg}\Phi$$

Σε όλες τις περιπτώσεις, πρέπει να επιλέξουμε τη συχνότητα, την τάση και την αντίσταση που θα μας επιτρέψουν το καλύτερο πεδίο μέτρησης (για την ακρίβεια) δηλαδή μεταξύ 0.5V και 5V για την είσοδο του μετατροπέα RMS δηλαδή 0.1V έως 1V στα άκρα του  $R_m$ .

## 5. ΜΕΤΑΤΡΟΠΕΑΣ A/D

Η τεχνολογία κατασκευής ολοκληρωμένων κυκλωμάτων έχει πλέον αρχίσει να προσανατολίζεται στη σχεδίαση chip που θα μπορούν να συμπεριλαμβάνουν και ψηφιακά μέρη και αναλογικά. Οι μικροελεγκτές δε θα μπορούσαν να σταθούν πίσω από αυτήν την εξέλιξη. Και επειδή σε ένα τέτοιο chip η πιο εξυπηρετική συνύπαρξη θα μπορούσε να είναι αυτή ενός μετατροπέα A/D γι' αυτό τον λόγο όλη η προσπάθεια των κατασκευαστών στράφηκε προς αυτό το σημείο.

Οι μικροελεγκτές της INTEL καθότι παλαιότεροι δεν περιλαμβάνουν τέτοια βαθμίδα (νεότεροι τύπο την εμπεριέχουν). Οι μικροελεγκτές της SGS-THOMSON την συμπεριλαμβάνουν όλοι, ενώ για τους PIC της MICROCHIP θα βρούμε μόνο έναν τύπο. Κύρια σημεία που επισημαίνονται στον πίνακα 5.1 είναι η διακριτικότητα που σε όλους τους τύπους έχει περιοριστεί στην τυπική και βολική τιμή των 8bit, γραμμικότητα, η ταχύτητα, το σύνολο των εισόδων και φυσικά η δυνατότητα σύνδεσης μιας εξωτερικής πηγής τάσης αναφοράς.

Η γραμμικότητα εκφράζει, όπως το λέει και η ίδια η λέξη, το κατά πόσο η συνάρτηση μεταφοράς βάση της οποίας μετασχηματίζονται οι αναλογικές τάσεις σε ψηφιακά εκφρασμένες ισοδύναμες τιμές είναι ευθύγραμμη.

Αποκλίσεις από την ιδανική ευθεία, μετρούνται κάνοντας χρήση LSB (Least Significant Bit) που εν προκειμένω δηλώνει το



πόσα ψηφία μπορεί να απέχει η δυαδική τιμή που μετρήθηκε από την πραγματική τάση.

Πίνακας 5.1  
Μετατροπέας A/D

Μικροελε- γκτης	Διακριτό- τητα (bit)	Γραμμικό- τητα	Ταχύτητα	Πλήθος εισόδων	Τάση αναφοράς
87C51	-	-	-	-	-
87C51FA	-	-	-	-	-
87C51FB	-	-	-	-	-
87C51FC	-	-	-	-	-
ST6210	8 bit	2 LSB	70 $\mu$ sec	8	Vdd (Εσ.)
ST6215	8 bit	2 LSB	70 $\mu$ sec	16	Vdd (Εσ.)
ST6220	8 bit	2 LSB	70 $\mu$ sec	8	Vdd (Εσ.)
ST6225	8 bit	2 LSB	70 $\mu$ sec	16	Vdd (Εσ.)
PIC16C54	-	-	-	-	-
PIC16C55	-	-	-	-	-
PIC16C56	-	-	-	-	-
PIC16C57	-	-	-	-	-
PIC16C71	8 bit	2 LSB	20 $\mu$ sec	4	Vdd (Εξ.)
PIC16C84	-	-	-	-	-

Είναι προφανές πως ένας ιδανικός μετατροπέας θα πρέπει να έχει γραμμικότητα που περιγράφεται από μηδενικό αριθμό LSB.

Η ταχύτητα έχει άμεση σχέση με το πλήθος των διαδοχικών μετρήσεων που μπορούν να ληφθούν σε ένα χρονικό διάστημα. Αυτό με τη σειρά του έχει άμεση σχέση με την μέγιστη συχνότητα της κυματομορφής που δειγματοληπτείται. Μικρός χρόνος μετατροπής σημαίνει μεγαλύτερη επεξεργαστική δυνατότητα. Ο PIC16C71 χαρακτηρίζεται από τον αισθητά μικρότερο χρόνο. Αν μάλιστα λάβουμε υπόψη μας πως στο εσωτερικό του συμπεριλαμβάνει κυκλώματα Sample & Hold, τότε είναι προφανές πως το μόνο που χρειάζεται να τοποθετήσουμε εμείς εξωτερικά είναι ένα μόνο anti-aliasing filter.

Ένα ακόμα σημαντικό πλεονέκτημά του είναι ότι επιτρέπει σ' ένα από τους ακροδέκτες του τη σύνδεση τάσης αναφοράς που για καλύτερη γραμμικότητα θα πρέπει να είναι όσο το δυνατόν μεγαλύτερη. Η προφανής σύνδεση για να εξασφαλίζεται αυτό είναι η άμεση σύνδεση του ακροδέκτη αυτού με τη γραμμή

τροφοδοσίας. Κάτι τέτοιο όμως εισάγει θόρυβο που πολλές φορές μπορεί να κάνει την σχεδίαση τελείως προβληματική.

Στο πλήθος των εισόδων που μπορούν να μετατραπούν σε αναλογικές (σε βάρος των υπαρχόντων ψηφιακών) οι μικροελεγκτές της SGS-THOMSON πλεονεκτούν. Ανάλογα με τον τύπο τους μπορούν να έχουν 8 ή 16 εισόδους σε σχέση με τις 4 του PI16C71.

## **6. ΠΡΟΒΛΗΜΑΤΑ ΚΑΙ ΛΥΣΕΙΣ ΣΕ ΤΜΗΜΑΤΑ ΜΕΤΑΤΡΟΠΗΣ ΨΗΦΙΑΚΟΥ ΣΕ ΑΝΑΛΟΓΙΚΟ**

Η σχεδίαση ενός τμήματος μετατροπέα ψηφιακού σε αναλογικό εάν και εκ πρώτης όψεως φαίνεται απλή υπόθεση, στην πραγματικότητα η πληθώρα των ολοκληρωμένων (άρα και των προδιαγραφών) και των παραμέτρων που θα πρέπει να ληφθούν υπόψη δυσκολεύουν τα πράγματα. Καρδιά του κυκλώματος αποτελεί το ολοκληρωμένο που κάνει την μετατροπή και συνεπώς το πρώτο πράγμα που θα πρέπει να κάνει κανείς είναι να επιλέξει αυτό το ολοκληρωμένο. Εδώ ο προσορισμός του όλου τμήματος θα προσδιορίσει και τις προδιαγραφές που θα πρέπει να πληροί το ολοκληρωμένο αυτό. Έτσι, για εφαρμογές ομιλίας θα πρέπει να προτιμηθεί ένας απλός μετατροπέας χαμηλών συχνοτήτων με ανάλυση 8, 12 ή 16bit ανάλογη της ποιότητας αναπαραγωγής. Για εφαρμογές ήχου υψηλής πιστότητας hi-fi απαιτείται ένα ολοκληρωμένο με υψηλή ανάλυση (16-24 bit) και ταυτόχρονα με ένα σχετικά μεγάλο εύρος ζώνης/ ταχύτητας μετατροπής για να μπορεί κατά τη λειτουργία του να πραγματοποιεί αρκετές φορές υπερδειγματοληψία και να παράγει «σωστό» ήχο. Για εφαρμογές αναπαραγωγής μετατροπέας με ταχύτητα μετατροπής 10.000.000 δειγμάτων το δευτερόλεπτο και άνω, απαίτηση η οποία περιορίζει την ανάλυση στα 6 ή το πολύ 8 bit.

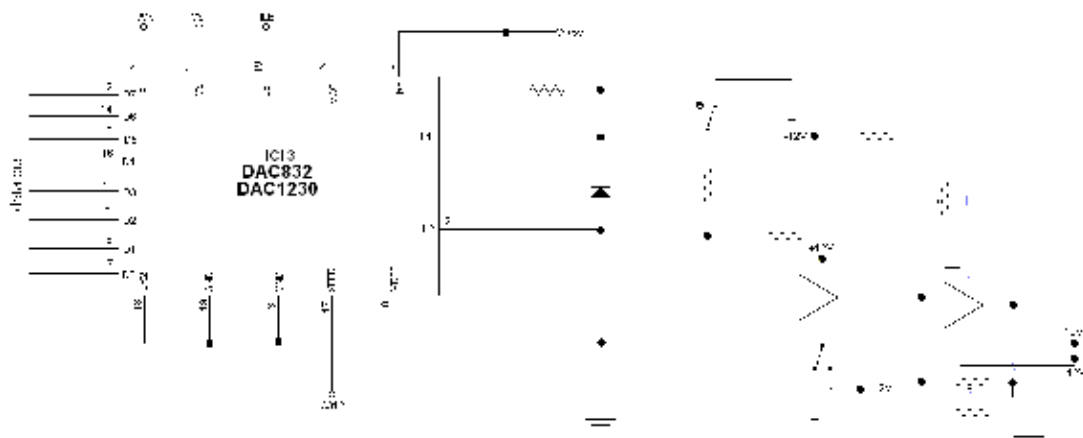
Στο κύκλωμα του σχήματος 6.1 φαίνεται το κύκλωμα ενός μετατροπέα ψηφιακού σε αναλογικό. Χρησιμοποιείται είτε το ολοκληρωμένο DAC832 που έχει ανάλυση 8bit είτε το DAC1230 που έχει ανάλυση 12 bit. Τα δύο αυτά ολοκληρωμένα είναι απολύτως συμβατά μεταξύ τους (PIN COMPATIBLE). Τα ολοκληρωμένα ανήκουν σε μια μεσαία κατηγορία από πλευράς ταχύτητας μετατροπής που μπορούν να παράγουν στην έξοδό τους αξιόπιστα σήματα έως και 400KHz. Αντιπροσωπευτικά είναι και από πλευράς εσωτερικής δομής αφού περιέχουν τα

πασίγνωστα δίκτυα αντιστάσεων σκάλας R-2R τα οποία αναλαμβάνουν την διαίρεση της τάσης αναφοράς και την παραγωγή του αναλογικού σήματος.

Ειδικό χαρακτηριστικό των ολοκληρωμένων αυτών είναι το γεγονός ότι περιέχουν πριν τον κυρίως μετατροπέα δύο καταχωρητές οι οποίοι απομνημονεύουν την ψηφιακή πληροφορία και παράγουν την αναλογική συνεχώς χωρίς να χρειάζεται να απασχολείται γι' αυτό η CPU. Αυτό το χαρακτηριστικό είναι πολύ σημαντικό για κάποιον που χρειάζεται να παράγει σταθερές τάσεις π.χ. να ελέγξει ένα τροφοδοτικό, ενώ για εκείνον που χρειάζεται ταχύτατη μετατροπή, οι καταχωρητές αυτοί περιορίζουν την μέγιστη συχνότητα εξόδου στο μισό, αφού χρειάζονται δύο αντί για ένα βήματα κατά τον προγραμματισμό. Σ' αυτήν την περίπτωση οι καταχωρητές μπορούν να τεθούν εκτός κυκλώματος, απλά γειώνοντας τους κατάλληλους ακροδέκτες του ολοκληρωμένου σύμφωνα με το εγχειρίδιο του κατασκευαστή.

Σχήμα 6.1

Κύκλωμα μετατροπέα ψηφιακού σε αναλογικό



Ένα άλλο χαρακτηριστικό των ολοκληρωμένων μετατροπής D/A είναι το είδος του σήματος εξόδου, δηλαδή το εάν η έξοδος του μετατροπέα θα είναι τάση ή ρεύμα. Κατά κανόνα οι μετατροπείς που στην έξοδό τους παρέχουν ρεύμα είναι πολύ ακριβέστεροι από τους άλλους και ενδείκνυται η χρήση τους. Εάν στην έξοδο επιθυμείται η ύπαρξη τάσης ο σχεδιαστής δεν έχει

παρά να τοποθετήσει έναν μετατροπέα ρεύματος σε τάση με χρήση τελεστικού ενισχυτή όπως φαίνεται και στο σχήμα 6.1.

Παραμένοντας στο σχήμα 6.1 παρατηρεί κανείς την ύπαρξη της διόδου zener η οποία παράγει την τάση/ ρεύμα αναφοράς και αφετέρου τον μετατροπέα ρεύματος σε τάση, πράγμα που μαρτυρά ότι η έξοδος του χρησιμοποιούμενου D/A είναι ρεύμα και όχι τάση. Το σήμα στην συνέχεια ενισχύεται κατά τάση και ρεύμα από τον τελευταίο τελεστικό (δεξιά) στον οποίο έχει δοθεί δυνατότητα ρύθμισης τόσο του κέρδους όσο και της τάσης εκτροπής. Ενδείκνυται η χρησιμοποίηση τρίμμερ 10 ή παραπάνω στροφών για την ρύθμιση αυτών των δύο μεγεθών είτε κάποιος επιθυμεί μεγάλη ακρίβεια είτε όχι διότι με τα κοινά τρίμμερ αφενός θα σταθεί αδύνατη η ρύθμιση και αφετέρου θα υπάρχει ολίσθηση των μεγεθών στον παραμικρό κραδασμό.

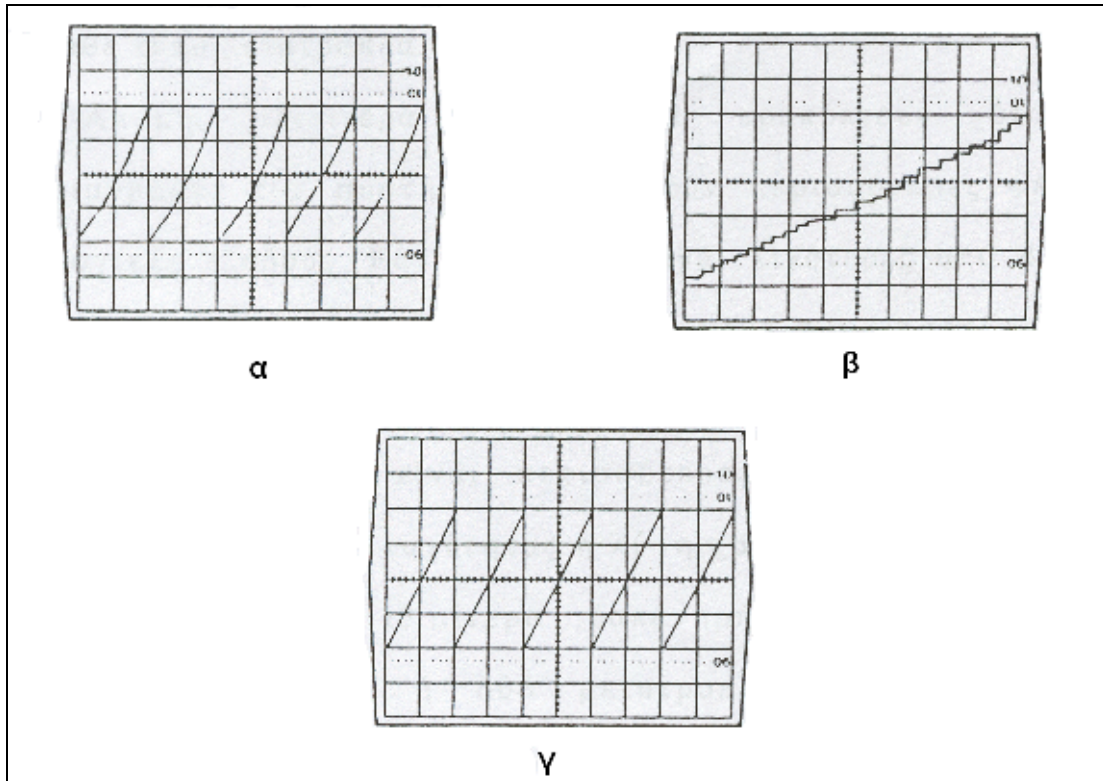
Ένα πρόβλημα που μπορεί να παρουσιαστεί μετά την κατασκευή και τη λειτουργία ενός κυκλώματος μετατροπέα ψηφιακού σε αναλογικό είναι η έλλειψη γραμμικότητας. Η γραμμικότητα ελέγχεται με τη βοήθεια ενός μικρού προγράμματος που προκαλεί στον D/A την παραγωγή σήματος ράμπας. Στα σχήματα 6.2<sup>α</sup> και 6.2<sup>β</sup> μπορεί να δεις κανείς πως φαίνεται το σήμα στην οθόνη του παλμογράφου όταν υπάρχουν προβλήματα γραμμικότητας ενώ στο 6.2<sup>γ</sup> φαίνεται η ιδανική περίπτωση που είναι μια ευθεία. Θα πρέπει αρχικά να τονιστεί ότι τα σχήματα 6.2<sup>α</sup> και 6.2<sup>β</sup> απεικονίζουν δύο διαφορετικά προβλήματα ένα εκ των οποίων έχει λύση. Η καμπύλη στο σχήμα 6.2<sup>α</sup> οφείλεται στο ίδιο το ολοκληρωμένο του μετατροπέα D/A και δε μπορεί να κάνει κανείς τίποτα παρά να διαλέξει ένα ολοκληρωμένο με πολύ καλή γραμμικότητα.

Στο σχήμα 6.2<sup>β</sup> παρατηρεί κανείς ότι οι σκάλες του σήματος έχουν άνισες αποστάσεις μεταξύ τους προκαλώντας συνεχώς ένα σφάλμα το οποίο δεν υπάρχει περίπτωση να μπορέσει να διορθωθεί μέσω λογισμικού ακόμα και με τους πιο σύνθετους αλγόριθμους διόρθωσης.

Οι λύσεις στο πρόβλημα είναι δύο: καταρχήν ο κάθε κατασκευαστής μετατροπέων D/A προτείνει η τάση τροφοδοσίας του ολοκληρωμένου να είναι τουλάχιστον διπλάσια της τάσης αναφοράς, πράγμα που σημαίνει ότι εάν η τάση τροφοδοσίας είναι 5 Volts η τάση αναφοράς δε θα πρέπει να υπερβαίνει τα 2.5Volts. Αυτή η σύσταση θα πρέπει να γίνει σεβαστή διότι πειράματα έδειξαν τεράστια διαφορά στη γραμμικότητα. Ετσι προτείνεται η χρήση τάσης τροφοδοσίας 12Volts και τάσης αναφοράς κάτω από 5 Volts.

## Σχήμα 6.2

- α) μη γραμμικότητα οφειλόμενη στο ολοκληρωμένο
- β) μη γραμμικότητα οφειλόμενη στην τάση αναφοράς
- γ) ιδανική κυματομορφή



Η δεύτερη λύση είναι η χρησιμοποίηση τάσης αναφοράς όχι με βάση την τροφοδοσία αλλά ανεξάρτητα με τη βοήθεια ενός από τα ολοκληρωμένα παραγωγής τάσης αναφοράς (π.χ. REF-02). Αν και δαπανηρή αυτή η μέθοδος θα φέρει στο τέλος εκπληκτικά αποτελέσματα.

Ένα άλλο πρόβλημα είναι η δυνατότητα παραγωγής τόσο θετικής τάσης (π.χ. 0 έως 10Volts) όσο και συμμετρικής/ διπολικής (π.χ. -10 έως +10volts). Η λύση στο πρόβλημα είναι ιδιαίτερα απλή και μάλιστα ο σχεδιαστής μπορεί να χρησιμοποιήσει την τεχνική με βραχυκυκλωτήρες για να επιλεγεί μία εκ των δύο λειτουργιών ανάλογα με τις απαιτήσεις. Το πώς μπορεί το συγκεκριμένο DAC να χρησιμοποιηθεί και με τους δύο τρόπους φαίνεται στο σχήμα 6.3 ενώ η μέθοδος μπορεί να επεκταθεί και να εφαρμοσθεί σχεδόν σε κάθε τύπο μετατροπέα.

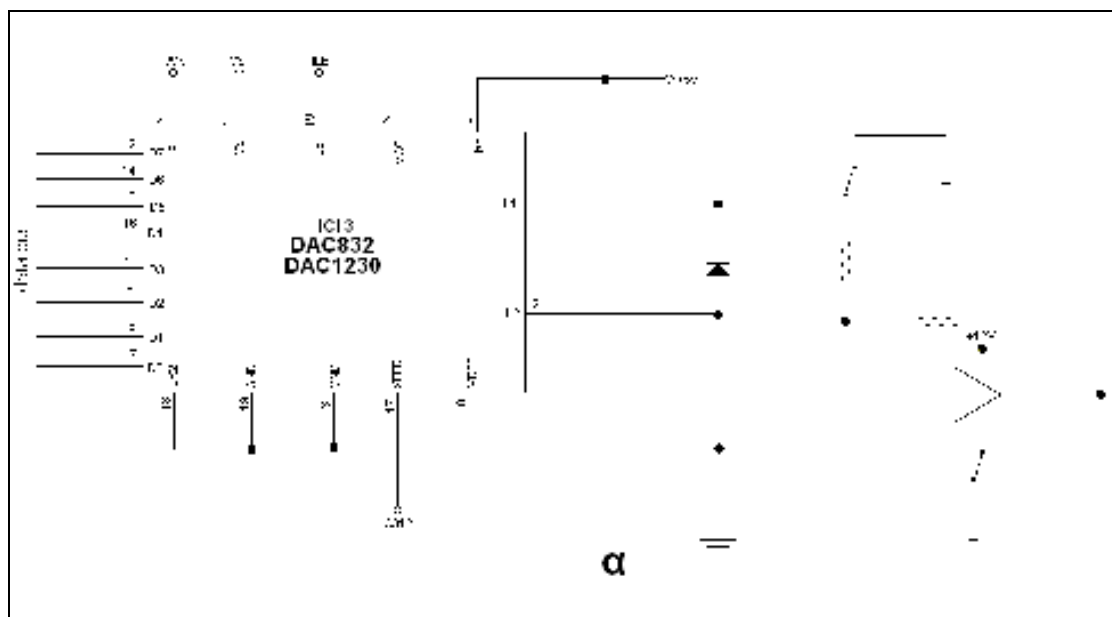
Ακόμη, ιδιαίτερα προβλήματα προκύπτουν όταν οι προδιαγραφές του συστήματος απαιτούν περισσότερες από μία

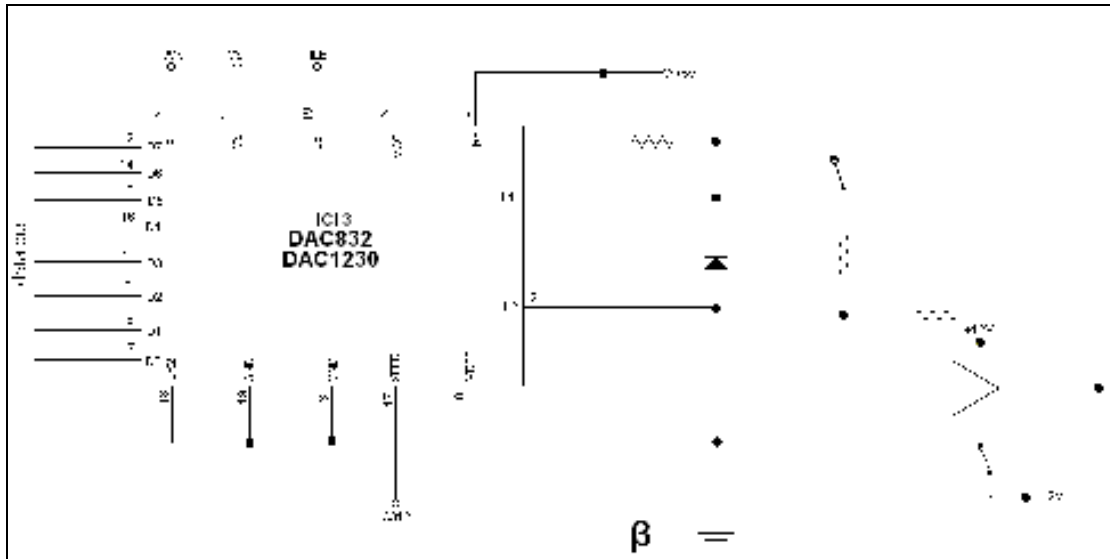
αναλογικές εξόδους. Εάν οι έξοδοι είναι λιγότερες από 4 και η απαιτούμενη ταχύτητα μεγάλη τότε το μόνο που μπορεί να γίνει είναι να χρησιμοποιηθούν περισσότεροι μετατροπείς. Εάν όμως οι απαιτούμενες έξοδοι είναι περισσότερες και ταυτόχρονα δεν υπάρχουν προβλήματα ταχύτητας η λύση χρησιμοποίησης επιπλέον μετατροπένων είναι ιδιαίτερα δαπανηρή. Η λύση είναι η χρησιμοποίηση ενός ή δύο μετατροπένων και η σχεδίαση κυκλωμάτων δειγματοληψίας και συγκράτησης (sample & hold) τόσων όσες είναι και οι επιθυμητές έξοδοι.

Στο σχήμα 6.4 φαίνεται ένα κύκλωμα όπου με την χρησιμοποίηση ενός και μόνου μετατροπέα και 8 κυκλωμάτων sample & hold δίνεται μια καλή λύση στο πρόβλημα της δαπάνης.

Σχήμα 6.3

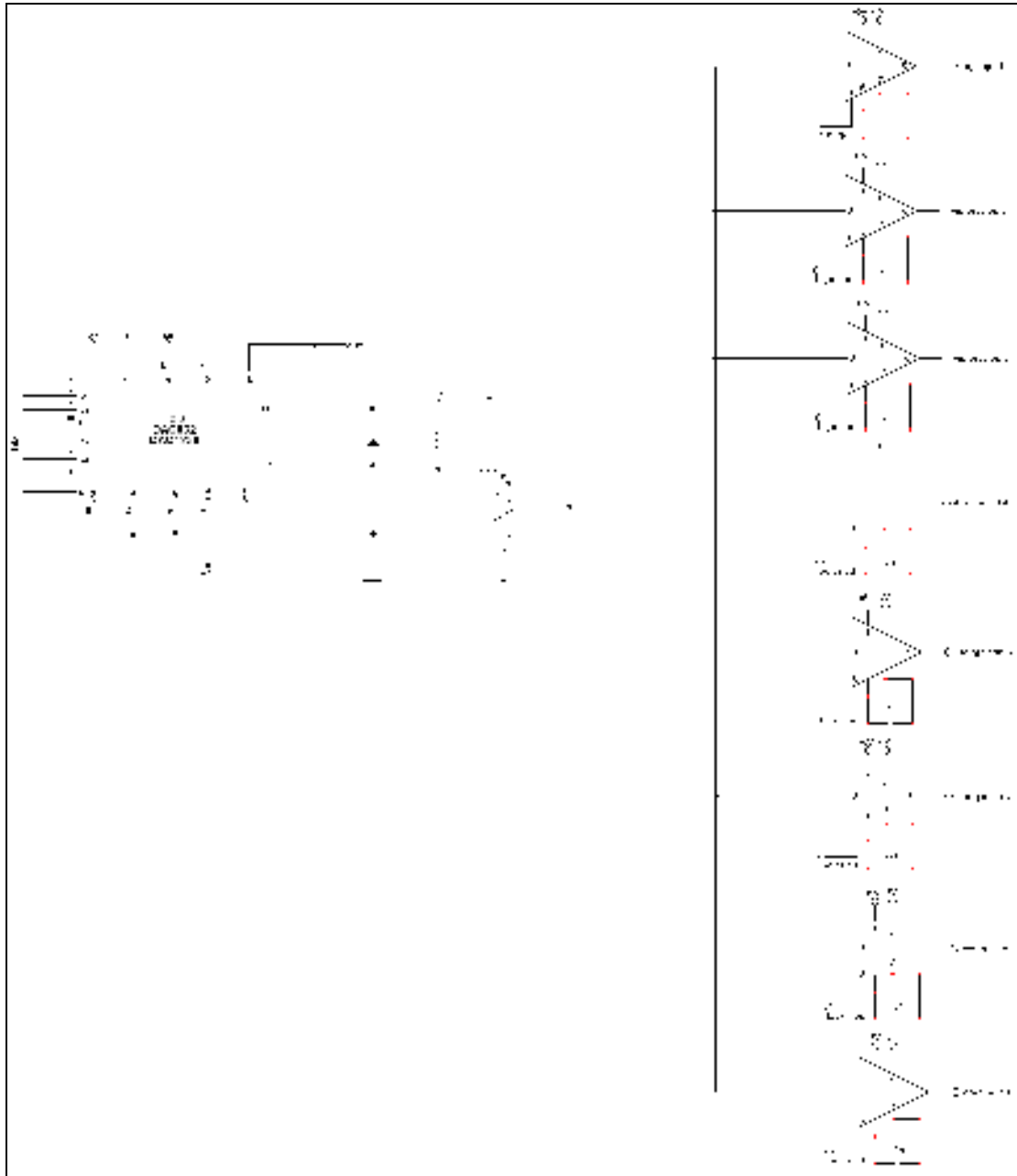
- α) μετατροπέας D/A σε mode θετικής λειτουργίας
- β) Μετατροπέας D/A σε mode συμμετρικής λειτουργίας





Τέλος, προσοχή θα πρέπει να δώσουμε στην προστασία που διαθέτει ο τελεστικός ενισχυτής που φέρει το αναλογικό σήμα στον έξω κόσμο, έναντι βραχυκυκλωμάτων. Είναι σημαντικό σε ένα τέτοιο σύστημα να υπάρχει και αυτή η προστασία μια και η αντικατάσταση ενός καμένου ολοκληρωμένου δεν είναι και ιδιαίτερα εύκολη υπόθεση.

Σχήμα 6.4  
Μετατροπέας D/A 8 καναλιών με χρήση κυκλωμάτων Sample & Hold.



Πρόβλημα ιδιαίτερο δεν υπάρχει μια και οι περισσότεροι τελεστικοί είναι εφοδιασμένοι με κυκλώματα προστασίας απλά το αναφέρουμε διότι κατά την διάρκεια που ο σχεδιαστής ψάχνει το κατάλληλο ολοκληρωμένο που να ικανοποιεί τις προδιαγραφές πιθανόν να παραλείψει μια τέτοια λεπτομέρεια.



## ΤΕΤΑΡΤΟ ΜΕΡΟΣ

### ΕΠΙΛΟΓΟΣ

Όπως παρατηρούμε από τα παραπάνω, οι μετατροπείς αναλογικού σε ψηφιακό και ψηφιακό σε αναλογικό σήμα είναι κυκλώματα με τα οποία μπορούμε να μετατρέψουμε, να ελέγξουμε, να διαχειριστούμε και να παρουσιάσουμε αναλογικά και ψηφιακά σήματα. Δεν αποτελεί μία ανακάλυψη που εμφανίστηκε τον τελευταίο καιρό, αλλά χρησιμοποιείται σε πολλές εφαρμογές και εξελίσσεται μέρα με την ημέρα.

## ΠΕΜΠΤΟ ΜΕΡΟΣ

### ΒΙΒΛΙΟΓΡΑΦΙΑ

- Kaufman – Seidman: Εγχειρίδιο ηλεκτρονικής
- Paul Horowitz & Winfield Hill: The Art of electronic
- Roger L. Tokheim: Ψηφιακά Ηλεκτρονικά
- Αθηναίος Σπ.: Ψηφιακά Συστήματα
- Sherwin J.: Specifying D/A and A/D converters
- Hnatek E.: A user' s handbook of D/A and A/D converters
- Hoescheled D. F.: Analog to digital, digital to analog conversion techniques
- Τεχνική εκλογή, τεύχη: Φεβρουάριος 1995, Μάρτιος 1995, Ιούνιος 1994, Απρίλιος 1995.
- Delta-sigma data converters : theory, design, and simulation / edited by Steven R. Norsworthy, Richard Schreier, Gabor C. Temes; IEEE Circuits & Systems Society, sponsor.
- Power electronics : converters, applications, and design / NedMohan, Tore M. Undeland, William P. Robbins.
- Oversampling delta-sigma data **converters** : theory, design, and simulation / edited by James C. Candy, Gabor C. Temes.

[www.alldatasheet.com](http://www.alldatasheet.com)

[www.datasheet4u.com](http://www.datasheet4u.com)

[www.datasheetcatalog.com](http://www.datasheetcatalog.com)

[www.datasheetarchive.com](http://www.datasheetarchive.com)

[www.hlektronika.gr](http://www.hlektronika.gr)

[www.electronics-lab.com](http://www.electronics-lab.com)

[www.sciencedaily.com](http://www.sciencedaily.com)

<http://electronics.howstuffworks.com>